

Fortschritt-Berichte VDI

VDI

Reihe 9

Elektronik/Mikro
und Nanotechnik

Nr. 395

Dipl.-Ing. Matthias Thiele,
Dresden

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen



Technische Universität Dresden
Institut für Feinwerktechnik
und Elektronik-Design
Institutsdirektor Prof. Dr.-Ing. habil. Jens Lienig

ifte

Technische Universität Dresden

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen

Matthias Thiele

von der Fakultät Elektrotechnik und Informationstechnik der
Technischen Universität Dresden
zur Erlangung des akademischen Grades eines

Doktoringenieurs
(Dr.-Ing.)

genehmigte Dissertation

Vorsitzender: Prof. Dr.-Ing. habil. Fischer

Gutachter: Prof. Dr.-Ing. habil. Lienig Tag der Einreichung: 15.11.2016
Prof. Dr. rer. nat. Brück Tag der Verteidigung: 09.02.2017

Fortschritt-Berichte VDI

Reihe 9

Elektronik/Mikro-
und Nanotechnik

Dipl.-Ing. Matthias Thiele,
Dresden

Nr. 395

Elektromigration und
deren Berücksichtigung
beim zukünftigen
Layoutentwurf
digitaler Schaltungen



Technische Universität Dresden
Institut für Feinwerktechnik
und Elektronik-Design
Institutsdirektor Prof. Dr.-Ing. habil. Jens Lienig

ifTe

Thiele, Matthias

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen

Fortschr.-Ber. VDI Reihe 9 Nr. 395. Düsseldorf: VDI Verlag 2017.

158 Seiten, 58 Bilder, 9 Tabellen.

ISBN 978-3-18-339509-5, ISSN 0178-9422,

€ 57,00/VDI-Mitgliederpreis € 51,30.

Für die Dokumentation: Elektromigration – Entwurfsautomatisierung – Finite-Elemente-Methode – Entwurfsregeln – Verdrahtung – Stromdichte – Blech-Länge – CNT – Semiconductor Roadmap

Elektromigration ist momentan einer der begrenzenden Effekte für die Verkleinerung von Strukturgrößen in der Mikroelektronik. Dies begründet sich durch steigende Stromdichten bei sinkenden Leiterquerschnitten. Dadurch sinkt die Zuverlässigkeit der Leitbahnen. Diese Arbeit untersucht Methoden zur Verhinderung von Elektromigrationsschäden im Verdrahtungsentwurf digitaler Schaltkreise mit Strukturgrößen von weniger als 20 nm. Ziel ist es, neue Entwurfsregeln und Strategien für robuste Schaltkreise zu entwickeln. Erstmals steht der Entwurf digitaler Schaltkreise unter Berücksichtigung von Nanotechniken im Mittelpunkt. Es wird gezeigt, dass auch bei weiterer Verkleinerung der Verdrahtungsstrukturen elektromigrationsrobuste Schaltungen möglich sind. Die vorliegende Arbeit wendet sich vorrangig an Ingenieure und Wissenschaftler auf dem Gebiet der Entwurfsautomatisierung.

Bibliographische Information der Deutschen Bibliothek

Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliographie; detaillierte bibliographische Daten sind im Internet unter <http://dnb.ddb.de> abrufbar.

Bibliographic information published by the Deutsche Bibliothek

(German National Library)

The Deutsche Bibliothek lists this publication in the Deutsche Nationalbibliographie
(German National Bibliography); detailed bibliographic data is available via Internet at
<http://dnb.ddb.de>.

© VDI Verlag GmbH · Düsseldorf 2017

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe (Fotokopie, Mikrokopie), der Speicherung in Datenverarbeitungsanlagen, im Internet und das der Übersetzung, vorbehalten.

Als Manuskript gedruckt. Printed in Germany.

ISSN 0178-9422

ISBN 978-3-18-339509-5

Vorwort

Diese Arbeit entstand im Rahmen meiner Tätigkeit am Institut für Feinwerktechnik und Elektronik-Design (IFTE) zunächst im Graduiertenkolleg „Nano- und Biotechniken für das Packaging elektronischer Systeme“. In meiner anschließenden Zeit als wissenschaftlicher Mitarbeiter am IFTE konnte ich die vorliegende Arbeit fertigstellen. Ich danke meinem Doktorvater Herrn Professor Jens Lienig für die fachkundige Hilfe und Unterstützung sowie für die Geduld in dieser Zeit.

An dieser Stelle möchte ich der Deutschen Forschungsgemeinschaft für die finanzielle Unterstützung sowie Prof. Dr.-Ing. habil. Gerald Gerlach und Frau Dr.-Ing. Bärbel Knöfel für die lehrreiche und schöne Zeit im Graduiertenkolleg danken. Darüber hinaus danke ich den Kollegiaten des Graduiertenkollegs und zahlreichen Mitarbeitern des Instituts für Aufbau- und Verbindungstechnik der Elektronik und des Instituts für Halbleiter- und Mikrosystemtechnik sowie Dr. rer. nat. Paulius Sakalas für die Unterstützung bei der Vorbereitung und Durchführung von Messungen. Für die organisatorische Unterstützung und die fachlichen Diskussionen danke ich insbesondere Prof. Dr.-Ing. Thomas Zerna und Prof. Dr.-Ing. habil. Klaus-Jürgen Wolter. Göran Jerke und Shanthi Siemes danke ich für die Daten aus der Industrie.

Für die vielen hilfreichen Korrekturhinweise während der Erstellung des Manuskripts danke ich besonders Prof. Dr.-Ing. habil. Dr. h. c. Werner Krause, Prof. Dr.-Ing. habil. Jens Lienig, Elisabeth Thiele, Josephine Stapel, Katja Rohatsch, Andreas Krinke und Steve Bigalke.

Prof. Dr.-Ing. habil. Jens Lienig und Prof. Dr. rer. nat. Rainer Brück danke ich für die Begutachtung meiner Dissertation, Prof. Dr.-Ing. habil. Wolf-Joachim Fischer und Prof. Dr.-Ing. Dr. h. c. Karl-Heinz Bock für den Vorsitz bzw. die erfolgreiche Durchführung des Promotionsverfahrens. Ein besonderer Dank gilt meinen Kollegen Dr.-Ing. Frank Reifegerste, Dr.-Ing. Thomas Bödrich und

Andreas Krinke, die mit mir das Büro und einige Sorgen teilten und mir oft genug die nötige Motivation gaben, für viele konstruktive Gespräche. Nicht zuletzt danke ich meiner Familie und besonders meiner Frau Elisabeth für den nötigen Rückhalt und die Unterstützung auch in schwierigen Phasen.

Inhaltsverzeichnis

1 Einleitung	1
1.1 Entwicklung der Halbleitertechnologie	1
1.2 Entwicklung bei Leitbahnen	2
1.3 Motivation	4
2 Grundlagen	7
2.1 Elektromigration	7
2.1.1 Allgemeines zur Elektromigration	7
2.1.2 Möglichkeiten der Quantifizierung	8
2.1.3 Einflussgrößen	11
2.2 Mechanismen bei der Elektromigration	14
2.2.1 Kristallstruktur und Diffusionsmechanismen	14
2.2.2 Barrieren bei Kupfermetallisierungen	18
2.2.3 Einfluss durch mechanische Spannungen	21
2.2.4 Zusammenspiel der Migrationsarten	23
2.2.5 Frequenzabhängigkeit der EM	25
2.3 Berücksichtigung von EM im Layoutentwurf	29
2.3.1 Einordnung in den Layoutentwurf	29
2.3.2 Besonderheiten des digitalen Layoutentwurfs	31
2.3.3 Berücksichtigung von EM im digitalen Layoutentwurf	33
3 Zielstellung der Arbeit	36
3.1 Hintergrund und Fragestellungen	36
3.2 Einordnung der Arbeit in den Gesamtkontext	39
4 Entwicklungstrends bei digitalen Schaltungen	40
4.1 Mooresches Gesetz und Roadmap ITRS	40
4.2 Verhinderung von EM-Schäden	45

5 Methoden für EM-robuste digitale Schaltungen	47
5.1 Übersicht über die Methoden	47
5.2 Bambus-Effekt	50
5.2.1 Physikalischer Hintergrund	50
5.2.2 Anwendung	52
5.3 Längeneffekte	55
5.3.1 Physikalischer Hintergrund	55
5.3.2 Bedeutung für Technologie und Entwurf	62
5.4 Via-below- und Via-above-Konfigurationen	67
5.4.1 Grundlagen	67
5.4.2 Parameter	68
5.4.3 Vergleich mit aktuellen Technologien	69
5.4.4 Anwendung	69
5.5 Reservoir	71
5.5.1 Grundlagen	71
5.5.2 Quellen und Senken	71
5.5.3 Erscheinungsformen	72
5.5.4 Anwendung	73
5.6 Mehrfach-Vias	76
5.6.1 Grundlagen	76
5.6.2 Stromverteilung	77
5.6.3 Reservoir	78
5.6.4 Bedeutung der geometrischen Anordnung	79
5.6.5 Aktuelle Bedeutung redundanter Vias	82
5.6.6 Parameter und Hinweise zur Anwendung bei EM	82
5.7 Frequenzabhängige Effekte	84
5.7.1 Selbstheilung und steigende Frequenzen	84
5.7.2 Konsequenzen	85
5.8 Werkstoffe bei klassischer Metallverdrahtung	87
5.8.1 Leiterwerkstoff	88
5.8.2 Dielektrikum	89
5.8.3 Barriere	91
5.9 Neue Werkstoffe und Technologien	95
5.9.1 Kohlenstoffbasierte Lösungen	95
5.9.2 Eigenschaften der CNT	97
5.9.3 Auswirkungen auf den zukünftigen Layoutentwurf	98

5.10 Zusammenfassung	100
6 Ausgewählte Untersuchungen	102
6.1 Simulationsmethoden	102
6.1.1 Stromdichtesimulation mit Finiten Elementen	104
6.1.2 Besonderheiten herkömmlicher Technologien	106
6.1.3 Simulation neuer Technologien	107
6.2 Versuchsmethoden der experimentellen Validierung	107
6.3 Ergebnisse der Untersuchungen	111
6.3.1 Längeneffekte	111
6.3.2 Reservoirs	117
6.3.3 Kohlenstoffnanoröhren	121
6.4 Zusammenfassung	124
7 Gesamtzusammenfassung und Ausblick	125
7.1 Zusammenfassung der Arbeit	125
7.2 Ausblick: Bibliothek robuster Layoutelemente	129
7.3 Ausblick: Nutzung von neuen Technologien	129
7.4 Zukünftige Nutzung der Ergebnisse	130
Glossar	132
Literaturverzeichnis	134

Abkürzungsverzeichnis

Bezeichnung Beschreibung

ASIC	Application Specific Integrated Circuit
CMP	Chemical Mechanical Polishing
CNF	Kohlenstoffnanofaser
CNT	Kohlenstoffnanoröhre
CVD	Chemical Vapor Deposition
EM	Elektromigration
FEM	Finite-Elemente-Methode
ILD	Inter Layer Dielectric
ITRS	International Technology Roadmap for Semiconductors
PC	Personal Computer
REM	Raster-Elektronen-Mikroskopie
RFID	Radio-Frequency Identification
SiP	System-in-Package
SM	Stressmigration
SMU	Source Measure Unit
SoC	System-on-a-Chip
TSV	Through Silicon Via

Kurzfassung

Elektromigration ist momentan einer der begrenzenden Effekte für die Verkleinerung von Strukturgrößen in der Mikroelektronik. Ziel der Arbeit ist es, fundierte Vorgaben für den Layoutentwurf digitaler Schaltkreise zu erarbeiten, die es ermöglichen, auch zukünftig elektromigrationsrobuste Schaltungen zu entwerfen. Es werden Möglichkeiten aufgezeigt, wie trotz kleinerer Strukturen eine hohe Elektromigrationsrobustheit erreicht wird. Dazu sind verschiedene Techniken auszunutzen.

Nach dem aktuellen Stand der Technik erreicht die bisherige Technologie in der Mikroelektronik ihre Begrenzung durch Elektromigration. Dies begründet sich durch steigende Stromdichten bei sinkenden Leiterquerschnitten. Dadurch sinkt die Zuverlässigkeit der Leiterbahnen. Mit dieser Arbeit wird gezeigt, dass diese Barriere zu überwinden ist und weitere Verkleinerungen der Strukturen möglich werden. Dabei erfolgt eine Analyse und Zusammenfassung zahlreicher Methoden zur Vermeidung von Elektromigrationsschäden. Die Methoden werden quantitativ analysiert und Vorgaben für den Schaltungs- und Layoutentwurf bei zukünftigen Strukturgrößen erarbeitet. Erstmals wird der Entwurf digitaler Schaltkreise unter Berücksichtigung von Nanotechniken in den Mittelpunkt gesetzt.

Das Thema der Arbeit hat eine herausragende Bedeutung für die zukünftige Entwicklung der Mikroelektronik, da nur durch die Vermeidung der Elektromigration zuverlässige Schaltungen in kleineren Strukturgrößen möglich sind. Es werden Lösungen für aktuelle und zukünftige Probleme im Zusammenhang mit der Elektromigration aufgezeigt. Der direkte Zugriff auf Nanotechniken ermöglicht eine neue Sichtweise auf die Technologien für digitale Schaltungen und erlaubt einen Ausblick in die Zukunft elektromigrationsrobuster Schaltungen.

Abstract

Electromigration is one of the most important constraints for scaling in microelectronics. It is caused by material transport through high current densities in metal interconnects of integrated circuits. While previously only considered in analog circuits and supply nets, it will be an issue also for signal nets of future digital circuits.

In this thesis, methods preventing electromigration damage in digital integrated circuits are analyzed using finite element analysis and experimental results. The considered methods include the exploitation of bamboo effect, length effect, reservoir effect and material properties. As an outlook, technologies using carbon nanotubes to replace copper interconnects are studied. Finally, specific rules for electromigration robust designs by increasing the current density capability are given.

1 Einleitung

1.1 Entwicklung der Halbleitertechnologie

Die Mikroelektronik ist geprägt von der stetigen Reduktion der Strukturgrößen. Aktuell arbeitet man mit Auflösungen von nur einigen zehn Nanometern, und der Trend geht hin zu Strukturen, die sich über immer weniger Atomlagen ausdehnen.

Getrieben wird diese Entwicklung durch zahlreiche Forderungen nach mehr Wirtschaftlichkeit auf verschiedenen Anwendungsgebieten. Kleine Strukturgrößen können zahlreiche Vorteile bieten. Es ist dadurch möglich, bei gleichbleibender Fläche in einem Schaltkreis eine größere Anzahl von Funktionen zu integrieren. Damit übernehmen weniger Schaltkreise mehr Aufgaben. Solche hochintegrierten Schaltkreise bezeichnet man als System-on-a-Chip (SoC), wenn die Schaltung aus lediglich einem Halbleiterchip besteht, oder als System-in-Package (SiP), wenn sie aus mehreren Chips in einem Gehäuse zusammengesetzt ist. Alternativ reduziert sich unter Beibehaltung des Funktionsumfangs die Chipfläche, was durch eine größere Stückzahl pro Wafer zu geringeren Kosten und zu kompakteren Geräten führt.

Ein maßgeblicher Grund für die stetige Verkleinerung ist, dass es auf jedem Wafer eine bestimmte statistische Wahrscheinlichkeit für Defekte gibt. Für einen funktionierenden Schaltkreis muss sich dieser möglichst in einem defektfreien Bereich des Wafers befinden. Kleinere Chips und Transistoren erhöhen die Wahrscheinlichkeit, zwischen den Defekten zu liegen. Dadurch kann die Ausbeute der Schaltkreise gesteigert werden.

Neben diesen offensichtlichen Entwicklungen, die sich allein aus dem Flächenbedarf der einzelnen Transistoren ergeben, entstehen weitere Vorteile. Kleinere Feldeffekttransistoren (FET) besitzen geringere Gate-Kapazitäten, die zum Schalten des Transistors umgeladen werden müssen. Dieses Umladen kann

daher bei gleichbleibendem Strom aufgrund der sinkenden benötigten Ladung mit höherer Frequenz erfolgen.

Einen Überblick über die zukünftigen Halbleitertechnologien gibt die International Technology Roadmap for Semiconductors (ITRS) [ITR14]. Die darin enthaltenen Prognosen ergeben sich aus der Analyse aktuell verfügbarer Techniken und aus der Extrapolation der bisherigen Entwicklung. Sie werden in Kapitel 4 dieser Arbeit ausführlich vorgestellt. Insbesondere können die für die Untersuchung des Elektromigrationsverhaltens wichtigen Parameter, wie die Stromdichte oder Leitbahnbreiten, abgelesen werden.

Laut Prognosen der ITRS [ITR14] steigen die maximal möglichen Taktfrequenzen von Mikroprozessoren von aktuell ungefähr 5,7 GHz auf über 7 GHz im Jahr 2020. Durch diese gesteigerte Taktfrequenz lässt sich die Leistungsfähigkeit eines Schaltkreises zusätzlich zu Funktionserweiterungen erhöhen. Diesem Optimierungsziel entgegengesetzt ist die Verringerung der Verlustleistung, welche sich erreichen lässt, indem man die mögliche Frequenzerhöhung nicht ausreizt, sondern die Ströme verkleinert werden. Zusätzlich kann man kleinere Transistoren mit geringerer Spannung betreiben, was ebenfalls zur Senkung der Verlustleistung beiträgt. Beispielsweise sind die Kernspannungen von Schaltkreisen mit geringer Verlustleistung mittlerweile bei unter 0,7 V angelangt [ITR12].

In der Praxis wählt man je nach Anwendung zwischen den verschiedenen Optimierungszielen ab. Beispielsweise geht es bei mobilen Geräten in erster Linie darum, bei kleiner Chipfläche (hohe Stückzahl) möglichst wenig elektrische Leistung umzusetzen (lange Akkulaufzeit), auch wenn die gegenwärtigen Trends bei Smartphones genau die entgegengesetzten Ziele vermuten lassen. In der überwiegenden Anzahl der Fälle führt die Verkleinerung der Strukturgrößen zu einer positiven Veränderung bei den zu optimierenden Kriterien, was das weitere Voranschreiten in dieser Richtung erklärt.

1.2 Entwicklung bei Leitbahnen

Bedingt durch die stetige Verkleinerung von Strukturen auf dem Halbleiterchip ergeben sich weitere Veränderungen der Technologieparameter. Auch diese fol-

gen überwiegend der bereits im Jahre 1965 von Gordon Moore vorausgesagten exponentiellen Entwicklung, selbst wenn er sich lediglich auf einen Parameter, die Anzahl der Transistoren, bezog [Moo65]. Neben dieser Erhöhung der Komplexität sinken Versorgungsspannungen und Ströme in den einzelnen Leitbahnen kontinuierlich. Gleichzeitig sind immer höhere Taktraten technologisch möglich. Genaue Zahlenwerte aus der ITRS enthält Tabelle 4.1 im Abschnitt 4.1.

Neben den oben erwähnten Änderungen in der Technologie, welche direkt aus der Verringerung der Strukturgröße oder zugehörigen technologischen Anpassungen resultieren, beeinflussen Wechsel der Werkstoffe die Eigenschaften von Schaltkreisen sehr stark.

Der Übergang von Aluminium zu Kupfer als Werkstoff für die Leitbahn führte bereits dazu, dass sich deren Ausfallverhalten stark änderte. Einerseits ist Kupfer wesentlich beständiger gegen Migrationsprozesse, andererseits sind nun andere Diffusionspfade von größerer Bedeutung. Zusätzlich neigt Kupfer stärker zur Diffusion in umgebende Dielektrika. Diesem Verhalten ist mit zusätzlichem technologischen Aufwand und verändertem Werkstoffeinsatz zu begegnen. Es werden aktuell verschiedenartige Barriewerkstoffe zwischen Kupfer und dem Dielektrikum erforscht. Daher ist es möglich, dass sich beim Wechsel in eine neue Technologie Barriereeigenschaften sehr stark ändern. Dies wirkt sich auf Eigenschaften wie Aktivierungsenergie an der Oberfläche, mechanische Stabilität des Werkstoffverbunds oder Prozesstemperaturen und damit auf den mechanischen Spannungszustand in den Metallisierungsebenen aus.

Ebenso hat das die Leitbahn umgebende Dielektrikum direkten Einfluss auf die Eigenschaften der Leitbahn. Insbesondere, wenn man Low- k -Werkstoffe anstelle des herkömmlichen Siliziumoxids einsetzt, sind die darin eingebetteten Leitbahnen wesentlich elektromigrationsanfälliger. Durch den bei diesen Werkstoffen kleineren Elastizitätsmodul wirken geringere mechanische Spannungen einer möglichen Extrusion entgegen, was Schäden wahrscheinlicher werden lässt [Tho08].

In der ITRS werden auch alternative Werkstoffe betrachtet. Wenn ein genereller Wechsel des Werkstoffes der Leitbahn erfolgt, hat dies weitreichende Konsequenzen für die maßgeblichen Zuverlässigkeitseigenschaften der Verdrahtung. Beispielhaft seien hier die verschiedenen Kohlenstoffkonfigurationen

wie Kohlenstoffnanoröhren (CNT) oder Graphen genannt, die durch ihre hohe Stromtragfähigkeit als Leiterwerkstoffe der Zukunft gelten.

Ebenso beeinflussen Werkstoffe für die vertikalen Verbindungen (Vias) durch ihre Übergänge zu den Leitbahnen den Gesamtaufbau. Auch die Entwicklung hin zu dreidimensionalen Schaltkreisanordnungen verändert durch den Einsatz von *Through Silicon Vias* (TSVs) die Randbedingungen für die Verdrahtungsebenen. Einerseits lassen sich einzelne Bereiche der Chipfläche nicht für die Verdrahtung verwenden, andererseits entstehen in der Nachbarschaft von TSVs Gebiete, in denen mechanische Spannungen auf die Leitbahnen einwirken [PPPL11, PPLP11].

1.3 Motivation

Integrierte Schaltkreise zeichnen sich durch ihre im Vergleich zu diskreten Schaltungen höhere Zuverlässigkeit aus. Dieser Vorteil führt zur immer weiteren Verkleinerung von Strukturgrößen und zu den damit verbundenen Investitionen in aufwändige Technologien.

Die verkleinerten Strukturen haben jedoch auch negativen Einfluss auf die Zuverlässigkeit, da sich die Querschnittsflächen der metallischen Leitbahnen in den Schaltkreisen verringern. Gleichzeitig können die benötigten Ströme selbst durch die Verkleinerung der Versorgungsspannungen und Gate-Kapazitäten nicht im gleichen Maß reduziert werden. Dies hat zur Folge, dass die erforderlichen Stromdichten mit jeder Strukturverkleinerung immer weiter steigen (Bild 1.1). Parallel dazu sinken jedoch durch die verringerten Querschnittsflächen der Leitbahnen auch deren erlaubte Stromdichten.

Der hauptsächliche Ausfallgrund für Leitbahnen sind Schäden durch Migrationserscheinungen. Bei hohen Stromdichten tritt insbesondere die Elektromigration (EM) auf, ein Diffusionsprozess in metallischen Leitern, der durch Impulsübertragung der Leitungselektronen ausgelöst wird. Schäden durch EM innerhalb der vorgesehenen Lebensdauer eines Schaltkreises sind zu vermeiden, um die jeweils geforderte Zuverlässigkeit zu erreichen.

Beim Entwurf analoger Schaltkreise sind Maßnahmen gegen Elektromigration, wie stromabhängige Verdrahtung oder die Anpassung der Leitbahnbreite bei

hoch belasteten Leitbahnen, bereits Stand der Technik. Durch weitere Strukturverkleinerungen sind zunehmend auch digitale Schaltkreise von dem Problem steigender Stromdichten und daraus resultierender Elektromigration betroffen. In diesen Schaltungen können die beim Analogentwurf üblichen Methoden, wie das Vergrößern der Leitbahnbreite, nicht angewendet werden. Dies würde der Strukturverkleinerung entgegenwirken und die weitere Skalierung verhindern. Deshalb müssen neue Ansätze entwickelt werden, um EM-Schäden bei digitalen Schaltkreisen trotz weiter sinkender Strukturgrößen zu vermeiden.

Ziel dieser Arbeit ist es deshalb, Maßnahmen für den Layoutentwurf zu empfehlen, mit denen sich die durch EM verursachten Schäden in digitalen Schaltungen vermeiden lassen. Beispiele hierfür sind die Ausnutzung von Längen- und Reservoireffekten, die elektromigrationsbegrenzend wirken. Für jede Maßnahme sollen Parameter ermittelt werden, anhand derer sich die Anwendbarkeit technologieabhängig feststellen lässt. Zukünftig sind damit die zulässigen Stromdichten an den kritischen Orten durch lokale Layoutveränderungen zu steigern, um dann auch Stromdichten im gelb dargestellten Bereich in Bild 1.1 zu erlauben. Ziel ist es somit, Überschreitungen der zulässigen Stromdichten zu vermeiden, indem diese gezielt vergrößert werden.

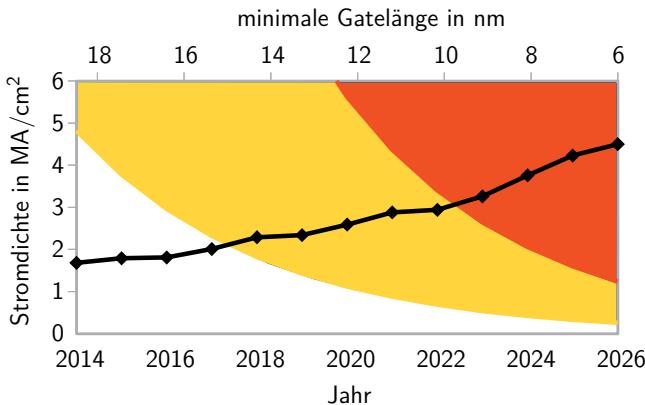


Bild 1.1: Entwicklung der benötigten Stromdichte zum Treiben von vier Invertern bei fortschreitender Strukturverkleinerung und die dabei abnehmenden Grenzen der zulässigen Stromdichte nach [ITR14]; gelb: Elektromigration muss in allen minimalen Leitbahnen berücksichtigt werden, rot: zur Zeit sind keine EM-robusten technologischen Lösungen bekannt

Folgende neuartige Erkenntnisse werden in dieser Arbeit gezeigt:

- Durch den Einsatz der Finite-Elemente-Methode (FEM) lassen sich zahlreiche Effekte, die die EM beeinflussen, analysieren. Diese sind insbesondere der Längeneffekt und der Reservoir-Effekt.
- Erstmals werden die Maßnahmen zur EM-Vermeidung in herkömmlichen Metallverdrahtungen mit neuen Technologien unter Verwendung von CNT verglichen.
- Der Einfluss verschiedener Maßnahmen auf die zulässige Stromdichte lässt sich durch Simulationen quantisierbar angeben.
- Durch die Anwendung der in dieser Arbeit vorgestellten Maßnahmen lassen sich zukünftig EM-robuste digitale Schaltkreisen entwerfen.

Die untersuchten Maßnahmen müssen bereits bei der Verdrahtung während der Layoutsynthese anwendbar sein, da sich durch geeignete Verdrahtung die bestmögliche Ausnutzung der Effekte zur Steigerung der Zuverlässigkeit erreichen lässt. Methoden, die erst später eingreifen und das Layout nachträglich verändern, sind wesentlich ineffektiver, weil dabei weniger Spielraum für entsprechende Veränderungen besteht.

Zur theoretischen Ermittlung der Stromdichte wird hauptsächlich auf die FEM zurückgegriffen, durch die sich eine große Anzahl von physikalischen Einflüssen an Modellen beliebiger Geometrie erfassen lässt.

Im nachfolgenden zweiten Kapitel wird zunächst ein Überblick über das Problem der Elektromigration und dessen Berücksichtigung im Schaltkreisentwurf gegeben, bevor das dritte Kapitel auf das Ziel der gesamten Arbeit näher eingeht. Das vierte Kapitel leitet aus der Analyse der Technologieentwicklung verschiedene Methoden für elektromigrationsrobuste Leitbahnen ab, die anschließend im fünften Kapitel detailliert beschrieben werden. Weiterhin sind darin zukünftige Trends für die einzelnen Methoden erarbeitet.

Kapitel 6 stellt die Untersuchungsergebnisse aus Simulationen und Experimenten zu den vorgestellten Methoden für robustere Leitbahnen dar. Es zeigt auf, welche Maßnahmen in zukünftigen Schaltkreisen eingesetzt werden können. Darüber hinaus beschreibt das Kapitel die Theorie zu neuartigen Analysemethoden für Elektromigrationserscheinungen. Das letzte Kapitel fasst die Arbeit zusammen und gibt einen Ausblick auf zukünftige Arbeiten sowie mögliche Entwicklungen der Verdrahtungen in der Mikro- und Nanoelektronik.

2 Grundlagen

2.1 Elektromigration

2.1.1 Allgemeines zur Elektromigration

Elektromigration (EM) ist ein Prozess in den metallischen Leitbahnen integrierter Schaltkreise, der negative Auswirkungen auf die Zuverlässigkeit hat und durch hohe Stromdichten verursacht wird. Die geläufige Erklärung für EM ist der Impulsaustausch zwischen Leitungselektronen und den Metallionen (Bild 2.1). Dieser erzeugt eine Kraft F_{Wind} , den Elektronenwind, die der elektrostatischen Kraft F_{Feld} aus dem Feld im Leiter entgegengesetzt ist.

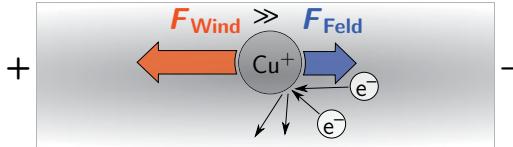


Bild 2.1: Metallionen, die die Gitterstruktur einer Leitbahn bilden, sind beim Stromfluss zwei Kräften ausgesetzt. EM resultiert aus der dominanten Kraft F_{Wind} , die durch die Impulsübertragung von bewegten Leitungselektronen auf die Metallionen hervorgerufen wird.

Die Kraft des elektrostatischen Feldes auf die Metallionen wird durch die umgebenden Elektronen größtenteils kompensiert, sodass die resultierende Kraft in Richtung des Elektronenwindes wirkt. Überschreitet die Kraft und damit auch die auf die Ionen übertragene Energie eine bestimmte Schwelle, die Aktivierungsenergie E_a , beginnt ein gerichteter Diffusionsprozess. Der Stofftransport findet in Richtung der Elektronenbewegung, also von der Kathode (-) zur Anode (+) statt. Die genauen Diffusionspfade sind werkstoffabhängig und werden vorrangig durch die Größe ihrer jeweiligen Aktivierungsenergien bestimmt. Jeder Werkstoff besitzt unterschiedliche Aktivierungsenergien für die Diffusion im

Kristall, entlang von Korngrenzen und an Oberflächen (siehe Abschnitt 2.1.3). Die Relationen zwischen den einzelnen Beträgen bestimmt, welcher Diffusionsmechanismus dominiert und wie sich der gesamte Diffusionsfluss zusammensetzt.

Wenn man den Stofftransport an jedem Ort der Verdrahtung als homogen annehmen könnte, käme es effektiv zu keiner Veränderung der Leitbahn. Es würde stets soviel Werkstoff nachgeliefert wie abtransportiert wird. Da aber die Verdrahtung eines funktionierenden Schaltkreises eine Vielzahl an Inhomogenitäten enthält, entsteht auch eine inhomogene Diffusion. Die genannten Inhomogenitäten bestehen aus

- Enden von Leitbahnen,
- Richtungsänderungen von Leitbahnen,
- Ebenenwechseln,
- inhomogenen Stromdichten aufgrund von Änderungen des Leitbahnquerschnitts,
- Änderungen des Gefüges oder des Werkstoffs,
- Vorschäden oder Fertigungstoleranzen,
- inhomogenen Temperaturverteilungen oder
- mechanischen Spannungsgradienten.

Daraus resultieren Divergenzen im Diffusionsfluss, die zur Verarmung oder Anreicherung von Metall führen. Dabei entstehen Schäden durch Hohlräume (*Voids*) und Unterbrechungen der Leitbahn oder durch Ansammlungen (*Hillocks*, Hügeln), die Kurzschlüsse hervorrufen können. Problematisch an diesem Schädigungsprozess ist insbesondere, dass er positive Rückkopplungen besitzt und sich deshalb selbst beschleunigt (Bild 2.2). So verstärkt die Stromdichte das Voidwachstum und die entstehende Querschnittsschwächung steigert die lokale Stromdichte. Gleichzeitig sorgt die Stromdichte über die Eigenerwärmung für eine Temperaturerhöhung, die die Diffusion und somit das Voidwachstum ebenfalls beschleunigt.

2.1.2 Möglichkeiten der Quantifizierung

Zur quantitativen Analyse von EM-Prozessen kann zunächst die Diffusionsgleichung (siehe Abschnitt 2.2.1) verwendet werden, um die Divergenz des Stoffflus-

ses zu bestimmen. Daraus ergeben sich die Orte mit Materialanreicherung und -verarmung, bei denen voraussichtlich zuerst Schäden entstehen. Darüber hinaus lässt sich eine mittlere Lebensdauer der Leitbahn bestimmen. Berechnungen dieser Art sind jedoch nur für sehr einfache Fälle mit vertretbarem Aufwand durchzuführen. Bereits zur Bestimmung der Lebensdauer sind mehrere Iterationen und numerische Verfahren nötig. Ähnlich verhält es sich bei komplexeren Geometrien. Schon bei einer einzelnen Richtungs- oder Querschnittsänderung kann sich eine numerische Simulation als notwendig erweisen.

Für einfache lineare Leitbahnen existiert ein empirisches Modell zur Bestimmung der mittleren Lebensdauer *MTTF* (*Mean Time to Failure*). Das ist die Zeit, nach der statistisch $1 - e^{-1} \approx 63\%$ der Leitbahnen ausgefallen sind. Dieses wird durch die Black'sche Gleichung beschrieben, die J. R. Black in den 1960er Jahren aufstellte [Bla69]. Die Gleichung

$$MTTF = \frac{A}{j^2} \cdot \exp\left(\frac{E_a}{k \cdot T}\right) \quad (2.1)$$

zeigt die ursprüngliche Form.

Dabei ist A ein Parameter, der von der Leitbahngeometrie abhängt und in den die Querschnittsfläche der Leitbahn eingeht, j die Stromdichte, E_a die Aktivierungsenergie, k die Boltzmann-Konstante und T die Temperatur. In späteren Varianten wurde der konstante Exponent (2) der Stromdichte durch die Variable n ersetzt, wodurch eine Anpassung des Modells auf unterschiedlich

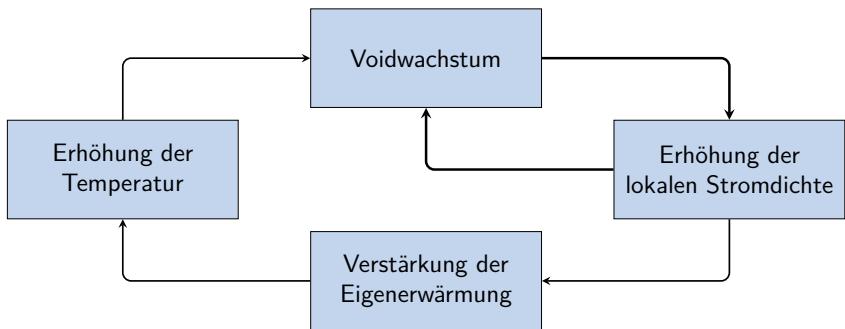


Bild 2.2: Beschleunigung des Wachstums von Hohlräumen (Voids) durch positive Rückkopplung bei der EM

dominierte Ausfallmechanismen möglich ist. Konkret bedingt dies jeweils andere Exponenten für verschiedene Leiterwerkstoffe wie Aluminium oder Kupfer.

Für Aluminium und die dabei dominierende Korngrenzendiffusion beträgt die Aktivierungsenergie ungefähr 0,7 eV bei einem Stromdichteeexponenten von $n = 2$. Kupfer hingegen besitzt die geringste Aktivierungsenergie mit 0,9 eV bei der dominierenden Oberflächendiffusion mit einem Stromdichteeexponenten zwischen 1,1 und 1,3, je nach vorherrschendem Mechanismus der Voidentstehung [FWB⁺09].

Die Black'sche Gleichung bietet eine relativ einfache Möglichkeit, die Abhängigkeit der Lebensdauer von Strom und Temperatur abzuschätzen. Speziell lassen sich mit Hilfe der Gleichung Aussagen für beschleunigte Tests ableiten. Einschränkend muss jedoch erwähnt werden, dass eine starke Erhöhung des Stroms, und somit der Stromdichte, eine Änderung des Ausfallmechanismus zur Folge hat, die nicht von der Gleichung erfasst wird. Es entstehen dann zusätzlich große Temperaturgradienten durch die Eigenerwärmung der Leitbahn, die eine Thermomigration (siehe Abschnitt 2.2.4) oder gar ein thermisches Versagen zur Folge haben können.

Eingeschränkt lässt sich die Black'sche Gleichung zur Dimensionierung von Leitbahnen für gewünschte Zuverlässigkeit nutzen. Der maßgebliche Nachteil ist, dass die Gleichung für geradlinige Leitbahnen entwickelt wurde und sich die Aussagen nicht direkt auf komplettete Netze mit Richtungsänderungen oder Ebenenwechseln übertragen lassen. Übergänge zwischen verschiedenen Werkstoffen und mechanische Randbedingungen bleiben unberücksichtigt, sodass eine Übertragbarkeit zwischen unterschiedlichen Technologien nicht gegeben ist. Insbesondere die Parameter A und E_a sind technologiespezifisch.

Li und Tan entwickelten in [LT11] ein weiteres, komplexeres Modell für die Berechnung der Lebensdauer, das mehr Randbedingungen wie thermischen und mechanischen Stress berücksichtigt. Gleichzeitig beinhaltet dieses Modell, das auf der Eyring-Gleichung basiert, wesentlich mehr Parameter. Deren Bestimmung ist im Vergleich zur Black'schen Gleichung erleichtert, da das Modell stärker physikalisch basiert ist. Die Parameter der Black'schen Gleichung hingegen sind rein empirisch definiert und lassen sich nur durch statistische Untersuchungen bestimmen.

2.1.3 Einflussgrößen

Die Einflussgrößen und Randbedingungen der EM kann man in drei Gruppen einteilen. Die Ursprünge der Einflussgrößen sind

- a) die Technologie, speziell die Werkstoffe,
- b) die Umwelt, insbesondere die Temperatur und
- c) der Entwurf, der maßgeblich auf die Stromdichte einwirkt.

Diese Gruppen sollen nachfolgend detailliert betrachtet werden.

a) Technologie

Die wichtigste Eigenschaft des Leiterwerkstoffes ist die Aktivierungsenergie E_a . Sie ist ein Maß für den Widerstand der Metallionen gegen EM bzw. Diffusion im Allgemeinen. Die Aktivierungsenergie wird in erster Linie durch die Bindungsenergie des Metallgitters bestimmt. Deshalb gelten grundsätzlich für verschiedene Leiterwerkstoffe, wie Kupfer und Aluminium, unterschiedliche Werte. Darüber hinaus sind die Metallionen innerhalb eines Werkstoffgefüges unterschiedlich stark gebunden. Die stabilste Bindung mit der höchsten Aktivierungsenergie existiert im Inneren der Kristallite. Dort sind die Ionen nur in der Nähe von Kristallbaufehlern, wie Fehlstellen (Vakanzen) oder Versetzungen, in der Lage, ihre Position zu verlassen. In polykristallinen Leitbahnen sind die Ionen an den Korngrenzen schwächer gebunden und besitzen eine geringere Aktivierungsenergie, weil eine Asymmetrie der Bindungskräfte vorliegt. Ebenso verhält es sich an den äußeren Begrenzungen oder Oberflächen der Leitbahn, wobei hier die Werkstoffe in der Umgebung einen entscheidenden Einfluss auf die Aktivierungsenergie haben. Bei Aluminium ist die Aktivierungsenergie an den Korngrenzen am geringsten, weshalb die Korngrenzendiffusion dominiert. Durch Dotierung, zum Beispiel mit Kupfer, oder durch gezieltes Erzeugen großer Körner lässt sich deshalb eine signifikante Steigerung der EM-Robustheit erreichen. Bei Kupfer dominiert hingegen die Grenz- oder Oberflächendiffusion. Aus diesem Grund wird sehr viel in die Erforschung von Barriereförderwerkstoffen zum Steigern der Aktivierungsenergie investiert.

Die Umgebung der Leitbahnen beeinflusst nicht nur die Aktivierungsenergie der Oberflächendiffusion, sondern auch die mechanischen Randbedingungen. Unter

dem Einfluss mechanischer Spannungen kann EM durch entgegengerichtete Stressmigration gestoppt werden. Dabei spielen weniger die Barrierewerkstoffe als hauptsächlich die Dielektrika eine entscheidende Rolle. Nur bei ausreichend großen mechanischen Spannungsgradienten kann eine nennenswerte Stressmigration einsetzen. Deshalb sind Dielektrika mit hohen Elastizitätsmoduln zu bevorzugen. Das durch die Technologie vorgegebene Dielektrikum beeinflusst hier das EM-Verhalten

Technologische Einschränkungen geben Randbedingungen für den Layoutentwurf vor, die man als Entwurfsregeln (*Design Rules*) bezeichnet. Damit ergeben sich zwangsläufig bestimmte geometrische Konfigurationen mit Bedeutung für das EM-Verhalten. Dabei hat der Entwurf selbst kaum noch Einfluss auf diese Konfigurationen. Die technologischen Vorgaben für den Entwurf sind im Allgemeinen Abstands-, Überlappungs- und Breitenregeln. Daneben bestehen weitere Regeln für die Flächenverhältnisse zwischen Metall und Dielektrikum auf jeder Verdrahtungsebene. Bestimmte Maße, wie die Schichtdicke der einzelnen Ebenen oder die Größe von Vias, sind meist von der Technologie vorgegeben.

b) Umwelt

Die wichtigste Umwelt-Einflussgröße ist die Temperatur, wie man schon aus Gleichung (2.1) ablesen kann. Dabei spielt das Anwendungsgebiet des Schaltkreises die entscheidende Rolle. So sind es vor allem Schaltkreise der Automobilelektronik, für die die höchsten Temperaturanforderungen gelten. Die Auslegung für Umgebungstemperaturen bis zu 175 °C ist dabei die Regel, wobei solche Werte im Betrieb durchaus erreicht werden können, insbesondere im Motorraum von Verbrennungskraftfahrzeugen.

Hohe Verlustleistungen, die bei digitalen Schaltkreisen, wie Mikroprozessoren oder bei analogen Verstärkern auftreten, können ebenfalls für ähnliche Temperaturbelastungen sorgen. Insbesondere, wenn hohe Verlustleistungen mit hohen Umgebungstemperaturen zusammentreffen, sind starke Alterungerscheinungen der Schaltkreise wahrscheinlich.

Die Temperaturbelastung verstärkt die EM, da ein Teil der Aktivierungsarbeit durch thermische Energie bereitgestellt wird. Zusätzlich wird der Diffusionsprozess durch die erhöhte Beweglichkeit der Atome beschleunigt. Kupfer reagiert

besonders sensibel auf Temperaturänderungen. Eine Erhöhung der Arbeitstemperatur um 10 K sorgt dafür, dass der Strom auf weniger als die Hälfte zu reduzieren ist, um die gleiche Lebensdauer zu erreichen. Dieser Zusammenhang lässt sich aus Gleichung (2.1) ableiten. Ein weiterer Faktor, der thermisch zu beachten ist, ist die Eigenerwärmung der Leitbahn bei hohen Stromdichten (*Joule Heating*). Sie führt zusätzlich zu Temperaturgradienten in der Leitbahn, die eine Thermomigration hervorrufen.

Neben der Temperatur sind es vor allem verschiedene Substanzen, die durch Diffusion in die Metallisierung eindringen können und den Elektromigrationsprozess beeinflussen. Wenn beispielsweise Wasser in die Verdrahtung eindringt, kann eine elektrolytische Migration auftreten. Sauerstoff hingegen beeinflusst die Prozesse durch Oxidation der Metalle. Dies sind maßgebliche Änderungen des gesamten Prozesses, welche normalerweise zu sehr schneller Zerstörung führen. Da sich diese Diffusion von Fremdstoffen durch geeignete Barrieren unterbinden lässt, sollen derartige Umwelteinflüsse nachfolgend nicht näher betrachtet werden.

c) Entwurf

Der Entwurf selbst beeinflusst die EM überwiegend durch Vorgabe der Stromdichte. Diese, als Quotient aus Strom und Querschnittsfläche, wird durch die Schaltungstechnik und die Verdrahtung bestimmt. Die von der Schaltung geforderten Ströme sind zu übertragen. Dabei ist jede Leitbahn in ihrer Breite an den Strom anzupassen. Daneben entstehen durch Richtungsänderungen und Ebenenwechsel lokal erhöhte Stromdichten, die zu verstärkter EM und der Agglomeration von Schäden führen. Alle durch den Layoutentwurf beeinflussbaren geometrischen Strukturen, die also nicht ausschließlich durch die Technologie vorgegeben sind, können genutzt werden, um die elektromigrationsbegrenzte Lebensdauer der Verdrahtung zu steigern. Neben der Vermeidung hoher lokaler Stromdichten sind weitere Einflüsse auf die EM zu nutzen. Insbesondere die Länge der Leitbahnen kann sinnvoll zur Erhöhung der Lebensdauer beitragen, wenn die Blech-Länge [Ble76] ausgenutzt wird. Dabei wirkt die mechanische Stressmigration bei Leitbahnen unterhalb einer kritischen Länge der EM entgegen und verhindert das Entstehen von Schäden (siehe Abschnitt 2.2.4 und Abschnitt 5.3).

Neben der Stromdichte hat die Frequenz als weitere, durch den Entwurf bestimmte Größe, Einfluss auf die Zuverlässigkeit der Leitbahnen. Durch die Richtungsänderung des Stroms kehrt sich die Diffusionsrichtung ebenfalls um und entstandene kleine Vorschädigungen der Leitbahn werden teilweise behoben. Dieser Vorgang wird als Selbstheilung bezeichnet und ist stark von der Frequenz des Stroms abhängig (siehe Abschnitt 2.2.5 und Abschnitt 5.7).

Bewertung der drei Teilbereiche

Technologische Aspekte sind bereits vielfach Gegenstand der Forschung. Auch hat der Schaltungsentwickler darauf wenig Einfluss. Ebenso ergeben sich die Temperaturen hauptsächlich aus dem kaum vorhersagbaren Einsatzgebiet des Schaltkreises. Der letzte Abschnitt 2.3 dieses Kapitels beschreibt deshalb aktuelle Methoden zur Berücksichtigung von EM im Entwurf, die im späteren Teil der Arbeit wieder aufgegriffen und erweitert werden.

2.2 Mechanismen bei der Elektromigration

2.2.1 Kristallstruktur und Diffusionsmechanismen

Leitbahnen integrierter Schaltkreise unterscheiden sich in ihrer Gefügestruktur (Bild 2.3). Die häufigste Form des Gefüges metallischer Leitbahnen sind polykristalline, feinkörnige Strukturen. Theoretisch können auch, abhängig vom Verhältnis zwischen der Korngröße und den Abmessungen der Leitbahn, polykristalline Leitbahnen aus wenigen Körnern, Bambusstrukturen, Einkristalle sowie amorphe Strukturen auftreten.

In amorphen Strukturen existieren weder Korngrenzen noch kristalline Bereiche, daher zeigen sich hier sehr spezielle Eigenschaften des Werkstoffs. Da keine *Fernordnung*¹ vorhanden ist, können Diffusionskanäle wie im regulären Kristallgitter nicht entstehen. Der Zusammenhalt und die Atomdichte unterscheiden sich vom kristallinen Zustand. Allerdings lassen sich Metalle nur unter extremen Bedingungen, wie Abkühlgeschwindigkeiten von 10^5 K/s bis 10^6 K/s,

¹periodische Anordnung von Atomen über viele Atome hinweg, wie in einem regelmäßigen Gitter

Gefügeart	Schematische Darstellung	Besonderheiten
amorph		weder Kristallgitter noch Korngrenzen vorhanden
polykristallin		Korngrenzen dominieren
bambusähnlich		Eigenschaften von Kristallgitter und Korngrenzen abhängig
bambusartig		Kristallgitter dominiert
einkristallin		Kristallgitter und Gitterstörungen bestimmen Eigenschaften

Bild 2.3: Verschiedene Mikrostrukturen bei metallischen Leitbahnen

in den amorphen Zustand überführen [SW96]. Solche Bedingungen sind im Herstellungsprozess integrierter Schaltkreise nicht zu erreichen. Das andere Extrem, der einkristalline Zustand, ist ebenfalls nur mit großem technischen Aufwand erzielbar. Meistens ist es dazu erforderlich, den Kristall aus einem einzelnen Keimling in der Schmelze zu züchten. Dieser Vorgang ist innerhalb einer Leitbahn, die von unterschiedlichen Werkstoffen umgeben ist, nahezu unmöglich. Eine Variante, die unterhalb der Schmelztemperatur funktioniert, wurde in [JT97] verwendet. Dabei konnten Aluminium-Einkristalle auf einer einkristallinen Natriumchloridschicht erzeugt werden. Gleichzeitig ermöglicht dieses Verfahren die gezielte Ausprägung unterschiedlicher Kristallorientierungen. Allerdings eignet sich diese Technologie nur für den Laboreinsatz und nicht für die Schaltkreisherstellung, auch wegen des in den Halbleiterprozessen unerwünschten Natriumchlorids. Problematisch ist bei Einkristallen zudem, dass einzelne Kristallbaufehler die Eigenschaften der Leitbahn stark beeinflussen können. Dies widerspricht der geforderten Prozessstabilität, die für die Zuverlässigkeit wichtig ist.

Deshalb ist der polykristalline Zustand in Leitbahnen die Regel. Hierbei treten sehr unterschiedliche Arten von polykristallinen Strukturen auf, die sich in ihren Eigenschaften in Bezug auf die EM grundlegend unterscheiden können. In

feinkörnigen polykristallinen Gefügen kann sowohl Volumen- bzw. Gitterdiffusion (*Bulk Diffusion*) als auch Korngrenzendiffusion (*Grain Boundary Diffusion*) stattfinden. Zusätzlich besteht unabhängig vom Gefüge die Möglichkeit der Oberflächen- oder Grenzflächendiffusion (*Surface Diffusion*), auf die später eingegangen wird.

Für die EM gelten zunächst, wie für alle anderen Migrationsarten, die Diffusionsgesetze. Aus der eindimensionalen Diffusionsgleichung (Wärmeleitungsgleichung) für homogene Medien

$$\frac{\partial c}{\partial t} = D \cdot \frac{\partial^2 c}{\partial x^2} \quad (2.2)$$

mit der Konzentration c , der Zeit t , der Diffusionskonstanten D und dem Ort x lässt sich für die EM eine vereinfachte Betrachtung für ein Metallgefüge ableiten. Die Diffusionsgeschwindigkeit v der Atome, die von der Stromdichte angeregt wird, errechnet sich nach [AN91] durch

$$v = \frac{D}{kT} \cdot ez^* \varrho j \quad (2.3)$$

beschrieben. Dabei ist k die Boltzmann-Konstante, T die absolute Temperatur, e die Elementarladung, z^* die effektive Ladung des Metallions als Maß für den Impulsaustausch, ϱ der spezifische elektrische Widerstand und j die elektrische Stromdichte [AN91, Ble76]. Die Diffusionskonstante D berechnet sich im Fall der kombinierten Korngrenzen- und Gitterdiffusion mit

$$D = D_v + \delta \cdot \frac{D_b}{d}, \quad (2.4)$$

wobei D_v die Diffusionskonstante für die Volumendiffusion und D_b die Diffusionskonstante für die Korngrenzendiffusion ist. Man muss dazu die Breite der Korngrenzen δ und die mittlere Korngröße d berücksichtigen [AN91]. Die Aktivierungsenergien (siehe Black'sche Gleichung im Abschnitt 2.1.2) sind für die einzelnen Diffusionswege verschieden (Tabelle 2.1). Bei der Volumendiffusion muss die maximale Aktivierungsenergie aufgebracht werden, für die Korngrenzen- und Grenzflächendiffusion ist sie geringer. Dementsprechend ist die Diffusionskonstante für Volumendiffusion kleiner als die der anderen Diffusionsarten. An Korngrenzen und Grenzflächen tritt deshalb verstärkt EM auf.

Dabei ist es abhängig vom Werkstoff, welcher von beiden Diffusionswegen die geringere Aktivierungsenergie aufweist.

Tabelle 2.1: Aktivierungsenergien für verschiedene Diffusionspfade bei der Elektromigration in Aluminium und Kupfer

Diffusionsprozess	Aktivierungsenergie in eV	
	Aluminium	Kupfer
Gitterdiffusion	1,2	2,3
Korngrenzendiffusion	0,7	1,2
Grenzflächendiffusion	0,8	0,8

Wenn man sich zunächst auf das Innere einer Leitbahn konzentriert und Randeffekte vernachlässigt, kann man feststellen, dass speziell die Korngrenzen als Diffusionspfade dienen. Deshalb ist die Dichte und Richtung der Korngrenzen von Bedeutung für die EM und somit auch für die Zuverlässigkeit der Leitbahnen. Der Zusammenhang zwischen Korngröße und Elektromigrationsschäden wurde bereits Ende der 1960er Jahre festgestellt. Dabei konnte eine Häufung von Ausfällen beim Übergang zwischen verschiedenen Korngrößen gemessen werden [AR70]. Bei den untersuchten Aluminiumstreifen ließ sich die Schadensstelle in 66,7 % der Fälle dort lokalisieren, wo ein Übergang zwischen stark unterschiedlichen Korngrößen auftritt.

Polykristalline Strukturen mit einer geringeren Korngrenzdichte sind potentiell robuster gegenüber EM (siehe Abschnitt 5.2.1). Strukturen, die denen in der dritten und vierten Zeile im Bild 2.3 ähneln, besitzen weniger Korngrenzen, die in Stromflussrichtung ausgerichtet sind. Dadurch lässt sich die Korngrenzendiffusion teilweise unterbinden. Bei bambusähnlichen Strukturen (*Near Bamboo*) existieren einzelne Kristallite, die sich über die gesamte Breite der Leitbahn ausdehnen (*Blocking Grain*) und den Diffusionsfluss behindern. Dies führt jedoch dazu, dass gerade in der Nähe dieser Kristallite bevorzugt Schäden durch Voidbildung oder Materialansammlungen entstehen. Ursache für diese Schadensbilder ist eine Divergenz der Diffusion, die an diesen Blockaden oder Tripelpunkten entsteht. Es handelt sich dabei um Verzweigungen von Korngrenzen, die so angeordnet sind, dass sich von einer Richtung zwei Korngrenzen in einer einzigen fortsetzen (Bild 2.4).

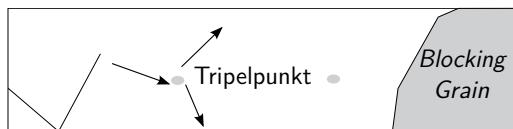


Bild 2.4: Tripelpunkte und *Blocking Grains* bei bambusähnlichen Kornstrukturen

2.2.2 Barrieren bei Kupfermetallisierungen

Bei Leitbahnen aus Kupfer lassen sich aufgrund der geringen Aktivierungsenergie für die Grenzfächendiffusion (siehe Tabelle 2.1) die Randeffekte nicht vernachlässigen. Kupfermetallisierungen werden überwiegend in der *Damascene*-Technologie hergestellt (Bild 2.5). Dabei erzeugt man durch Lithographie zuerst Vertiefungen (Gräben oder Kontaktlöcher) (b) im zuvor abgeschiedenen Dielektrikum (a). Kupfer wird dann vollflächig auf dem Wafer abgeschieden (c), sodass auch die Vertiefungen mit Kupfer gefüllt sind. Abschließend erfolgt ein Politurschritt (d), bei dem durch chemisch-mechanisches Polieren (*Chemical Mechanical Polishing (CMP)*) das Kupfer bis zur Oberkante der Vertiefungen wieder entfernt wird. Zurück bleiben die Leitbahnen und Vias in den Vertiefungen. Bei der Weiterentwicklung, der *Dual-Damascene*-Technologie lassen sich CMP-Schritte einsparen, indem eine Leitbahnebene und die darunterliegende Viaebene in einem gemeinsamen Schritt abgeschieden werden.

Das genannte Verfahren kann man jedoch nur mit weiteren technologischen Maßnahmen für Kupfer anwenden, denn Kupfer neigt zu starker Diffusion in benachbartes Silizium und Siliziumoxid bei hohen Temperaturen [UON⁺96]. Bei der Herstellung der Metallisierung und insbesondere beim Annealing zum Erzeugen von Bambusstrukturen (siehe Abschnitt 5.2) werden jedoch Temperaturen von bis zu 500 °C erreicht [CS11]. Die dadurch in Gang gesetzte Diffusion hat maßgeblich zwei negative Folgen. Einerseits bildet sich eine Kupfersilizidschicht, die eine geringe Leitfähigkeit aufweist; andererseits kann Kupfer die halbleitenden Eigenschaften des Siliziums zerstören. Für die Funktion von Schaltkreisen, die mit Kupfer-Mettallisierungen arbeiten, sind deshalb Barrieren zwischen Metall und Dielektrikum unerlässlich. Diese Barrieren dienen als Diffusionssperre für Kupfer und Silizium. Abhängig von ihrem Einsatzgebiet werden darüber hinaus sehr verschiedene Anforderungen an die Barrieren gestellt. Gemeinsam ist lediglich die Forderung nach guter Haftung auf Kupfer und

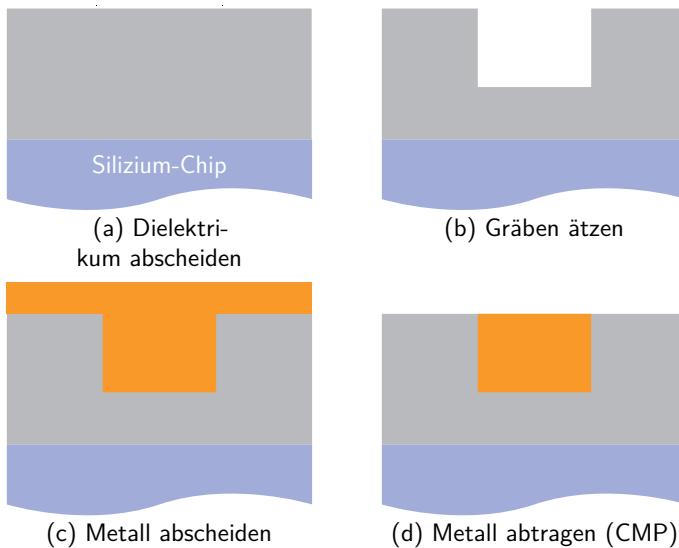


Bild 2.5: Vereinfachte Darstellung des *Damascene*-Verfahrens an einem Querschnitt einer Kupferleitbahn

dem Dielektrikum sowie thermischer und mechanischer Stabilität bei geringer Schichtdicke (wenige Nanometer).

Der Begriff Barriere umfasst die metallische Diffusionsbarriere (*Metal Liner*) im Graben (*Trench*) und die, meist dielektrische, Deckschicht (*Dielectric Cap*). Zwischen Metall und Dielektrikum sowie zwischen Leitbahn und darüberliegendem Via befindet sich somit stets eine Barriere (Bild 2.6). Diese ist notwendig, um Diffusion insbesondere während der Herstellung zu verhindern [UON⁺96].

Die Diffusionsbarriere wird im geätzten Graben oder Kontaktloch im Dielektrikum abgeschieden, bevor die Kupferabscheidung stattfindet. Eine elektrische Leitfähigkeit ist hierbei erwünscht, da am Übergang zwischen Via und darunterliegender Metallebene eine solche Barriereschicht vorhanden ist. Außerdem kann die Diffusionsbarriere somit zum Stromfluss beitragen, was insbesondere bei Fehlern durch Voids eine Restleitfähigkeit sicherstellt.

Die Deckschicht befindet sich auf der Oberseite der Leitbahnen. Nach dem Abtrag im CMP-Schritt ist eine Barriere zum darüberliegenden Dielektrikum zu schaffen. Um hierbei auf eine weitere Strukturierung zu verzichten, bietet

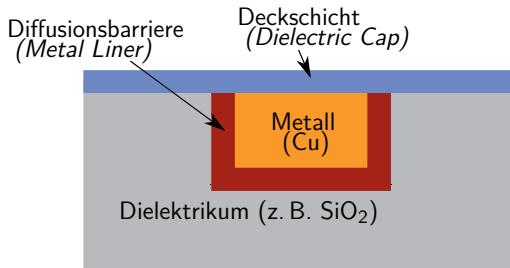


Bild 2.6: Schematischer Querschnitt einer Kupferleitbahn mit den notwendigen Barrièreschichten

sich eine dielektrische Barriere an. Diese lässt sich vollflächig auf dem Wafer abscheiden, muss später lediglich beim Ätzen der Kontaktlöcher wieder geöffnet werden, um einen elektrischen Kontakt an den Vias herzustellen.

Eine elektrisch leitfähige Deckschicht müsste analog zur darunterliegenden Leitbahnebene lithografisch strukturiert werden oder sich als selbstorganisierender Prozess [CLJ08, LG09, VGH⁺12] ausschließlich auf der Kupferoberfläche anlagern und das freiliegende Dielektrikum aussparen (siehe Abschnitt 5.8.3).

Wie eingangs erwähnt hat die Barriere besondere Bedeutung für die EM, da sie den bei Kupfermetallisierungen besonders EM-empfindlichen Bereich der Grenzfläche bildet. Somit beeinflusst die Barriere maßgeblich die effektive Aktivierungsenergie der Kupferoberflächen. Es ist theoretisch möglich, durch die Wahl des Barriereförderwerkstoffes auch bei Kupfer die Aktivierungsenergie der Grenzflächendiffusion über das Niveau der Korngrenzendiffusion zu steigern und somit Grenzflächendiffusion zu verhindern. Man muss beachten, dass das Unterbinden eines Diffusionsmechanismus stets zur Folge hat, dass ein anderer Mechanismus dominiert, mit zum Teil sehr deutlichen Unterschieden im Schadensbild. Beim Wechsel von Aluminium zu Kupfer wurde zwar die Korngrenzendiffusion unterbunden, dafür ist jedoch die Grenzflächendiffusion stärker. Wenn nun die Grenzflächendiffusion durch geeignete Deck- und Barrièreschichten verhindert wird, tritt wieder die Korngrenzendiffusion stärker in den Vordergrund. Letztendlich ist es möglich, dass sogar die Gitterdiffusion als dominierender Prozess zum Tragen kommt, wenn alle anderen Mechanismen ausgeschaltet sind. Jede Änderung im dominierenden Diffusionsmechanismus

ändert die Ausfalleigenschaften und erhöht somit die Komplexität der Modellierung von Methoden zur EM-Vermeidung.

Die Unterscheidung zwischen Deckschicht und Diffusionsbarriere ist auch für die EM wichtig. Zwischen den bedeckten Kupferoberflächen bestehen entscheidende technologische Unterschiede. Beim *Dual-Damascene*-Verfahren [Gup09, Yoo08] wird eine zunächst vollflächig auf dem Wafer abgeschiedene Kupferschicht durch einen Politurschritt, das CMP-Verfahren, wieder abgetragen. Zurück bleibt nur das Kupfer in der Leitbahnebene und der darunterliegenden Via-Ebene. Dabei entstehen an der Oberfläche Defekte im Metall, die auch im weiteren Prozess nicht mehr behoben werden. Die hohe Defektdichte und Leerstellenkonzentration an der Oberseite der Leitbahnen verändern dort die Oberflächeneigenschaften und somit die Aktivierungsenergie. In Kombination mit einer schlechteren Haftung der dielektrischen Deckschicht neigt die Oberseite stärker zu Elektromigrationsschäden. Deshalb entstehen bevorzugt an der Oberseite einer Leitbahn Voids. Dies wirkt sich auf die zu verwendenden Werkstoffe (siehe Abschnitt 5.8) und auf bestimmte geometrische Leitbahnanordnungen (siehe Abschnitt 5.4) aus.

2.2.3 Einfluss durch mechanische Spannungen

Für mechanische Spannungen (mechanischen Stress) in Leitbahnen gibt es hauptsächlich drei Ursachen:

1. Die Abscheidung des Metalls findet bei hohen Temperaturen (ca. 500 °C) statt [CS11]. Durch die Abkühlung auf Umgebungstemperatur werden aufgrund der unterschiedlichen thermischen Ausdehnungskoeffizienten von Metall und Isolator mechanische Spannungen induziert.
2. Das Wachstum der Schichten bei der Metallabscheidung verläuft immer ungleichmäßig. Dadurch entstehen sich ebenfalls mechanische Spannungen in der Metallisierung. Laut [CS11] ist diese Ursache bedeutender als der erstgenannte Effekt. Dieser Sachverhalt lässt sich an Waferkrümmungsmessungen zeigen [CS11, BLK04].
3. EM erzeugt durch den Stofftransport und die daraus resultierende Umverteilung von Leerstellen im Metallgefüge mechanische Spannungen. Leer-

stellen benötigen weniger Volumen als ein Atom am selben Gitterplatz. Daher kann sich das Gitter entspannen, was zu einem lokal verringerten Stoffvolumen bzw. reduzierten Druckspannungen führt.

Mechanische Spannungen in Leitbahnen können sich je nach Werkstoffkombination und Herstellungsprozess unterschiedlich ausprägen. Ursache für Schäden sind dabei maßgeblich Zug- oder Druckspannungen in der Leitbahn, die jeweils einen Ausfallmechanismus begünstigen. Andere auftretende Spannungen lassen sich durch Gitterversetzungen abbauen.

In den Leitbahnen entsteht bei der Herstellung mechanischer Stress durch unterschiedliche thermische Ausdehnungskoeffizienten und hohe Temperaturen bei der Metallabscheidung. Die Temperatur des spannungsfreien Zustands, im Bereich um $250\text{ }^{\circ}\text{C}$ [ZYB⁺04], liegt dabei in der Regel deutlich über der maximalen Betriebstemperatur. Da Kupfer mit $16,5 \cdot 10^{-6}\text{ K}^{-1}$ [Gup09] einen wesentlich größeren Ausdehnungskoeffizienten als das umgebende Dielektrikum (SiO_2 : $0,5 \cdot 10^{-6}\text{ K}^{-1}$ [YW97]) besitzt, sind die Leitbahnen bereits unter normalen Betriebstemperaturen mechanischen (Zug-)Spannungen ausgesetzt. Unter Verwendung der Parameter

- $E_{\text{Cu}} = 117\text{ GPa}$,
- $E_{\text{SiO}_2} = 70\text{ GPa}$ und
- $\Delta T = 200\text{ K}$

ergibt sich bei der Annahme identischer Breiten von Metall und Dielektrikum bei eindimensionaler Berechnung mit der Näherung

$$\sigma = \frac{\alpha_{\text{SiO}_2} - \alpha_{\text{Cu}}}{E_{\text{SiO}_2}^{-1} + E_{\text{Cu}}^{-1}} \cdot \Delta T \quad (2.5)$$

eine Zugspannung von fast 140 MPa in horizontaler Richtung senkrecht zur Länge der Leitbahn.

Zugspannungen fördern das Entstehen von Voids. Durch die Voidbildung bauen sich aufgrund der geänderten Topologie Zugspannungen ab, und es stellt sich ein lokal kräftefreier Zustand am Rand des Voids ein. Da hierbei der mechanische Kontakt zwischen Metall und Dielektrikum zerstört bzw. der leitfähige Querschnitt der Leitbahn verringert wird, ist die Entstehung von Voids möglichst zu vermeiden.

Die erlaubten Druckspannungen in Leitbahnen sind im Allgemeinen betragsmäßig höher als die erlaubten Zugspannungen. Sollte jedoch ein kritischer Betrag der Druckspannung überschritten werden, führt dies ebenfalls zum Abbau der Spannung. In diesem Fall bilden sich Extrusionen der Leitbahn, die sich in Form von *Dendriten*, *Whiskern* oder *Hillocks* in das benachbarte Dielektrikum ausbreiten. Dies ist vergleichbar mit dem Übergang von einer elastischen zu einer plastischen Verformung. Bevor Extrusionen entstehen, wird lediglich die Leerstellenkonzentration immer weiter reduziert. Dieser Vorgang ist teilweise reversibel. Extrusionen hingegen sind nicht mehr umkehrbar und führen zur Zerstörung des Schaltkreises.

2.2.4 Zusammenspiel der Migrationsarten

Neben der EM spielen weitere Formen der Diffusion in metallischen Verbindungsstrukturen eine Rolle für die Zuverlässigkeit. Temperaturgradienten erzeugen eine Thermomigration. Dabei steigern hohe Temperaturen die mittlere Geschwindigkeit der Atombewegungen. Dadurch überwiegt die Anzahl der Atome, die von Gebieten mit hoher Temperatur in Gebiete geringerer Temperatur diffundieren, gegenüber den Atomen mit umgekehrter Diffusionsrichtung. Dies führt zu einer Netto-Diffusion in Richtung des negativen Temperaturgradienten.

Stressmigration beschreibt eine Art der Diffusion, die zum Ausgleich mechanischer Spannungen führt. In Gebiete, in denen Zugspannungen wirken, fließt ein atomarer Nettofluss hinein, während die Metallionen aus Gebieten mit Druckspannung abfließen. Dies führt analog zur Thermomigration zu einer Diffusion in Richtung des negativen Gradienten der mechanischen (Druck-)Spannung. Es erfolgt somit ein Ausgleich der Leerstellenkonzentration entsprechend der mechanischen Spannung.

Die verschiedenen Arten der Migration lassen sich in ihren Auswirkungen nicht unabhängig voneinander betrachten. Die Stoffflüsse J_E von EM, Thermo-

migration J_T und Stressmigration J_S lassen sich folgendermaßen berechnen [WZDY03]:

$$\vec{J}_E = \frac{c}{kT} \cdot D_0 \cdot \exp\left(-\frac{E_a}{kT}\right) \cdot z^* e \varrho \vec{j}, \quad (2.6)$$

$$\vec{J}_T = -\frac{cQ}{kT^2} \cdot D_0 \cdot \exp\left(-\frac{E_a}{kT}\right) \cdot \text{grad } T, \quad (2.7)$$

$$\vec{J}_S = -\frac{c\Omega}{kT} \cdot D_0 \cdot \exp\left(-\frac{E_a}{kT}\right) \cdot \text{grad } \sigma. \quad (2.8)$$

Hierbei ist c die Konzentration der Atome, k die Boltzmannkonstante, T die absolute Temperatur, D_0 die Diffusionskonstante bei Raumtemperatur, E_a die Aktivierungsenergie, z^* die effektive Ladung der Metallionen, e die Elementarladung, ϱ der spezifische elektrische Widerstand, j die elektrische Stromdichte, Q die transportierte Wärme, Ω das atomare Volumen und σ die mechanische Spannung. Es entsteht stets ein Diffusionsfluss

$$\vec{J}_a = \vec{J}_E + \vec{J}_T + \vec{J}_S, \quad (2.9)$$

der sich aus dem Nettoeffekt der verschiedenen Triebkräfte ergibt. Grundsätzlich können die einzelnen Diffusionsflüsse in gleicher Richtung oder entgegengesetzt wirken. Nicht zu vernachlässigen ist außerdem die Kopplung der Mechanismen, also die Rückwirkung der Diffusion auf die Ursachen des Stofftransports. Die Längeneffekte entstehen durch eine solche negative Rückkopplung zwischen EM und Stressmigration.

Der resultierende Diffusionsstrom wird eindimensional durch

$$J_a = \frac{Dc}{kT} \cdot \varrho j z^* e + \frac{Dc}{kT} \cdot \Omega \cdot \frac{\partial \sigma}{\partial x} \quad (2.10)$$

beschrieben [Tho08]. Dabei ist J_a der atomare Fluss, D die Diffusionskonstante von Kupfer mit

$$D = D_0 \cdot \exp\left(-\frac{E_a}{kT}\right), \quad (2.11)$$

c die Konzentration der Kupferatome, j die Stromdichte, z^* die effektive Ladung von Kupfer, e die Elementarladung, k die Boltzmannkonstante, T die Temperatur, Ω das Atomvolumen von Kupfer, σ die mechanische Spannung und x die Koordinate längs des Segments mit $x = 0$ an der Kathode. Um Elektromigrationserscheinungen zu verhindern, muss der Nettodiffusionsstrom zu Null

reduziert werden. Das heißt beispielsweise, EM und Stressmigration heben sich gegenseitig auf.

2.2.5 Frequenzabhängigkeit der EM

Wenn man im Betrieb einer Leitbahn die Stromrichtung umkehrt, invertiert sich ebenfalls die Diffusionsrichtung der EM. Dadurch können entstandene Schäden durch EM teilweise wieder behoben werden. Dieser Effekt wird Selbstheilung genannt, da er durch die EM selbst bewirkt wird. Ob die Selbstheilung entstehende Schäden effektiv beheben kann und somit zur Steigerung der Lebensdauer einer Leitbahn beiträgt, hängt von der Größe der Schäden und Gefügeveränderungen vor der Richtungsumkehr des Stroms ab. Deshalb wirkt hier die Frequenz als entscheidender Parameter, da sie zusammen mit dem Tastverhältnis die Dauer der einseitigen Strombelastung vorgibt.

Bei hohen Frequenzen wird pro Halbwelle nur wenig Metall bewegt. Es entstehen also nur geringe Veränderungen an der Gefügestruktur. Dadurch entspricht der Stromfluss in der zweiten Halbwelle ungefähr dem Spiegelbild der ersten Halbwelle, sodass sich die Veränderungen mit hoher Wahrscheinlichkeit umkehren lassen. Dadurch verzögert sich der Zeitpunkt, an dem erste Schäden in Form von Fehlstellen und Voids auftreten. Messungen bei verschiedenen Frequenzen konnten zeigen, dass sich eine alternierende Widerstandsänderung (Anteil der Selbstheilung) mit einem langsam steigenden Widerstand überlagert [TCH93]. Somit ist die teilweise Selbstheilung nachgewiesen.

Der Grad der Selbstheilung lässt sich mit den Diffusionsflüssen J durch

$$J_{\text{netto}} = J_{\text{hin}} - J_{\text{rück}} = J_{\text{hin}} \cdot (1 - \gamma) \quad (2.12)$$

ausdrücken [TCH93, TCCH96], wobei γ der Selbstheilungskoeffizient ist. Dieser Koeffizient wird bestimmt durch den Tastgrad r (*Duty Ratio / Duty Cycle*) des Stroms sowie andere Faktoren, die den Grad der Selbstheilung beeinflussen, wie beispielsweise die Frequenz.

In [DFN06] wird der Selbstheilungskoeffizient über

$$MTTF_{\text{AC}} = \frac{A}{(r \cdot j^+ - \gamma \cdot (1 - r) \cdot j^-)^n} \cdot \exp\left(\frac{E_a}{kT}\right) \quad (2.13)$$

definiert (vgl. Gleichung (2.1)). Experimentell wird in derselben Veröffentlichung der Selbstheilungskoeffizient empirisch durch

$$\gamma = \frac{r \cdot \frac{j^+}{j_{DC}} - s \cdot \frac{MTTF_{DC}}{MTTF_{AC}}}{(1-r) \cdot \frac{j^-}{j_{DC}}} \quad (2.14)$$

bestimmt. Dabei ist j^+ die Stromdichte der positiven Halbwelle und j^- die der negativen. Der Skalierungsfaktor s ist iterativ zu ermitteln.

Nach Tao et al. [TCH93] erfolgt eine Steigerung der Lebensdauer (MTTF) gegenüber geringen Frequenzen bzw. Gleichstrom um den Faktor 500 bei Frequenzen von 10 bis 10^4 Hz (Bild 2.7). Dabei wurde mit rechteckförmigen Stromsignalen gearbeitet, bei Frequenzen von einigen mHz bis 200 MHz. Der Grund für die auch bei hohen Frequenzen begrenzte Lebensdauer ist das Zusammenspiel von EM und Thermomigration, das die Leitbahnen zerstört. Es ist zu erkennen, dass die Änderung der Lebensdauer in einem Frequenzbereich erfolgt, der für heutige digitale Schaltungen eine sehr geringe Bedeutung hat. Lediglich Teilschaltungen, die der Interaktion mit der Umwelt bzw. mit dem Menschen dienen, verarbeiten Signale in diesem „niedrigen“ Frequenzbereich (Tabelle 2.2).

Sonstige Signalfrequenzen sind in der Regel wesentlich höher (Mega- oder Gigahertz-Bereich), während die Ströme in Versorgungsleitungen aus einem starken Gleichanteil mit überlagerten Schwankungen mit sehr geringen Frequenzen bestehen. Daher ist eine hohe Frequenz allein nicht zur Verhinde-

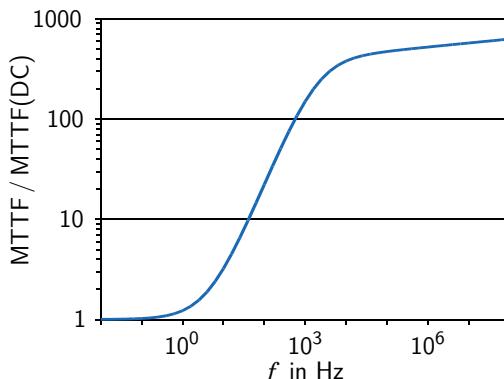


Bild 2.7: Frequenzabhängigkeit der mittleren Lebensdauer nach [TCH93]

Tabelle 2.2: Beispiele für technisch relevante Frequenzen

Beispiel	Frequenz
Schalten der Hintergrundbeleuchtung eines Bildschirms	10 mHz
Bildwiederholrate eines PC-Monitors	60 Hz
Abtastfrequenz für Audiosignale	44 kHz
Trägerfrequenz für Radio-Frequency Identification (RFID)	13,56 MHz
Taktfrequenz eines Prozessors	3 GHz

rung von Schäden geeignet. Die Frequenzabhängigkeit zeigt jedoch, dass man zwischen Signalleitungen und Versorgungsleitungen bei der Analyse von EM unterscheiden muss.

In [DFN06] wird ein empirisches Modell für die Heilung von Schäden entworfen, siehe Gleichung (2.13). Shono et al. [SKSY90] modellieren ebenfalls den Hin- und Rücktransport von Metall aufgrund der Stromrichtungsumkehr. Dabei gehen sie davon aus, dass die Ladungsmenge in beiden Richtungen identisch ist (also kein Gleichanteil), der Strom jedoch zeitlich asymmetrisch verläuft. In einer Richtung gibt es lange Strompulse geringer Amplitude, in der Gegenrichtung entsprechend kürzere mit großer Amplitude. Folglich ergibt sich wegen dem nichtlinearen Zusammenhang zur Stromdichte ein asymmetrischer Stofftransport mit einem Netto-Fluss in eine Richtung. Die minimale Lebensdauer wird bei diesem Modell bei einem Tastgrad, also dem Verhältnis zwischen Länge des positiven Pulses und Periodendauer, von ungefähr 0,4 erreicht. In [JJ11] wird die signalformabhängige Zuverlässigkeit beschrieben. Li et al. [LWW⁺99] untersuchen anhand numerischer Berechnungen die Lebensdauer in Abhängigkeit von der Frequenz.

Die Veröffentlichung [SHK⁺11] stellt eine Verknüpfung zu den Via-above- und Via-below-Anordnungen (siehe Abschnitt 5.4) her, indem die Auswirkungen von Gleich- und Wechselstrom auf solche Strukturen analysiert werden.

Bei sehr hohen Frequenzen findet eine Stromverdrängung aus dem stromdurchflossenen Leiter statt. Dann steigt die Stromdichte in den äußeren Bereichen des Leiters. Das Innere trägt nur noch in geringem Maß zum Stromtransport bei. Diesen bezeichnet man als Skin-Effekt. Als Maß für die Stromverdrängung wird meist die Eindringtiefe

$$\delta = \sqrt{\frac{2\rho}{\omega \cdot \mu}} \quad (2.15)$$

angegeben, wobei ρ der spezifische elektrische Widerstand und μ die Permeabilität des Leiterwerkstoffs ist. Die Variable ω bezeichnet die Kreisfrequenz mit $\omega = 2\pi f$. Die Stromdichte nimmt näherungsweise nach einer Exponentialfunktion mit den Variablen j_S als äquivalente Randstromdichte und d als Entfernung von der Oberfläche ab:

$$j \approx j_S \cdot \exp\left(-\frac{d}{\delta}\right). \quad (2.16)$$

Eine bessere Näherung für den Verlauf der Stromdichte in einem langen zylindrischen stromdurchflossenen Leiter [KMR13] lässt sich analytisch beschreiben durch

$$j_{\text{eff}}(r) = \frac{I}{2\pi r_0} \cdot \sqrt{\omega\kappa\mu} \cdot \sqrt{\frac{r_0}{r}} \cdot \exp\left[-\sqrt{\omega\kappa\mu} \cdot (r_0 - r)\right]. \quad (2.17)$$

Dabei bezeichnet $\kappa = 1/\rho$ die elektrische Leitfähigkeit und r_0 den Querschnittsradius des Leiters. Für Leiter mit rechteckigem Querschnitt ist die analytische Herleitung nicht ohne weiteres möglich. Das Modell eines zylindrischen Leiters genügt jedoch hier, um die Größenordnung abzuschätzen.

Für Kupfer liegt die Eindringtiefe bei 50 Hz noch bei ca. 9,4 mm und ist proportional zu f^{-2} . In [WY02] wird für eine Leitbahn quadratischen Querschnitts der Abmessungen Breite W und Höhe t mit $W = t = 0,45 \mu\text{m}$ eine kritische Frequenz von 90 GHz für den Skineffekt bestimmt. Bei analoger Berechnung liegt für heutige 22 nm-Strukturen die kritische Frequenz mit ca. 35 THz deutlich höher.

Verglichen mit der derzeitigen Halbleiterentwicklung, bezogen auf Leitbahnbreiten und Taktfrequenzen, sind Probleme durch den Skineffekt in digitalen Schaltungen vorerst nicht zu erwarten. Die Leitbahnamessungen sinken wesentlich schneller als die frequenzabhängige Eindringtiefe (Bild 2.8). Jedoch kann der Effekt bereits bei aktuellen Frequenzen die hochfrequenten Signaleanteile und somit die Taktflanken stören. Hinzu kommt, dass der Skineffekt bei geringerer Leitfähigkeit abnimmt und somit durch die steigende Einflussnahme von Randeffekten an den Leitbahnen geschwächt wird.

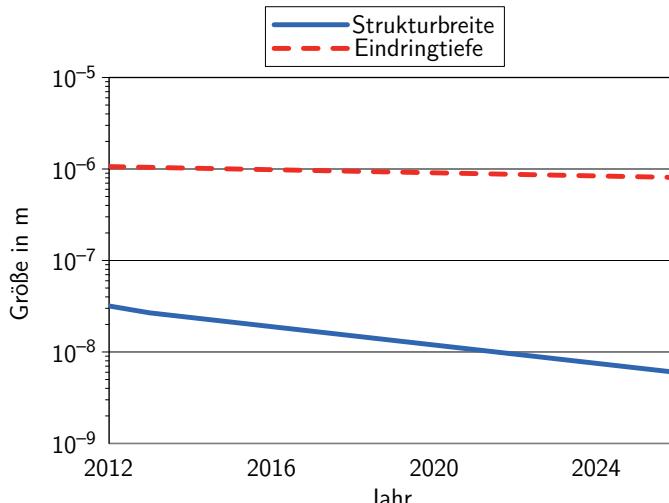


Bild 2.8: Vergleich zwischen minimalen Strukturabmessungen und Eindringtiefe beim Skineffekt; Daten aus [ITR12]; in den unteren Metalllagen mit Strukturgrößen kleiner als 100 nm kann demnach der Skineffekt vernachlässigt werden

2.3 Berücksichtigung von EM im Layoutentwurf

2.3.1 Einordnung in den Layoutentwurf

Der *Layoutentwurf* elektronischer Schaltungen umfasst das Erstellen (Synthese) und die Verifikation (Analyse) der geometrischen Anordnung der Zellen oder Bauelemente und ihrer Verbindungen [Lie06b]. Unter Verifikation versteht man die Prüfung des entworfenen Layouts auf Einhaltung aller Randbedingungen. Der Entwurf erfolgt schrittweise, sodass über mehrere prüfbare Zwischenergebnisse ein immer konkreteres Layout erreicht wird. Speziell bei digitalen Schaltungen erfolgt eine Reihe von Iterationen von Synthese- und Verifikationsschritten bis zum fertiggestellten Layout. Diese Schrittfolge läuft dabei weitgehend rechnergestützt und automatisiert ab. Zur Veranschaulichung sind die wichtigsten Entwurfsschritte in Bild 2.9 dargestellt.

Die Berücksichtigung von Elektromigration kann in verschiedenen Entwurfschritten erfolgen. Eine Möglichkeit ist die Verifikation in Hinblick auf die EM-Robustheit durch rechnergestützte Analyse der Schaltung bzw. des Layouts.

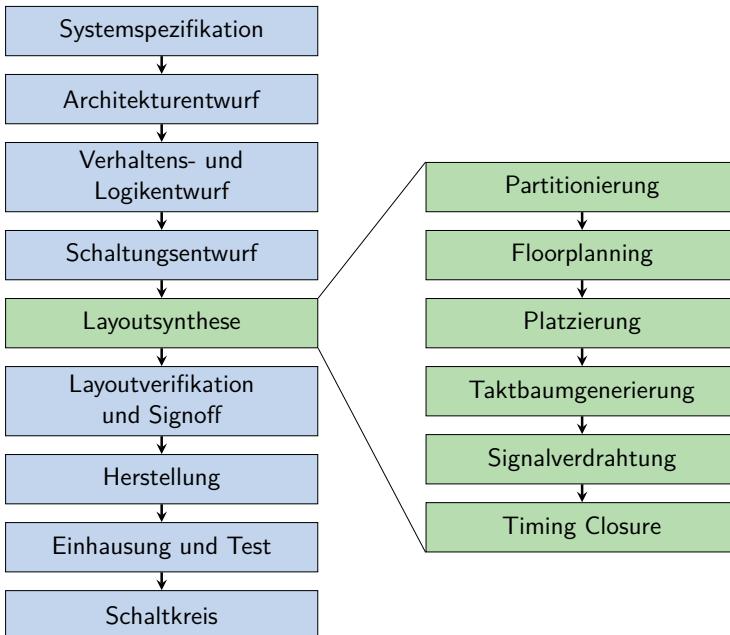


Bild 2.9: Wesentliche Schritte des Entwurfsflusses beim digitalen Schaltkreisentwurf und Ablauf der Layoutsynthese, nach [KLMH11].

Vorrausschauend ist die EM-Berücksichtigung bereits während des Entwurfs durch stromabhängige Verdrahtung und Anpassung der Leitbahnbreiten möglich.

Bei der Verifikation erfolgt je nach Entwurfsstadium eine Prüfung der auftretenden lokalen Stromdichte oder des Stroms. Im Layout kann die Stromdichte in Abhängigkeit von geometrischen Eigenschaften der Verdrahtung bestimmt und mit einer maximal zulässigen Stromdichte verglichen werden. Überschreitungen sind dann zu signalisieren und durch entsprechende Änderungen am Layout zu beheben.

Zur EM-Berücksichtigung während der Layouterstellung sind Platzierung und/oder Verdrahtung stromabhängig durchzuführen. Dabei gelten die aus der Schaltungssimulation gewonnenen Ströme und die zulässigen Stromdichten als Randbedingung. Unter diesen Voraussetzungen platziert man die Funktionsblöcke so, dass möglichst geringe Ströme auftreten und erzeugt Leitbahnen mit einer

Breite, die diesen Strömen angepasst ist. Bei der Verdrahtung ist neben der Breite der Leitbahnen auch der Verdrahtungsweg, insbesondere bei Netzen mit mehr als zwei Knoten, von Bedeutung. Dabei ist es möglich, durch günstiges Setzen von Steiner-Punkten, den Betrag des Stroms in den einzelnen Segmenten zu senken [LJ03, LKL⁺12]. Steiner-Punkte oder Steinerknoten sind Verzweigungen eines Netzes, also zusätzliche Knoten im Verdrahtungsnetz ohne direkten Transistoranschluss.

Generell ist zwischen Analog- und Digitalentwurf zu unterscheiden. Analoge Schaltungen sind im Allgemeinen weniger komplex, dafür aber von Hand individuell zu entwerfen. Dabei muss man zahlreiche funktionsrelevante Randbedingungen beachten, die die Entwurfsautomatisierung bzw. Analogsynthese bisher verhindern.

2.3.2 Besonderheiten des digitalen Layoutentwurfs

Die Besonderheit digitaler Schaltungen besteht darin, dass statt analoger Werte und Funktionen digitale Werte verarbeitet werden. Digitale Werte sind zeit- und wertdiskret. Daraus resultiert eine geringere Empfindlichkeit gegenüber Störungen. Des Weiteren sind weniger Randbedingungen im Entwurf erforderlich, um die Funktion sicherzustellen. Deshalb lassen sich mit relativ einfachen Synthesealgorithmen Schaltungen generieren. Dies ist mittels der *Logiksynthese* (ersetzt den Schaltungsentwurf in Bild 2.9) möglich. Durch die automatische Generierung kann man wesentlich komplexere Schaltungen entwerfen als im Handentwurf. Deshalb können heutige digitale Schaltkreise sehr komplex sein. Sie besitzen eine große Anzahl von Bauelementen und elektrischen Verbindungen (Netzen) und lassen sich deshalb nur mit Unterstützung von Computern ökonomisch erstellen, verifizieren und analysieren. Durch Strukturverkleinerungen nimmt die Komplexität im Laufe der Zeit und mit der weiteren Entwicklung stetig zu.

Der automatisierte Entwurf des Layouts, oft als *Layoutsynthese* bezeichnet [Lie06b], ist im Vergleich zu analogen Schaltungen erleichtert, da weniger funktionsrelevante Randbedingungen auftreten. Auch sind digitale Schaltungen unempfindlich gegenüber kleinen Änderungen der Spannungsspegel. Lediglich die sichere Unterscheidung zwischen den wenigen verschiedenen Digitalpegeln

ist von Bedeutung für die Funktion. Außerdem bestehen diese Schaltungen aus einer relativ kleinen Anzahl unterschiedlicher Typen von Schaltungsmodulen (Gattern). Aufgrund der hohen, stetig steigenden Komplexität digitaler Schaltkreise ist eine gute Skalierbarkeit der zur Synthese verwendeten Algorithmen von großer Bedeutung. Die Algorithmen sollen möglichst in *Polynomialzeit*² ablaufen, um eine wirtschaftliche Synthese zu erlauben. Oft sind die Algorithmen deshalb nur in der Lage, wenige Randbedingungen zu beachten und wenige Kriterien zu optimieren. Dabei werden häufig *Heuristiken* verwendet, die die Synthese in möglichst kurzer Zeit zu beinahe optimalen Lösungen führen. Aus diesen Gründen ist die automatisierte Layoutsynthese digitaler Schaltungen nur mit relativ einfachen Algorithmen möglich.

Während der Layoutsynthese sind Verifikationen durchzuführen, die die Einhaltung der vorgegebenen Randbedingungen regelbasiert prüfen. Dieses Vorgehen ist im automatisierten Entwurf zwingend notwendig, weil die Syntheseargorithmen nie alle Randbedingungen berücksichtigen und meist weniger auf Qualität als auf Geschwindigkeit optimiert sind. Ebenso wie bei der Synthese kommt es auch bei der Verifikation darauf an, dass der Rechenaufwand möglichst gut mit der Komplexität skaliert. Dabei sind Algorithmen zu bevorzugen, die das gestellte Problem in Polynomialzeit berechnen, weshalb auch hier heuristische Ansätze eine Rolle spielen. Eine vollständige Prüfung der gesamten Schaltung ist meist nicht möglich, da dies zu viel Rechenzeit in Anspruch nehmen würde. Um die Prüfung komplexer Schaltungen dennoch zu ermöglichen, sind diverse Filtertechniken anzuwenden. Diese gestatten es, die teilweise komplizierten Prüfungen auf wenige Teile der Gesamtschaltung, beispielsweise wenige Netze, zu beschränken. Ermöglicht wird dies speziell bei Untersuchungen der Zuverlässigkeit von elektrischen Verbindungen durch die Einteilung in verschiedene Netzklassen.

Bei digitalen Schaltungen können mindestens drei Netzklassen unterschieden werden. Erstens gibt es Versorgungsnetze, bei denen der Gleichanteil des Stroms überwiegt und der Betrag des Stroms teilweise sehr hoch ist. Zweitens existieren Taktnetze mit fast symmetrischen Wechselströmen, wobei der Effektivwert aufgrund der großen Anzahl von Anschlüssen des Netzes sehr hohe Beträge

²Die maximale Rechenzeit für das Problem wächst höchstens polynomiell mit der Problemgröße n : $m(n) = O(n^k)$ mit einer konstanten natürlichen Zahl k .

erreichen kann. Drittens gibt es Signalnetze mit asymmetrischen, impulsartigen Wechselströmen bei meist geringerem Effektivwert (siehe Abschnitt 5.7).

Diese drei Netzklassen erlauben eine erste Einteilung in Netze mit hoher (Versorgungsnetze) und geringer EM-Empfindlichkeit (Takt- und Signalnetze). Die Verifikation kann somit auf die besonders EM-empfindlichen Netzklassen beschränkt werden. Diese einfache Klassifizierung gestattet jedoch nicht in jedem Fall eine sichere Auswahl. Das Ziel einer zuverlässigen Verifikation ist nur erreichbar, wenn die Filterung keine kritischen Netze fälschlicherweise aussortiert und möglichst wenige unkritische Netze zur Analyse vorsieht. Deshalb muss man für die Klassifizierung oder Filterung weitere sinnvolle Heuristiken verwenden [JL10]. Dazu sind in jedem Fall detaillierte Informationen zur Schaltung erforderlich. Um beispielsweise die Netze mit kritischer Stromdichte herauszufinden, sind die maximal auftretenden Stromdichten in jedem Segment zu ermitteln. Da die kritischen Maximalwerte nicht in jedem Segment im selben Betriebsfall eintreten müssen, sind Stromvektoren für die Knoten des Netzes aufzustellen, die jeweils den minimalen und maximalen Mittelwert, Effektivwert und Spitzenwert des Stroms enthalten [JL10]. Daraus lässt sich für jedes Segment der maximale Stromwert bestimmen. Je nach Frequenz können die unterschiedlichen Stromwerte mit verschiedenen Gewichtungen in die Bestimmung des für die Dimensionierung maßgeblichen Stroms eingehen. Die Kritikalität eines Netzes lässt sich dann durch Berechnung der maßgeblichen Stromdichte aus Strom und vorhandenem Querschnitt bestimmen. Zwingend erforderlich sind dazu detaillierte Stromwerte, die man aus Schaltungssimulationen gewinnen kann.

2.3.3 Berücksichtigung von EM im digitalen Layoutentwurf

Wie oben erwähnt, ist in digitalen Schaltungen zwischen Versorgungs- und Signalnetzen, welche grundsätzlich verschiedene EM-Sensitivitäten besitzen, zu unterscheiden. Versorgungsnetze sind aufgrund ihrer Gleichstrombelastung generell elektromigrationsrobust zu entwerfen. Dazu werden dieselben Techniken wie im Analogentwurf verwendet. Dies beinhaltet die Anpassung von Leitbahnbreiten an die Stromstärken und die Verwendung speziell für hohe Ströme optimierter Leitbahnstrukturen, wie beispielsweise die bei der Firma

X-Fab entwickelten Oktagonstrukturen [KWZAH13]. Die Prüfung von Versorgungsnetzen findet in der Regel getrennt von den sonstigen Netzen und nach separaten Regeln statt.

Takt- und Signalnetze sind aufgrund der in Abschnitt 2.1.3 genannten Selbstheilungseffekte weniger von EM betroffen. Aus diesem Grund halten erst bei Technologien ab ca. 28 nm und bei weiterer Verkleinerung der Strukturgrößen Techniken zur EM-Berücksichtigung Einzug in den digitalen Entwurf. Diese Techniken beschränken sich aktuell auf die Verifikation des Layouts.

Der Ausgangspunkt der Analyse sind die Stromwerte in den Leitbahnen. Zur Bestimmung der Ströme in den Netzen für die Analyse werden Schaltungssimulationen, z. B. mit *Spice*, notwendig. Die auf diese Weise erhaltenen Spitzen-, Mittel- und Effektivwerte lassen sich je nach effektiver Schaltfrequenz in einen äquivalenten Gleichstrom umrechnen. In Verbindung mit den zugeordneten Layoutdaten bestimmt man ein Stromdichtefeld, das sich auf Überschreitung des Grenzwerts hin prüfen lässt. Bei Überschreitung des globalen Stromdichthemaximums erhält der Entwerfer in der Regel eine Nachricht oder grafische Ansicht, aus der hervorgeht, an welchem Ort diese Überschreitung auftritt. Die Einbindung solcher Verifikationsschritte ist mit vielen aktuellen Softwarelösungen möglich, wird jedoch nicht in jedem Fall vollständig angewendet. Eine solche relativ einfache Prüfung, wie sie gängige Verifikationsprogramme anbieten, lässt sich gerade noch auf ein komplettes digitales Layout anwenden.

Aktuell verfügbare Verifikationsprogramme mit Integration einer Stromdichteanalyse kann man in zwei Gruppen einteilen: Programme, die in den Entwurfsfluss integriert sind, wie *Synopsys IC Compiler* [Syn13] und *Cadence Encounter* [Cad13], und unabhängige Programme, wie *Apache Totem MMX* [Apa13], *Mentor Calibre PERC* [Men13], *Magma Blast Noise* [Syn13] und *Tanner HiPerVerify* [Tan13].

Neben der Verifikation des Layouts und der darauf aufbauenden nachträglichen Anpassung des Layouts, beispielsweise durch Anwendung der Breitenregel (siehe Kapitel 5), Längenregeln (siehe Abschnitt 5.3) oder Vermeidung hoher Stromdichten an Ecken, lässt sich ein grundsätzlich anderer Ansatz verfolgen. Dabei ist das Layout durch entsprechende Randbedingungen bereits bei der Synthese so zu erstellen, dass alle Regeln für ein EM-robustes Layout eingehalten

werden. Dieser Ansatz ist mit derzeit verfügbaren Anwendungen für digitale Schaltungen noch nicht realisierbar.

Insbesondere durch die Entwicklung von dreidimensionalen Schaltkreisen ergeben sich weitere Einflüsse auf die Elektromigration in Leitbahnen. Der mechanische Spannungszustand in der Nähe von Through Silicon Vias (TSVs), die in solchen Schaltkreisen vorkommen, verkürzt die Lebensdauer der Leitbahnen. Die Berücksichtigung dieses Einflusses ist Gegenstand der aktuellen Forschung [PPLP11] und wird derzeit noch nicht in kommerziellen Anwendungen unterstützt.

3 Zielstellung der Arbeit

3.1 Hintergrund und Fragestellungen

Elektromigration (EM) tritt heute als Zuverlässigkeitsproblem hauptsächlich in analogen Schaltungen auf und wird deshalb im Entwurf dieser Schaltkreise berücksichtigt. Der digitale Entwurf vernachlässigt EM in den meisten Fällen. Durch die weiter fortschreitende Strukturverkleinerung steigt die durchschnittliche Stromdichte in allen Netzen. Gleichzeitig nimmt die zulässige Stromdichte in den Leitbahnen ständig weiter ab. Dies hat zur Folge, dass zukünftig auch digitale Schaltungen immer stärker von Elektromigration betroffen sein werden. Deshalb muss die Berücksichtigung von EM in zukünftigen Entwurfsprogrammen eine stärkere Rolle spielen.

Durch die hohe Komplexität digitaler Schaltungen mit meist Millionen von Netzen sind für die EM-Berücksichtigung gegenüber dem analogen Schaltkreisentwurf neue Techniken erforderlich. Wenn in naher Zukunft lediglich ein Teil der Netze ein erhöhtes EM-Risiko besitzt, kann das Analyseproblem durch Filterung der zu untersuchenden Netze reduziert werden. In Technologien ab dem Jahr 2022 ist zu erwarten, dass potentiell alle vorhandenen Netze EM-gefährdet sind. Dann werden die verwendeten Filter untauglich und man muss mit neuen Ansätzen arbeiten. Dabei ist während des Entwurfs bei der Verdrahtung anzusetzen, um die bestmögliche Steigerung der Zuverlässigkeit zu erreichen. Jedoch kann keine Anpassung von Leitbahnbreiten, wie im heutigen analogen Entwurf, erfolgen. Dieses Vorgehen würde der Strukturverkleinerung entgegenwirken, weil viele Netze betroffen sein können.

Stattdessen sind weitere Möglichkeiten zur Elektromigrationsvermeidung, wie Längen- und Reservoireffekte, auszunutzen, um die maximal erlaubte Stromdichte zu steigern. Diese Effekte sind technologie- und geometrieabhängig. Mit ihrer bewussten Ausnutzung ist es möglich, EM-robuste Layoutelemente zu

konstruieren, deren Einsatz die Anhebung des Stromdichtegrenzwertes gestattet. Damit einher gehen Einschränkungen des Layouts, die sich jedoch nicht auf die minimalen Strukturgrößen auswirken, sondern lediglich die Form der Leitbahnabschnitte bestimmen.

Ausgehend von der prognostizierten Entwicklung der Strukturverkleinerung und den möglichen Einflussfaktoren auf die Elektromigration sind in dieser Arbeit unterschiedliche Ansätze zur Einschränkung von EM in digitalen Schaltungen aufzustellen. Dabei spielen die speziellen Randbedingungen digitaler Schaltungen eine entscheidende Rolle. Insbesondere soll die möglichst uneingeschränkte Ausnutzung der kleinen Strukturgrößen mit ihrem geringen Flächenbedarf bei hoher Packungsdichte gewahrt bleiben. Deshalb sind die Methoden dahingehend eingeschränkt, dass hoher Flächenverbrauch vermieden werden muss.

Als Methoden werden im Rahmen dieser Arbeit die Ausnutzung folgender Effekte betrachtet:

- der Bambus-Effekt,
- Längeneffekte,
- Via-below und Via-above,
- Reservoir-Effekte,
- mehrfache Vias,
- frequenzabhängige Effekte und
- werkstoffabhängige Effekte.

Diese haben gemeinsam, dass sich mit ihnen die erlaubte Stromdichte steigern lässt. Das ist der entgegengesetzte Ansatz zur Senkung der auftretenden Stromdichte durch Änderung der Leitbahnbreite bei analogen Schaltkreisen. Aus der Analyse der Methoden ergeben sich quantisierbare Eigenschaften, wie Längen, technologische und geometrische Faktoren oder Parameter für die Steigerung der Lebensdauer sowie der Stromdichte.

Ziel ist es, zu prüfen, welche Effekte sich effektiv bei zukünftigen integrierten Schaltungen zur Vermeidung von EM-Schäden einsetzen lassen und welche quantitative Steigerung der Robustheit sich jeweils ergibt.

Folgende Fragestellungen liegen der Arbeit zugrunde:

1. Spielt der Bambuseffekt bei Strukturbreiten von wenigen Nanometern noch eine Rolle?
2. Genügt die Reduzierung von Netzlängen durch die Strukturverkleinerung, um EM zu verhindern?
3. Lassen sich Blechlängen und Längeneffekte bei kleinen Strukturgrößen besser ausnutzen?
4. Wie groß ist der Einfluss von speziellen Via-Anordnungen?
5. Können Reservoirs in zukünftigen Technologien sinnvoll eingesetzt werden?
6. Sind frequenzabhängige Grenzwerte der Stromdichte notwendig?
7. Welche Werkstoffe haben den größten Nutzen bei der Vermeidung von EM?
8. Wie lassen sich diese Werkstoffe in existierenden Technologien einsetzen?
9. Welche Effekte lassen sich durch Simulationen theoretisch untersuchen?
10. Welche Priorität sollten die verschiedenen Maßnahmen bekommen, um einfach aber sicher EM-Schäden in Schaltungen, die in modernen Technologien gefertigt sind, zu vermeiden?

Die Antworten auf diese Fragen sollen helfen, für zukünftige digitale Layouts inhärent EM-robuste Strukturen zu entwerfen. Solche Strukturen können dann nach einem Baukastenprinzip während der Layoutsynthese eingesetzt werden, um ein EM-robustes Layout zu generieren.

Somit dient diese Arbeit der Weiterentwicklung der Entwurfsautomatisierung für digitale Schaltungen durch Anregung neuer Maßnahmen zur Begegnung der Elektromigration in der Verdrahtung.

Dazu soll in den folgenden Kapiteln ausgehend von der Technologieentwicklung digitaler Schaltkreise ein Überblick über mögliche Methoden zur Einschränkung von EM gegeben werden. Einige ausgewählte Methoden sind durch Simulationen zu analysieren und praktisch relevante Parameter abzuleiten. Diese Parameter können zukünftig dazu dienen, Entwurfswerkzeuge derart zu steuern, dass die von ihnen generierten Layoutelemente eine höhere Elektromigrationsbeständigkeit besitzen.

3.2 Einordnung der Arbeit in den Gesamtkontext

Durch die stetige Weiterentwicklung der Halbleitertechnologien sinken die Strukturgrößen in integrierten Schaltkreisen. Beispielsweise werden die minimalen Breiten von Leitbahnen im Zeitraum von 2016 bis 2026 von ca. 25 nm auf voraussichtlich unter 10 nm sinken. Der Layoutentwurf elektronischer Schaltkreise ist aufgrund dieser kleinen Strukturgrößen einer steigenden Anzahl immer komplexerer Randbedingungen unterworfen. Diese schränken die Freiheiten im Entwurf stetig weiter ein und bestimmen inzwischen die Auswahl des kleiner werdenden Lösungsraums. Deshalb führt die Entwicklung zunehmend vom randbedingungsgerechten hin zum randbedingungsgeführten Entwurf.

Die EM hängt stark von den Leitbahnquerschnitten und den daraus resultierenden Stromdichten ab. Die minimalen Querschnitte werden in den nächsten Jahren auf voraussichtlich ein Zehntel des heutigen Wertes sinken (siehe Tabelle 4.1). Gleichzeitig steigen die für den Betrieb einer Schaltung benötigten Stromdichten auf mehr als das Doppelte, während die zulässigen Stromdichten parallel zu den Querschnitten sinken. Somit erzeugt die Berücksichtigung von EM zusätzliche Randbedingungen im Entwurf, die sich mit fortschreitender Strukturverkleinerung zu den dominierenden Limitierungen entwickeln.

Diese Arbeit untersucht die nutzbaren Effekte zur Vermeidung von EM-Schäden und liefert Ansätze zum Erstellen der Regeln für eine randbedingungsgeführte Verdrahtungsmethode. Nur durch die Berücksichtigung von EM während der Verdrahtung wird es in Zukunft möglich sein, die erforderlichen Lebensdauern bei integrierten Schaltungen mit minimalen Strukturgrößen und hoher Verarbeitungsgeschwindigkeit zu erreichen.

4 Entwicklungstrends bei digitalen Schaltungen

4.1 Mooresches Gesetz und Roadmap ITRS

Gordon Moore sagte im Jahr 1965 ein exponentielles Wachstum der Mikroelektronik voraus [Moo65]. Er postulierte, dass sich das Kostenoptimum der Halbleiterproduktion exponentiell zu größeren Komponentenanzahlen pro Chip verschiebt. Heute verwendet man als Kenngröße der Technologie meist die minimale Strukturgröße, welche näherungsweise der minimalen Länge eines Transistor Gates entspricht. Diese ist als einer von mehreren Parametern dafür verantwortlich, dass das Mooresche Gesetz weiterhin erfüllt wird. Die Strukturgröße verringert sich dabei exponentiell mit einer Halbierung ungefähr alle sechs Jahre. Neben diesem Parameter werden daraus abgeleitete Technologiekennwerte zusammengetragen und als Meilensteine der Technologieentwicklung in Form einer Roadmap veröffentlicht. An dieser *International Technology Roadmap for Semiconductors (ITRS)* [ITR14] orientieren sich die großen Halbleiterhersteller, unter anderem um eine Zusammenarbeit mit den Herstellerfirmen der Produktionsmaschinen zu ermöglichen.

Die ITRS wird durch Vertreter der Halbleiterunternehmen im Zwei-Jahres-Rhythmus überarbeitet, ergänzt durch eine jährliche Aktualisierung. Die aufgestellten Prognosen reichen bis zu 15 Jahre in die Zukunft. Da sich die Veröffentlichung der aktuellen ITRS häufig für einzelne Kapitel verzögert und die Änderungen in vielen Fällen minimal bleiben, verwendet diese Arbeit die Daten aus den Ausgaben 2011 [ITR12] und 2013 [ITR14]. Die Roadmap besteht aus mehreren Teilen, die nach Prozessschritten der Herstellung gegliedert sind und sich über die gesamte Herstellung erstrecken. Für die in dieser Arbeit betrachtete Zuverlässigkeit von Leitbahnen ist hauptsächlich der Teil *Interconnect* von Interesse.

Die einzelnen Teile bestehen aus der textlichen Beschreibung der zukünftig erwarteten Entwicklung und einer tabellarischen Zusammenstellung der nach bestimmten Metriken berechneten Parameter. Diese sind nach Produktionsjahr aufgeschlüsselt und gelten teilweise nur für bestimmte Arten von Schaltkreisen, z. B. Prozessoren, Speicher oder *Application Specific Integrated Circuits (ASICs)*. Die Entwicklung der verdrahtungsrelevanten Parameter wird hauptsächlich durch das Rastermaß (*Pitch*), also die Mittenabstände, der aktiven Bereiche des Schaltkreises vorgegeben. Besonders die unteren Metallebenen müssen sich an dem Raster der Transistoren orientieren. In den höheren Verdrahtungsebenen greift man meist auf bewährte Technologien bzw. Rastermaße zurück. Deshalb entsteht das Problem der EM-begrenzten Lebensdauer zuerst in den unteren Metallebenen, die über relativ kurze Distanzen einzelne Transistoren und logische Gatter miteinander verbinden.

Einen Überblick über die zeitliche Entwicklung der für diese Arbeit relevanten Technologieparameter gibt die Tabelle 4.1. Zur grafischen Veranschaulichung ist die relative Entwicklung der wichtigsten Parameter in Bild 4.1 dargestellt. Nachfolgend und in Bild 4.2 werden die Zusammenhänge zwischen den einzelnen Parametern beschrieben.

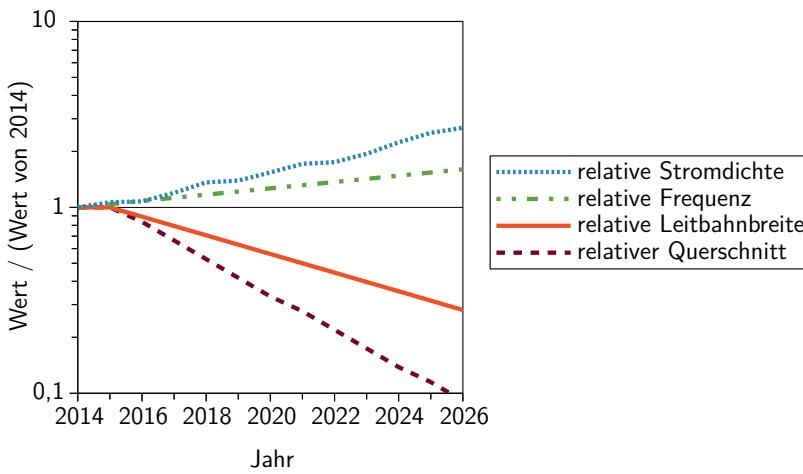


Bild 4.1: Relative Entwicklung der wichtigsten Technologieparameter bezogen auf den Stand von 2014 [ITR14]

Tabelle 4.1: Prognosen der Technologieparameter nach ITRS, Ausgabe 2013 [ITR14]; maximale Ströme und Stromdichten für Kupfer bei 105 °C

Jahr	2016	2018	2020	2022	2024	2026	2028
Gatelänge (nm)	15,34	12,78	10,65	8,87	7,39	6,16	5,13
Taktrate auf dem Chip (GHz)	6,19	6,69	7,24	7,83	8,47	9,16	9,91
Gleichstrom-äquivalent zum Treiben von vier Gates (μA)*	29,09	23,19	16,52	12,40	9,99	7,89	5,91
Leitbahneigenschaften der ersten Metallisierungsebene							
Breite (nm)	28,3	22,5	17,9	14,2	11,3	8,9	7,1
Aspektverhältnis	2,0	2,0	2,0	2,1	2,1	2,2	2,2
Höhe (nm)*	56,7	45,0	35,7	29,8	23,6	19,6	15,6
Querschnitt (nm^2)*	1607,2	1012,5	637,8	421,9	265,8	175,4	110,5
Gleichstromäquivalent der Stromdichte (MA/cm^2)							
Maximal zu-lässige Strom-dichte (ohne EM-Schäden)**	3,0	1,8	1,1	0,7	0,4	0,3	0,2
Maximale Stromdichte (Lösungen nicht bekannt)**	15,4	9,3	5,6	3,4	2,1	1,2	0,7
Benötigte Stromdichte zum Treiben von vier Gattern	1,81	2,29	2,59	2,94	3,76	4,50	5,35
EM zu erwarten				Lösungen unbekannt			

Werte aus ITRS, Ausgabe 2013 [ITR14]

*) Berechnete Werte, berechnet aus Breite W , Aspektverhältnis A/R und Stromdichte j , wie folgt: Höhe $T = A/R \times W$, Querschnitt $A = W \times T$ und Strom $I = j \times A$

**) Werte aus Abbildung INTC9 [ITR14]

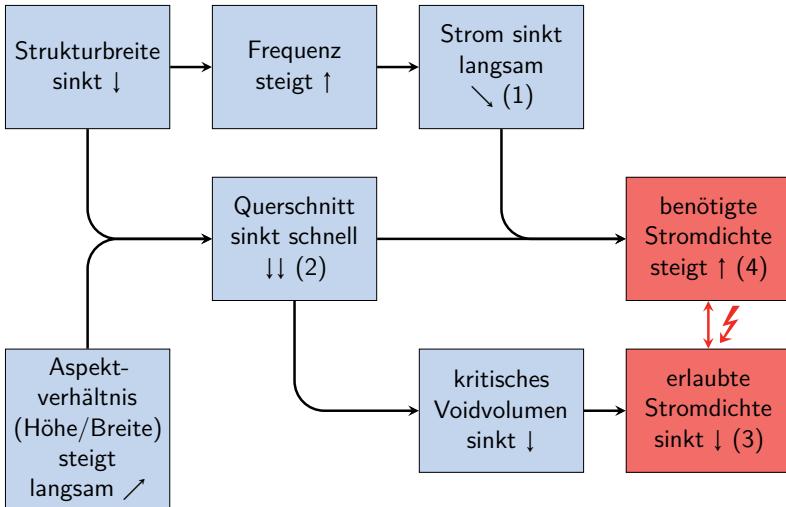


Bild 4.2: Zusammenhang zwischen der Entwicklung der Leitbahnpараметer und dem Konflikt durch steigende Stromdichte bei sinkenden Grenzwerten

Die wichtigste Kenngröße für die Entwicklung der Leitbahnen ist deren Breite. Sie korreliert direkt mit der Gate-länge der Transistoren und entspricht näherungsweise der kleinsten möglichen Strukturgröße der jeweiligen Technologie. Die Leitbahnbreite entspricht dem halben Rastermaß der jeweiligen Metallisierungsebene. Durch die stetige Strukturverkleinerung sind höhere Frequenzen und geringere Spannungen möglich. Unter Berücksichtigung der vorhandenen Gatekapazitäten und den somit notwendigen Ladungen zum sicheren Schalten der Transistoren ergibt sich, dass die erforderlichen Ströme in den Leitbahnen nur langsam sinken (siehe (1) in Bild 4.2). Sie halbieren sich alle fünf Jahre. Da das Aspektverhältnis der Leitbahnen, also das Verhältnis von Höhe zu Breite, nur sehr langsam gesteigert werden kann, sinken die Querschnittsflächen (2) nahezu quadratisch zur Breite innerhalb von drei Jahren auf jeweils die Hälfte. Durch die sinkenden Querschnitte reduzieren sich auch die Größen kritischer Voids, die zum EM-bedingten Ausfall führen. Außerdem beeinflussen zunehmend Randeffekte die Leitbahneigenschaften, da einerseits der relative Anteil der Barrieren am Gesamtquerschnitt steigt, andererseits der spezifische Widerstand der Leitbahn durch Streueffekte bei der Elektronenleitung wächst. Beide Randeffekte beschleunigen die Eigenerwärmung (*Joule Heating*) der Leitbahn. Somit führt die Reduktion der Querschnittsfläche zu sinkenden erlaubten

Stromdichten (3), wenn eine gleichbleibende Lebensdauer gefordert wird. Die erlaubte Stromdichte halbiert sich nach [ITR14] alle drei Jahre.

Aus (1) und (2) folgt darüber hinaus, dass die benötigten Stromdichten zum Betrieb einer Schaltung mit fortschreitender Strukturverkleinerung steigen, mit einer Verdopplung in circa acht Jahren (4). Dies steht in direktem Widerspruch zu den sinkenden Stromdichtegrenzen (3), denn durch diese gegenläufigen Tendenzen verstärkt sich das Problem der steigenden Stromdichten. Bereits unter Beibehaltung der aktuellen Stromdichtegrenzen führt diese Entwicklung (4) zwangsläufig zu einer Technologiehürde. Ab dem Zeitpunkt, bei dem die benötigten Stromdichten die erlaubten überschreiten, lässt sich die Entwicklung nicht mehr wie bisher fortsetzen. Gemäß der Vorhersagen aus der ITRS [ITR14] ist bereits im Jahr 2018 mit einer generellen Überschreitung zulässiger Stromdichten zu rechnen (siehe Bild 1.1). Deshalb liefert diese Arbeit Ansätze, mit denen die erlaubten Stromdichten lokal an den kritischen Stellen eines Layouts gesteigert werden können, um den Zeitpunkt der generellen Überschreitung zu verzögern.

Zu beachten ist, dass die auftretenden Taktfrequenzen steigen (siehe Bild 4.1 und Tabelle 4.1) und somit auch die Frequenzen, mit denen die Ströme ihre Richtung ändern. Dadurch wird die stromrichtungsabhängige EM beeinflusst, und Selbstheilungseffekte (siehe Abschnitt 2.2.5) spielen eine entscheidende Rolle.

4.2 Verhinderung von EM-Schäden

Ausgehend von der vorgegebenen Strukturverkleinerung, der nicht entgegengewirkt werden soll, sind die möglichen Maßnahmen zur Verhinderung von EM-Schäden eingeschränkt. Prinzipiell existieren fünf Ansätze:

- Begrenzung der Stromdichte,
- Begrenzung der Temperatur,
- Werkstoffmodifikationen bei klassischen Technologien zum Ausschalten von EM-Schadensmechanismen,
- Wahl neuer, EM-beständiger Werkstoffe und
- Layoutmodifikationen zur Ausnutzung EM-verhindernder Effekte.

Zur Begrenzung der Stromdichte ist entweder der Strom zu limitieren oder mehr Leitbahnquerschnittsfläche zur Verfügung zu stellen. Der Strom ließe sich durch Begrenzung der Arbeitsfrequenz verringern. Die Steigerung der Querschnittsfläche erfordert eine erhöhte Leitbahnbreite. Beide Varianten sind jedoch nicht praktikabel, da sie dem generellen Trend der Technologieentwicklung (siehe Tabelle 4.1) entgegengesetzt sind und die weitere Verkleinerung der Strukturgrößen verhindern.

Die Temperatur kann zwar beeinflusst werden, jedoch haben die im Layoutentwurf möglichen lokalen Strukturveränderungen stets nur Einfluss auf Temperaturgradienten. Beispielsweise lässt sich durch Einfügen zusätzlicher Metallstrukturen, unter anderem durch thermisch wirksame Kupferstrukturen oder thermische Vias, der Wärmeaustausch verbessern. Insbesondere dreidimensionale Schaltkreise sind auf solche Maßnahmen angewiesen [LM06]. Aufgrund der relativ hohen Wärmeleitfähigkeit der Leiterwerkstoffe sind die auftretenden Gradienten innerhalb einer Leitbahn gering. Die Temperatur des Leitbahnsegments wird jedoch darüber hinaus maßgeblich von der Umwelt und den eingetragenen Verlustleistungen von Transistoren und Leitungsverbindungen beeinflusst. Eine verbesserte Wärmeabfuhr innerhalb des Schaltkreises beziehungsweise in den Metallisierungsebenen kann die Temperatur lediglich um wenige Kelvin senken. Dies hat nur geringen Einfluss auf den Elektromigrationsprozess (siehe Abschnitt 2.1.3). Größere Temperaturänderungen sind nur mit hohem Aufwand (externe Kühlung, z. B. Flüssigkeitskühlung oder Peltierkühlung) oder durch Verringerung der Verlustleistung möglich. Beispielsweise

wird in [MLY11] eine Flüssigkeitskühlung durch Mikrokanäle innerhalb von 3D-Schaltkreisen untersucht.

Wie aus den vorangegangenen Betrachtungen zu sehen ist, eignen sich Temperatur und Stromdichte nicht als „Stellgrößen“ im Layoutentwurf zum Verhindern von EM-Schäden in zukünftigen Schaltkreisen. Deshalb wird in dieser Arbeit auf diese Größen nur ergänzend eingegangen.

Größeres Potential haben die letzten drei Ansätze (Werkstoffmodifikationen, neue Werkstoffe und Layoutmodifikationen). Verschiedene Werkstoffmodifikationen, wie Dotierungen und Barrièreschichten, sind Teil der technologischen Weiterentwicklung und werden in der ITRS berücksichtigt. Da diese Modifikationen bereits Gegenstand der aktuellen Forschung sind und sich auf die Schaltkreisparameter auswirken, berücksichtigt die vorliegende Arbeit lediglich die vorausgesagten Wirkungen auf das zu erstellende Layout. Der generelle Wechsel des Leiterwerkstoffs soll hier aufgrund der Aktualität und der Verfügbarkeit nichtmetallischer Alternativen analysiert werden. Das Potential alternativer Werkstoffe und die Konsequenzen für den Layoutentwurf sind zu betrachten. Der Schwerpunkt dieser Arbeit liegt jedoch auf der Ausnutzung der Effekte zur Verhinderung von EM-Schäden durch Layoutmodifikationen bei Kupfermetallisierung (letzter Ansatz).

Das folgende Kapitel erläutert die verschiedenen zur Verfügung stehenden Methoden zur Ausnutzung der letzten drei Ansätze im Einzelnen und gibt einen Überblick über die bisherige Forschung zu den zugrunde liegenden Effekten.

5 Methoden für EM-robuste digitale Schaltungen

5.1 Übersicht über die Methoden

Ausgehend von den in Abschnitt 4.2 betrachteten fünf Ansätzen zur Verhindernung von EM-Schäden untersucht dieses Kapitel mehrere Methoden zur Ausnutzung der drei letzten Ansätze. Diese sind Werkstoffmodifikationen, neue Werkstoffe und Layoutmodifikationen. Die in den nächsten Abschnitten behandelten Methoden nutzen verschiedene physikalische Phänomene, die im Folgenden als Effekte bezeichnet sind.

Zuerst sollen *Layoutmodifikationen* betrachtet werden. Der offensichtlichste Parameter für solche Modifikationen ist die Breite der Leitbahnen, da diese direkten Einfluss auf die Stromdichte hat. Daneben hängt auch die Gefügestruktur der Leitbahn (siehe Abschnitt 2.2.1) von der Breite ab. Insbesondere der Bambus-Effekt bei den gleichnamigen Gefügestrukturen hat bedeutende Vorteile für das EM-Verhalten. Er wird deshalb zuerst in Abschnitt 5.2 analysiert.

Neben der Breite lässt sich die Länge von Leitbahnen im Layout am einfachsten verändern. Bei der EM kommt es zu nichttrivialen Längeneffekten, die auf den mechanischen Spannungen in der Leitbahn und der resultierenden Stressmigration basieren (siehe Abschnitt 2.2.4). Abschnitt 5.3 behandelt die Längeneffekte, zu denen auch der Blech-Effekt zählt.

Die tatsächlich „erlaubten“ Längen zur Ausnutzung der Längeneffekte hängen von weiteren Randbedingungen ab. Eine dieser Randbedingungen lässt sich durch den Unterschied zwischen Via-above und Via-below-Konfigurationen (siehe Abschnitt 5.4) darstellen. Die Richtung, aus der ein Segment durch Vias kontaktiert wird, entscheidet mit über die jeweils erlaubte Länge.

Eine weitere Möglichkeit, die erlaubten Längen zu verändern, bietet sich durch den Einsatz von Reservoiren (siehe Abschnitt 5.5). Dabei ändert man die Länge oder Gestalt einer Leitbahn, um Reserven (Redundanzen) zu schaffen, die die Lebensdauer erhöhen bzw. eine ursprünglich unzuverlässige Konfiguration zuverlässiger gestalten.

Reservoir sind ebenfalls ein wichtiger Zuverlässigkeitsspektrum bei Mehrfachvias (siehe Abschnitt 5.6). Neben den Vorteilen durch Reduktion der Stromdichte und der Redundanz für eine höhere Ausbeute trägt hier der Reservoir-Effekt maßgeblich zur EM-Beständigkeit bei. Da Reservoir stromrichtungsabhängig sind, bewirkt die Änderung der Stromrichtung oder der Übergang von Gleich- zu Wechselstrom eine Änderung ihres Einflusses auf die Lebensdauer.

Eine Modifikation der Frequenz des Stroms, wie sie bereits durch die Technologieentwicklung vorgegeben ist, verändert somit (nicht nur im Zusammenhang mit Reservoiren) das EM-Verhalten (siehe Abschnitt 5.7). Generell spielen zwei Effekte der Stromfrequenz eine Rolle, erstens die Selbstheilung und zweitens der Skineffekt, der die lokale Stromdichte beeinflusst (siehe Abschnitt 2.2.5).

Für alle bereits genannten Effekte und Methoden gilt, dass sie sich zwischen verschiedenen Technologien und Werkstoffen unterscheiden. Insbesondere gilt das für den Bambus-Effekt, dessen Wirkung von den Verhältnissen der Aktivierungsenergien für die verschiedenen Diffusionsmechanismen abhängt. Hier unterscheiden sich die verwendeten Metalle in den Leitbahnen stark. Auch sind dabei die Barriewerkstoffe zu berücksichtigen. Die Längeneffekte hängen darüber hinaus von den mechanischen Eigenschaften des Dielektrikums ab. Deshalb geht der Abschnitt 5.8 auf alle wichtigen Werkstoffe in den Verdrahtungsebenen ein und verfolgt somit den Ansatz der *Werkstoffmodifikationen* (siehe Abschnitt 4.2).

Um eine über die mit klassischen Technologien hinausgehende EM-Robustheit zu erreichen, ist der dritte in dieser Arbeit behandelte Ansatz zu verfolgen. Durch den Einsatz *neuer Werkstoffe* (siehe Abschnitt 5.9), insbesondere von CNT, ergeben sich neue Möglichkeiten, hohe Stromdichten ohne EM-Schäden zu erreichen.

Die Tabelle 5.1 stellt dar, von welchen Parametern die in den folgenden Abschnitten untersuchten Effekte abhängen. Dabei kann man erkennen, dass fast alle Effekte von Werkstoffen und der Technologie beeinflusst werden.

Tabelle 5.1: Zusammenhänge zwischen Parametern und verschiedenen EM-beeinflussenden Effekten

	Länge L	Breite W	Frequenz f	Werkstoff	Technologie
Bambus-Effekt, Abschnitt 5.2		■		■	■
Blech-Effekt, Abschnitt 5.3	■			■	■
Via-Effekte, Abschnitt 5.4	■			■	■
Reservoir-Effekt, Abschnitt 5.5	■	■	■	■	■
Via-Anordnung, Abschnitt 5.6	■	■			■
Selbstheilung, Abschnitt 5.7			■		
Passivierung, Abschnitt 5.8				■	■
Immunität, Abschnitt 5.9				■	■

5.2 Bambus-Effekt

5.2.1 Physikalischer Hintergrund

Der Bambus-Effekt beruht auf der Eliminierung von Korngrenzen in der Leitbahn, die als Diffusionspfade für EM dienen können. Die gleichen Eigenschaften wie beim Einkristall in Bezug auf EM (keine Korngrenzen parallel zur Diffusionsrichtung, siehe Abschnitt 2.2.1) erreicht man mit wesentlich geringerem Aufwand durch Bambusstrukturen, weil im Gegensatz zum Einkristall mehrere Kristallisationskeime zugelassen werden. Dabei sorgt eine Temperierung, also das Halten der Leitbahnen auf einer erhöhten Temperatur über einen längeren Zeitraum, gefolgt von einer langsamen Abkühlphase (thermisches Annealing [Hoa88]) nach der Metallabscheidung für das Wachstum einer grobkörnigen Gefügestruktur.

Entscheidend für die Ausbildung einer bestimmten Gefügestruktur sind die Dimensionen der Leitbahn; in erster Linie ist das der Querschnitt, also Höhe und Breite der Leitbahn. Wenn bei gleicher Technologie die Breite einer Leitbahn reduziert wird, ändert sich bei konstanter Stromdichte die Lebensdauer entsprechend Bild 5.1.

Zunächst ist eine Verringerung der Lebensdauer trotz gleichbleibender Stromdichte beobachtbar. Diese lässt sich damit begründen, dass sich bambusähnliche Gefügestrukturen bilden, bei denen durch *Blocking Grains* und Tripelpunkte (siehe Abschnitt 2.2.1) Divergenzen im Diffusionsfluss entstehen. Unterhalb einer Grenze, die ungefähr bei der halben Korngröße liegt [KCT97], steigt die Lebensdauer, weil die Diffusion durch die Bambusstruktur insgesamt reduziert wird. Es existieren dort keine durchgehenden Diffusionspfade in Form von Korngrenzen mehr, da diese nur noch senkrecht zur Diffusionsrichtung stehen. Dies führt zu einer geringeren Diffusion und damit zu einer kleineren Ausfallwahrscheinlichkeit. Dieser Effekt lässt sich aber nicht unbegrenzt steigern. Die konstante Stromdichte und der mit der Breitenreduktion überproportional steigende Widerstand der Leitbahn führen sonst zur thermischen Zerstörung (*Joule Heating*). Die Zunahme des Widerstands erfolgt dabei nicht linear zum reziproken Querschnitt, sondern stärker, aufgrund des wachsenden Einflusses von Rand- und Streueffekten [ITR14, Aro03]. Außerdem ist die mi-

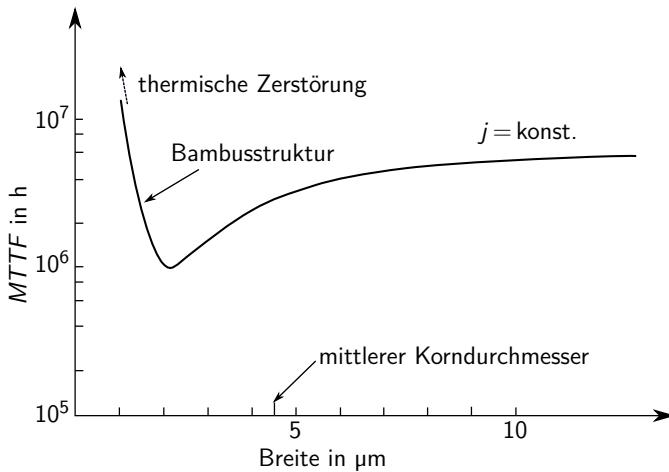


Bild 5.1: Lebensdauer MTTF abhängig von der Breite einer Al-0,5%Cu-Leitbahn, abgeschieden durch Elektronenstrahlverdampfung, bei konstanter Stromdichte $j = 10^5 \text{ A/cm}^2$ und konstanter Temperatur $T = 80^\circ\text{C}$ [VS81] (mittlerer Korndurchmesser 4,5 μm)

minale Leitbahnbreite stets durch die technologischen Rahmenbedingungen vorgegeben.

Für Leitbahnen mit hohen Strömen (vorzugsweise Versorgungsnetze) gibt es eine weitere Möglichkeit, vom Bambus-Effekt zu profitieren. Die Leitbahn kann in mehrere parallele Strukturen mit Bambusstruktur geteilt werden, die jeweils einen Teil des Stroms übernehmen. Dieses *Wire Slotting* bzw. „*Cheesing*“ (Bild 5.2) genannte Verfahren wird vorrangig eingesetzt, um die Randbedingungen des chemisch-mechanischen Polierens (CMP) zu erfüllen. Dort gibt es Vorgaben für maximale Kupferbreiten und das Flächenverhältnis zwischen Metall und Dielektrikum, um einen gleichmäßigen Materialabtrag sicherzustellen. Als positiver Nebeneffekt ergibt sich die Breitenreduktion für hoch strombelastete Leitbahnen, die die Ausbildung von Bambusstrukturen begünstigt.

Zum sicheren Herstellen von Bambusstrukturen ist es notwendig, zusätzliche Prozessschritte durchzuführen. Durch thermisches Annealing [Hoa88] wird das Kristallwachstum und eine Neuordnung des Gitters in Gang gesetzt, was zu größeren Körnern im Gefüge führt. Dadurch erreicht man mit höherer Wahrscheinlichkeit die erwünschten Bambusstrukturen.



Bild 5.2: Verschiedene Varianten des *Wire Slotting*, links rechteckige Slots, rechts Oktagonstrukturen, nach [KRS⁺97, KWZAH13]

Einschränkend gilt, dass der Bambus-Effekt stark werkstoffabhängig ist. Bei Aluminium sind die Wirkungen sehr stark ausgeprägt, da hier die Korngrenzendiffusion den größten Anteil am gesamten Diffusionsfluss hat. Kupfer lässt sich in geringerem Maße durch Bambusstrukturen in der Lebensdauer beeinflussen, da die Grenzflächendiffusion der bestimmende Prozess ist (siehe Tabelle 2.1).

Das Erzeugen dieser Strukturen birgt auch Risiken für die Zuverlässigkeit, wenn nicht sichergestellt ist, dass eine Bambusstruktur erreicht wird. Es entstehen dann Gefüge mit Tripelpunkten oder einzelnen *Blocking Grains* (siehe Bild 2.4). Die dadurch auftretenden großen Divergenzen im Diffusionsfluss sorgen für die verstärkte und konzentrierte Entstehung von Voids und Materialanhäufungen. Deshalb ist im Prozess stets zu garantieren, dass vollständige Bambusstrukturen entstehen.

5.2.2 Anwendung

Der Bambus-Effekt lässt sich insbesondere bei Aluminiumverdrahtungen mit Leitbahnbreiten unter 2 µm anwenden. Gezeigt werden konnte dies unter anderem an einer Al-0.5%Cu-Legierung [VS81]. Bei Kupfer sind Bambusstrukturen mit Leitbahnbreiten von weniger als 1 µm durch thermisches Annealing (3 h bei 400 °C) möglich [HRL99], allerdings zeigt sich deren positiver Effekt erst, wenn die Grenzflächendiffusion weitgehend unterbunden ist. Dazu stellt Abschnitt 5.8 Lösungen vor.

Nutzbare Bambusstrukturen entstehen erst bei Korngrößen, die kleiner als die Hälfte der Leitbahnbreite sind ($w < 0,5 \cdot D_{50}$) [KCT97]. Im Laborversuch wurden verschiedene Annealing-Verfahren eingesetzt, die für den Herstellungsprozess nicht in Frage kommen, da zu hohe Temperaturen oder zu aufwändige Technologien benötigt werden. Ein Annealing bei 575 °C, wie bei [JT97], ist mit Halbleitertransistoren nicht zu vereinbaren. Die Nutzung von NaCl als

Kristallisationskeim [JT97] verbietet sich ebenso wie *Scanned Laser Anneal (SLA)* [HRT01] aufgrund der Inkompatibilität mit der Waferherstellung.

In [HRT01] gelang es, in Kupfer Bambusstrukturen in 0,5 µm breiten Leitbahnen durch SLA zu erzeugen, wobei Korngrößen bis zu 4 µm gemessen wurden. Im Gegensatz dazu generierte das reguläre Annealing, in diesem Fall bei lediglich 275 °C für 24 Stunden, nur durchschnittliche Korngrößen von 0,13 µm. Bei Aluminium wurden einkristalline und bambusartige Strukturen durch Annealing mit Hilfe von Natriumchloridschichten erzeugt [JT97], wobei Leitbahnbreiten bis zu 2 µm erlaubt waren.

Durch die Entwicklung der Schaltkreise hin zu immer kleineren Strukturabmessungen werden Bambusstrukturen in den Leitbahnen begünstigt. Dies gilt insbesondere beim *Damascene*-Prozess, der es erlaubt, beim Annealing vor der CMP-Behandlung große zusammenhängende Metallschichten rekristallisieren zu lassen. Somit erhöht sich die Wahrscheinlichkeit, Bambusstrukturen in den Leitbahnen zu erhalten. Bild 5.3 zeigt, dass die heutigen Strukturbreiten und die der nächsten Technologien das Erzeugen von Bambusstrukturen in minimal dimensionierten Leitbahnen auf den unteren Metallebenen generell ermöglichen. Es müssen dazu die entsprechenden Technologieschritte (Annealing) in den Herstellungsprozess integriert werden. Bei Kupfer ist die Erzeugung von Bambusstrukturen nur vorteilhaft für die EM-Eigenschaften, wenn die Oberflächendiffusion ausgeschaltet ist (siehe Abschnitt 5.8.3).

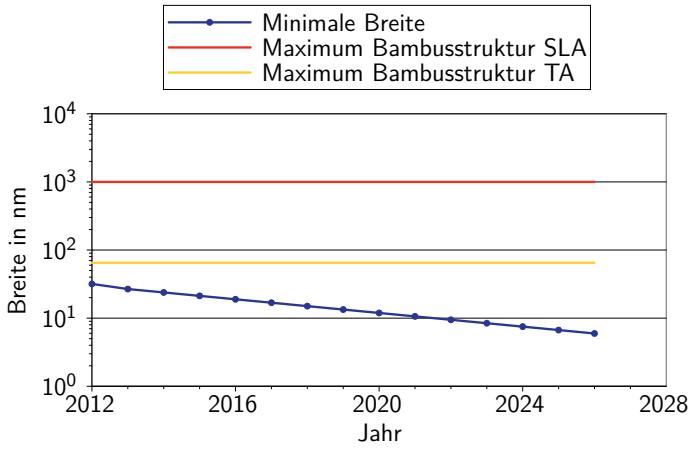


Bild 5.3: Vergleich von tatsächlich auftretenden Leitbahnbreiten (Metal 1) mit Grenzwerten für Bambusstrukturen, SLA = Scanned Laser Anneal [HRT01], TA = thermisches Annealing bei 100 °C [HOG⁺12], minimale Breite = halber Leitbahnabstand (*Halfpitch*) [ITR12]. Mit geeigneten Verfahren lassen sich in aktuellen Technologien bei minimal dimensionierten Leitbahnbreiten Bambusstrukturen in den unteren Metallebenen erreichen.

5.3 Längeneffekte

5.3.1 Physikalischer Hintergrund

Der Blech-Effekt, benannt nach Ilan Asriel Blech [Ble76], beschreibt den Sachverhalt, dass die Lebensdauer einer Leitbahn in einem Elektromigrationsversuch von deren Länge abhängt. Dabei kann beobachtet werden, dass sich bei Leitbahnen unterhalb einer kritischen, von der Stromdichte abhängigen Länge keine sichtbaren Schäden in Form von Voids zeigen. Ursache dieser Erscheinung ist die im Abschnitt 2.2.4 genannte negative Rückkopplung zwischen Elektromigration und Stressmigration. Der Stofftransport aufgrund der Elektromigration sorgt dafür, dass die Leerstellenkonzentration am Kathodenende steigt, während sie an der Anode abnimmt.

Die Aussagen in diesem Abschnitt beziehen sich auf einzelne Leitbahnsegmente. Als *Segment* wird hier ein Teil einer Leitbahn bezeichnet, der von zwei Verbindungen in eine andere Ebene (Vias oder Kontakte) oder Abzweigungen innerhalb der Ebene begrenzt wird und dazwischen keine weiteren Abzweigungen besitzt (Bild 5.4). Ein Segment einer Verdrahtung ist somit analog zu einer Kante eines Graphen in der Graphentheorie, während die Knoten des Graphen durch Anschlüsse, Verzweigungen und Vias repräsentiert werden. Bei der Betrachtung von Gleichströmen besitzt jedes Segment ein Anoden- und ein Kathodenende. Die Kathode ist das Ende mit dem negativen Potential und die Anode das mit dem positiven.

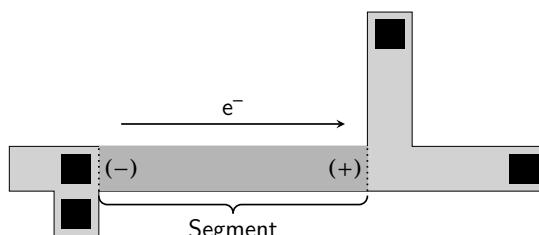


Bild 5.4: Darstellung eines Segments (dunkelgrau) einer Leitbahn mit $(-)$ = Kathode, $(+)$ = Anode und Vias (schwarz)

Durch den Stofftransport entsteht ein mechanischer Spannungsgradient innerhalb des Segments (Bild 5.5), der eine Triebkraft für die Stressmigration

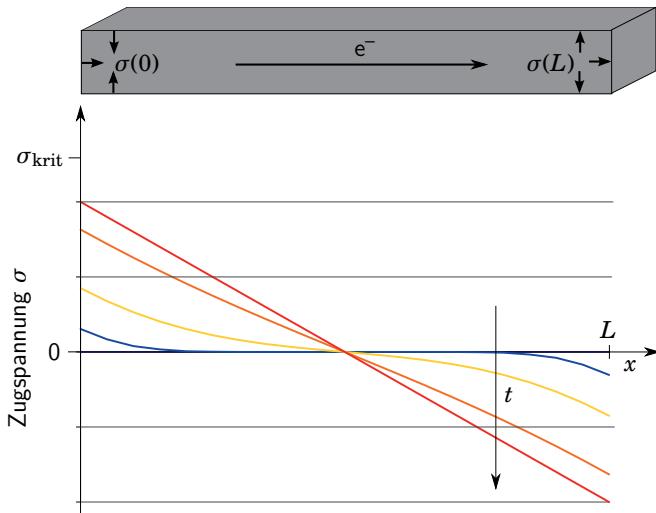


Bild 5.5: Zeitliche Entwicklung des mechanischen Spannungsprofils über der Länge einer Leitbahn beim Blech-Effekt (zeitliche Abfolge: blau, gelb, orange, rotorange, rot)

ist. In diesem Fall wirkt sie dem Stofffluss der Elektromigration entgegen. Der resultierende Diffusionsfluss nimmt daher stetig ab. Wenn sich ein stabiler Endzustand einstellen kann, ergibt sich ein linearer Spannungsverlauf mit konstantem Gradienten entlang der Länge des betreffenden Segments (Bild 5.5, rote Kurve) [WHRMT08]. Dieser Verlauf führt dazu, dass sich die Diffusionsflüsse von Elektro- und Stressmigration über der gesamten Segmentlänge kompensieren. Wenn dabei die kritische mechanische Spannung, die zur Entstehung eines Voids führt, noch nicht überschritten wird, ist die Gleichgewichtsbedingung im Sinne des Blech-Effekts erfüllt. Eine langfristige Zerstörung des betreffenden Segments aufgrund von Elektromigration ist dann nicht zu erwarten.

Bereits Blech stellte fest, dass dieses Gleichgewicht abhängig von der Stromdichte j und der Länge L des Segments ist. Für jeden Leitbahnquerschnitt gibt es, abhängig von der Herstellungstechnologie, ein kritisches Produkt $(jL)_{\text{Blech}}$, bei

dessen Unterschreitung keine Voidbildung eintritt. Durch Setzen der Bedingung $J_a = 0$ in Gleichung (2.10) ergibt sich die Beziehung für den Blech-Effekt:

$$(jL)_{\text{Blech}} = \frac{\Omega \cdot \Delta\sigma}{e \cdot z^* \cdot \rho}. \quad (5.1)$$

Dabei ist $(jL)_{\text{Blech}}$ die maximal zulässige Größe, bei der der Blech-Effekt eintritt und Ω ist das atomare Volumen. Die Differenz $\Delta\sigma$ bezeichnet den Unterschied der mechanischen Spannungen zwischen Anode und Kathode. Weiterhin ist e die Elementarladung, z^* die effektive Ladung von Kupfer und ρ der spezifische elektrische Widerstand der Leitbahn.

Bei Überschreitung dieser kritischen Länge bzw. des kritischen Produkts jL setzt das Wachstum von Voids ein. Wenn die Entstehung kleinerer Schäden in Form von Voids toleriert wird, lässt sich die zulässige Stromdichte weiter steigern. Voids entstehen in der Regel bevor es zu Extrusionen an der Anode kommt, da einerseits die Leitbahn bereits im Ausgangszustand durch eine Zugspannung belastet wird, andererseits die kritische mechanische Spannung für Zugbelastungen geringer ist als für Druckspannungen. Somit ist die gegenüberliegende Seite noch beständig gegen Schäden, während Voids bereits entstanden sind [WGT⁺08].

Diese Leitbahnen können jedoch unter besonderen Bedingungen auch bei Überschreitung dieser Grenze eine nahezu unbegrenzte Lebensdauer aufweisen. Ursache dafür ist die Sättigung des Void-Wachstums, ebenfalls durch die Gegenkopplung der Stressmigration. Dabei übersteigt die mechanische Spannung an der Kathodenseite den kritischen Wert σ_{krit} , ab dem Voids entstehen (Bild 5.6). Durch die Voidbildung verschwindet die mechanische Zugspannung an der Kathode. An der Anodenseite baut sich eine Druckspannung auf, die, solange der kritische Wert zur Bildung von Extrusionen noch nicht erreicht ist, zu einem Spannungsgradienten über der Länge des Leitbahnsegments führt. Ob die Leitbahn ausfällt, hängt von der Größe des entstehenden Voids ab.

Je nach Leitbahngeometrie und Ort der Voidbildung führen sehr unterschiedliche Voidvolumina zu einer kritischen Steigerung des Leitbahnwiderstands (siehe auch Abschnitt 5.4). Ein Maß für die kritische Länge bzw. den kritischen

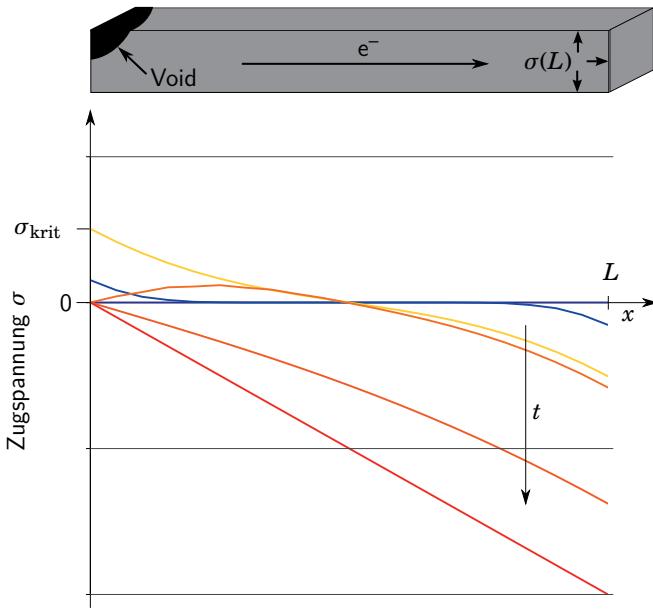


Bild 5.6: Zeitliche Entwicklung des mechanischen Spannungsprofils über der Länge einer Leitbahn bei Sättigung des Voidwachstums (zeitliche Abfolge: blau, gelb, orange, rotorange, rot) [WHRMT08]

Strom lässt sich wie beim Blech-Effekt ebenfalls in Form eines Produkts $(jL)_{\text{sat}}$ finden [Tho08]:

$$(jL)_{\text{sat}} < \frac{\rho/A}{\rho_l/A_l} \cdot \frac{\Delta R_{\text{fail}}}{R} \cdot \frac{2\Omega B}{e z^* \rho}, \quad (5.2)$$

Dabei ist zusätzlich zu den Variablen aus Gleichung (5.1) ρ/A bzw. ρ_l/A_l das Verhältnis von Widerstand zu Querschnittsfläche der Leitbahn bzw. der Barriere (l wie *Liner*), ΔR_{fail} die maximal zulässige Widerstandsänderung, R der Ausgangswiderstand und B der effektive Elastizitätsmodul der Leitbahnumgebung, der sich anteilig aus den Eigenschaften von Dielektrikum und Barrierefwerkstoff ergibt.

Der Parameter jL symbolisiert die Kopplung zwischen Elektromigration und Stressmigration. Im Gleichgewichtsfall ist ein von der Stromdichte abhängiger Gradient der mechanischen Spannung erforderlich, um eine kompensierende Stressmigration in Gang zu setzen. Unter der Annahme eines konstanten

Gradienten und einer konkreten kritischen mechanischen Spannung, die zur Entstehung von Voids führt, ist am Produkt jL abzulesen, ob die kritische Spannung unterschritten wird.

Das Produkt jL wird aber nicht in allen Veröffentlichungen als sinnvolles Maß angesehen. Lamontagne et al. schlagen vor, das Kriterium durch jL^2 zu ersetzen, was zu weniger restriktiven Grenzen insbesondere bei kurzen Segmenten unterhalb von $20\text{ }\mu\text{m}$ führt [LDP⁺09]. Dabei ist dieser Faktor proportional zum Void-Volumen

$$V_{\text{sat}} = \frac{e \cdot z^* \cdot \rho \cdot A_{\text{Cu}}}{2 \cdot B \cdot \Omega} \times jL^2. \quad (5.3)$$

Zusätzlich zu den Variablen in Gleichung (5.2) ist hier A_{Cu} die Querschnittsfläche der Leitbahn.

Dieses Kriterium erlaubt laut Aussage der Autoren eine bessere Beschreibung des Ausfallverhaltens, da es proportional zur absoluten Widerstandsänderung ΔR_{sat} ist. Die absolute Widerstandsänderung ist wegen des damit zusammenhängenden Spannungsabfalls für den Ausfall aussagekräftiger als deren relative Änderung. Bei Überschreitung eines bestimmten Spannungsabfalls (*IR-Drop*) ist die Funktion der Transistoren nicht mehr sichergestellt. Dieser Zusammenhang vereinfacht die Unterscheidung zwischen kritischen und unkritischen Stromdichten.

Das kritische Volumen eines Voids ist jenes, ab dem die Leitbahn nachhaltig geschädigt wird. In der Regel definiert man dazu eine kritische Widerstandszunahme, die zur Folge hat, dass der Spannungsabfall über der Leitbahn beginnt, die Funktion zu beeinflussen oder die Verlustleistung in der Leitbahn zu einer thermischen Zerstörung (*Joule Heating*) führt. Nicht zu vernachlässigen ist dabei auch die im Kapitel 2 angesprochene Selbstbeschleunigung der Elektromigration, die dazu führt, dass die Stromdichte im geschädigten Bereich steigt und somit den Schadensprozess beschleunigt. Abhängig vom genauen Ort der Voidentstehung lässt sich die kritische Widerstandsänderung in ein kritisches Voidvolumen übersetzen. Eine Schädigung durch unzulässig hohe Widerstandsänderung tritt in der Regel nur dann ein, wenn der Kupferquerschnitt komplett unterbrochen ist. Dann muss die die Leitbahn umgebende Barriere, insbesondere der *Metal Liner*, den gesamten Strom aufnehmen. Aufgrund des geringen Restquerschnitts bei gleichzeitig höherem spezifischen Widerstand ergibt sich eine messbare Widerstandsänderung. Wenn modellmäßig angenommen wird,

dass das Void annähernd isotrop wächst (Bild 5.7), nimmt es erst bei einem Volumen von $V_{\text{Void}} = H^2 \cdot W$ den gesamten Kupferquerschnitt der Leitbahn ein, wobei H die Höhe und W die Breite der Leitbahn bezeichnet. Erst bei Überschreitung dieses kritischen Wertes ist bei realistischen Leitbahnlängen eine Widerstandserhöhung feststellbar, da lediglich der Barrierewerkstoff in der Umgebung des Voids die Stromleitung übernimmt. Die Barriere hat bei relativ hohem spezifischen Widerstand einen sehr geringem Querschnitt.

Durch das bei geringerem Voidvolumen verbleibende Kupfer ist ein immer noch sehr geringer und damit kaum messbarer Widerstand in der Leitbahn vorhanden. Somit kann man, wenn das Voidvolumen bei Sättigung des Wachstums geringer als $H^2 \cdot W$ ist, von einer gegen EM unempfindlichen Leitbahn ausgehen (*immortal wire*).

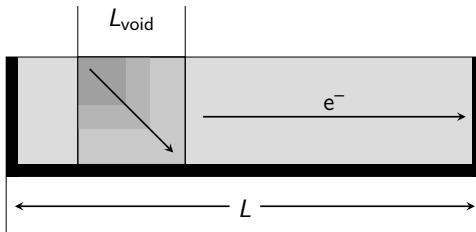


Bild 5.7: Modell einer Leitbahn mit isotropem Wachstum des Voidvolumens. Wenn die Voidlänge der Höhe bzw. Breite der Leitbahn entspricht, ist der gesamte Querschnitt aufgebraucht [LDP⁺09].

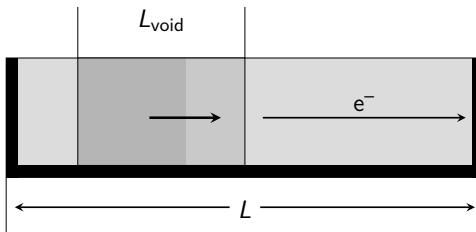


Bild 5.8: Modell einer Leitbahn mit Wachstum des Voidvolumens, nachdem der gesamte Leitbahnquerschnitt aufgebraucht ist [LDP⁺09]

Da die exakte Geometrie des Voids nie bekannt und von statistischen Prozessen abhängig ist, muss mit einem Sicherheitsfaktor gerechnet werden. Ein einfaches

Modell für den Zusammenhang zwischen Voidvolumen und Widerstandsänderung ist in [LDP⁺09] angegeben (siehe auch Bild 5.7 und Gleichung (5.5)). Dabei wird angenommen, dass das Void den kompletten Querschnitt der Leitbahn einnimmt und lediglich die verbleibende Randschicht aus Barrierekunststoff zur Leitfähigkeit beiträgt (Bild 5.8):

$$\Delta R_{\text{sat}} = \frac{V_{\text{sat}} \cdot \rho_b}{A_{\text{Cu}} \cdot A_b}. \quad (5.4)$$

Dann berechnet sich das Voidvolumen aus der Widerstandsänderung nach

$$V_{\text{sat}} = \frac{A_{\text{Cu}} \cdot A_b \cdot \Delta R_{\text{sat}}}{\rho_b}. \quad (5.5)$$

Hier bezeichnet ρ_b den spezifischen elektrischen Widerstand der Diffusionsbarriere, A_{Cu} die Querschnittsfläche der Leitbahn und A_b die Querschnittsfläche der Barriere. Das Voidvolumen wiederum ist ein Maß dafür, welche Stoffmenge durch die Diffusion bewegt werden darf, bevor kritische Schäden entstehen. Diese Stoffmenge steht in Beziehung zur aufgebauten mechanischen Druckspannung an der Anode. Sollte die Druckspannung im Zusammenhang mit der Segmentlänge beim kritischen Voidvolumen bereits eine ausreichende Stressmigration in Gang setzen, so ist das Segment bei der gegebenen Stromdichte stabil.

Beginnend durch I. A. Blech [Ble76] erfolgten zahlreiche praktische Untersuchungen des Effekts. Dabei lässt sich eine starke Abhängigkeit von den verwendeten Werkstoffen und Technologien feststellen. Blech untersuchte Metallstrukturen unterschiedlicher Längen und stellte dabei eine Abhängigkeit der mittleren Lebensdauer von der Länge fest, die auf einen konstanten Parameter jL schließen lässt.

Zu diesem Effekt existieren bereits zahlreiche Untersuchungen anhand von *Blech-Strukturen*, die aus in Reihe geschalteten, unterschiedlich langen Segmenten bestehen (Bild 5.9). Dazu werden die zu untersuchenden Segmente auf einem Streifen eines Werkstoffs mit geringerer elektrischer Leitfähigkeit aufgebracht, sodass der größte Teil des Stroms jeweils durch die Segmente fließt. An diesen Strukturen lässt sich ablesen, ab welcher Länge abhängig vom Strom Schäden entstehen. Es sind drei verschiedene Resultate zu erwarten: die Struktur wird zerstört, leichte Schäden entstehen oder keine messbaren

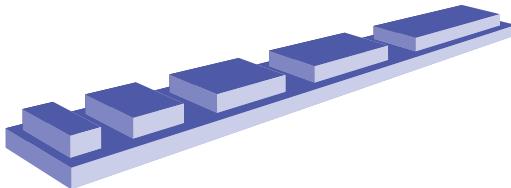


Bild 5.9: Schematische Darstellung einer Teststruktur zum Nachweis der Blech-Länge [WHRMT08]

Veränderungen treten auf. Für Aluminium ermittelte kritische Blechprodukte jL nehmen Werte zwischen 420 A/cm und 3800 A/cm an [Sch85]. Für Kupfer können die Werte 375 A/cm bis 3700 A/cm erreicht werden [Tho08]. Dies führt bei typischen Stromdichten im Fall von Kupfer, abhängig von konkreten Werkstoffkombinationen und geometrischen Anordnungen, zu Längen von ca. 5 µm bis 100 µm.

Die Theorie zu den Längeneffekten wird in [CS11, Tho08] sowie in [PAT99] ausführlich untersucht. An dieser Stelle sei auf diese Veröffentlichungen für weitere Details und entsprechende Gleichungen verwiesen.

5.3.2 Bedeutung für Technologie und Entwurf

Im Schaltkreisentwurf findet der Längeneffekt bereits teilweise Anwendung, indem für Segmente, die mit Sicherheit unterhalb der Blech-Länge liegen, spezielle Regeln für die maximalen Ströme angesetzt werden. Dabei finden vereinfachte Regeln Anwendung, die jeweils für eine bestimmte Technologie angepasst sind. In [Set09] sind dazu folgende Regeln angegeben:

$$I_{\max}(5 \leq L \leq 10) \sim \frac{W}{L} \cdot S, \quad (5.6)$$

$$I_{\max}(L < 5) \sim \frac{W}{5} \cdot S. \quad (5.7)$$

Gleichung (5.6) beschreibt eine längenabhängige Stromdichteregel, Gleichung (5.7) legt zur Sicherheit eine maximale Stromdichte für sehr kurze Segmente fest.

Daneben existieren davon zu unterscheidende Regeln für die Strombelastbarkeit längerer Segmente [Set09]:

$$I_{\max}(2 < W < 20) \sim W \cdot \sqrt{W} \cdot S, \quad (5.8)$$

$$I_{\max}(W \geq 20) \sim W \cdot S. \quad (5.9)$$

Diese Regeln entsprechen dem klassischen Ansatz ohne Berücksichtigung des Blech-Effekts, bei dem die zulässige Stromdichte nur vom Leitbahnquerschnitt abhängt. In Gleichung (5.8) ist zusätzlich der Einfluss der geringeren Lebensdauer bei kleinen Leitbahnquerschnitten einbezogen. Gleichung (5.9) behandelt breitere Leitbahnen mit einer linearen Stromdichteabhängigkeit von der Breite.

Im Layout sollte, insbesondere bei hohen Strömen, die Segmentlänge begrenzt werden. Dann sind möglichst viele durch Längeneffekte erzeugte elektromigrationsrobuste Segmente im Schaltkreis vorhanden. Alle übrigen Leitbahnen müssen wenigstens aus sehr langlebigen Segmenten bestehen, sodass die geforderte Lebensdauer des Schaltkreises mit ausreichender Sicherheit gewährleistet wird.

Die Aussagen aus diesem Abschnitt lassen lediglich Rückschlüsse für einfache Segmente zu, also geradlinige Teile von Leitbahnen mit zwei Anschlüssen. Komplexere Strukturen sind mit weiteren Ansätzen und Methoden zu erfassen. Dazu sind die in den folgenden Abschnitten betrachteten Effekte, wie z. B. der Reservoir-Effekt, von Bedeutung. Längeneffekte erlauben neben der Erstellung unzerstörbarer Segmente auch die von langlebigen Segmenten, da der Übergang von „unzerstörbar“ zu „kurzlebig“ graduell verläuft.

Die maximalen Längen zur Ausnutzung des Effekts liegen bei aktuell auftretenden Stromdichten im Bereich von wenigen Mikrometern. Ein Vergleich mit den tatsächlichen Segmentlängen in digitalen Schaltkreisen ist entscheidend für die Bewertung des Längeneffekts.

Die tatsächlichen Segmentlängen und deren statistische Verteilung lassen sich auf verschiedene Arten bestimmen. Als erste Möglichkeit bietet sich die statistische Auswertung von Segmentlängen und deren modellmäßige Beschreibung an. Mehrere Veröffentlichungen [HC08, SNS⁺07, ZHDM00] präsentieren solche Modelle für die Netzlänge, die auf einem Modell von Davis [DDM96] basieren. Dabei

wird die Regel von Rent (*Rent's Rule*) [LR71] zur Berechnung der Pinanzahlen der Schaltung verwendet. Eine typische Längenverteilung nach [SNS⁺07] ist in Bild 5.10 dargestellt. Um die Segmentlänge realitätsnah zu bestimmen, ist die Verdrahtungslänge statistisch auf die einzelnen Verdrahtungsebenen aufzuteilen.

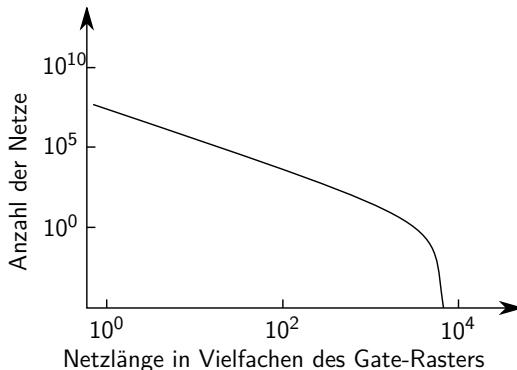


Bild 5.10: Statistische Verteilung der Signal-Netzlängen, berechnet für eine digitale 65 nm-Technologie mit acht Verdrahtungsebenen unter Berücksichtigung der durch Versorgungsnetze belegten Ressourcen, nach [SNS⁺07]

Eine weitere Möglichkeit ist die Berechnung aus den verfügbaren Verdrahtungsressourcen. In der ITRS [ITR14] wird dazu die gesamte Verdrahtungslänge der unteren sechs Metallebenen pro Chipfläche angegeben. Wenn man diese auf die Verdrahtungsebenen aufteilt und mit der Anzahl der Transistoren pro Chipfläche (ebenfalls aus der ITRS) in Beziehung setzt, ergibt sich ebenfalls eine Abschätzung der mittleren Segmentlänge.

Bild 5.11 beruht auf dem zweiten Weg, wobei von einer Gleichverteilung der Ressourcen auf die sechs Verdrahtungsebenen und einer Anzahl von zwei Netzen pro Transistor ausgegangen wurde. Somit gilt die Darstellung für einen Mittelwert der Ebenen *Metal 1* bis *Metal 6*. Darin sind die durchschnittlich auftretenden Segmentlängen in typischen integrierten Schaltkreisen bei aktuellen Technologien im Vergleich zur Blech-Länge dargestellt. Aufgrund der stark vereinfachten Berechnung ist unter Berücksichtigung der Modellfehler und der statistischen Streuungen der Eingangsdaten von einer relativ breiten statistischen Längenverteilung auszugehen.

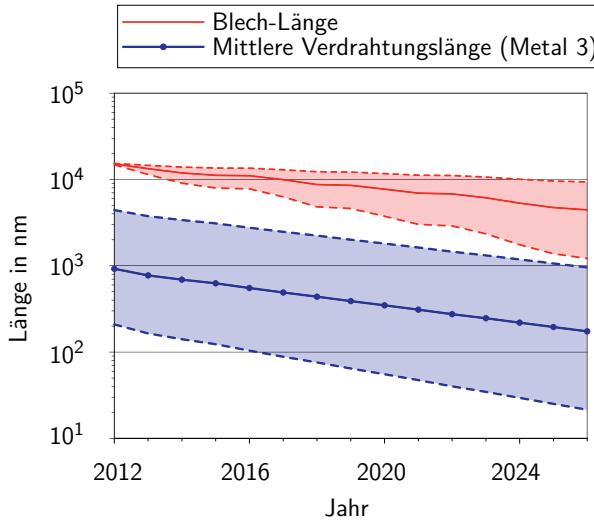


Bild 5.11: Mittlere Längen von Verdrahtungen im Vergleich zur Blech-Länge bei typischen Stromdichten, Daten aus [ITR12]. Geschätzte Streuungen (Standardabweichungen) der Größen sind dargestellt. Die mittleren Längen einschließlich Standardabweichung halten in der Regel das (theoretische) Blech-Kriterium für unbegrenzt haltbare Leitbahnen ein. Es gibt jedoch einen steigenden Anteil (bis zu ca. 5 % bis 2026) der Verdrahtung, bei dem es zu Überschreitungen der Blechlänge kommt. Durch technologische Randbedingungen kann der Abstand zwischen den Kurven zusätzlich geringer werden.

In der Darstellung ist ersichtlich, dass die maximalen Längen zur Nutzung der Längeneffekte in vielen Fällen unterschritten werden. Betrachtet man die Längenverteilung der Leitbahnen (siehe Bild 5.10), so weist lediglich ein kleiner Teil der Verdrahtung größere Segmentlängen auf, jedoch sind auch weit überdurchschnittliche Netzlängen vorhanden. Dies ist unter anderem dadurch begründet, dass in den unteren Metalllagen überwiegend lokale Verbindungen innerhalb der Schaltungsmodule existieren. Dabei hängen die Längen hauptsächlich vom Raster der Schaltungsgatter ab. In der globalen Verdrahtung, bei der längere Segmente auftreten, ergibt sich eine Abhängigkeit von der Block- bzw. Chipgröße. Diese Verdrahtung ist überwiegend in die oberen Verdrahtungslagen verlagert, bei denen größere Querschnitte vorhanden sind. Dadurch sinkt die vorhandene Stromdichte. Dementsprechend kann die Segmentlänge bei vorgegebenem Produkt jL größer ausfallen.

Die Betrachtungen in diesem Abschnitt beschränken sich in erster Linie auf Metallebenen mit geringen Querschnitten. Dies sind in der Regel die ersten vier bis sechs Ebenen mit den kleinsten Strukturen, die nah am Substrat liegen. In diesen Ebenen treten die größten Probleme durch Elektromigration auf, während bei den höheren und damit größer strukturierten Ebenen in naher Zukunft kaum EM zu erwarten ist. Die untersten ein bis zwei Metallebenen dienen in digitalen Schaltungen meist ausschließlich der Verdrahtung innerhalb der Zellen. Dort sind demnach nur kleine Längen zu erwarten. Größere Längen, die über das Blech-Kriterium hinausgehen, können jedoch in der dritten bis sechsten Ebene auftreten.

Die Längeneffekte in der hier vorgestellten Form gelten für einzelne Segmente einer Leitbahn. Für die letztendliche Auswirkung des Effekts auf die Lebensdauer spielen jedoch die genauen mechanischen Randbedingungen, die auf das Segment wirken, eine entscheidende Rolle. Diese Randbedingungen werden nicht nur vom Segment selbst und dessen Einbettung in das Dielektrikum, sondern auch durch die Ankopplung an Nachbarsegmente in derselben Metallebene bestimmt.

Ein Netz besteht aus mehreren Segmenten, die je nach Topologie des Netzes eine Kette oder eine Baumstruktur ergeben. Nachbarsegmente beeinflussen den Spannungszustand wie Reservoir (siehe Abschnitt 5.5). Zusätzlich geht von ihnen, da sie selbst stromdurchflossen sind, ein atomarer Diffusionsfluss aus. Die Summe aus den Einflüssen und der Rückwirkung auf benachbarte Segmente ergibt die Gesamtwirkung des Längeneffekts. Dazu sind das gesamte Netz bzw. mit jedem Segment auch alle Nachbarsegmente gemeinsam zu analysieren.

Die praktische Nutzung des Blech-Effekts geschieht durch geometrische Regeln im Layoutentwurf. Bei der Verdrahtung ist darauf zu achten, dass das kritische Produkt jL bzw. jL^2 nicht überschritten wird. Durch die Regeln (vgl. Gleichung (5.6)) ist die zulässige Länge von Segmenten abhängig von deren zugeordnetem Strom begrenzt. Des Weiteren lassen sich durch Einfügen von Ebenenwechseln längere Verdrahtungswege unter Verwendung kurzer Segmente realisieren. Diese Maßnahme wird in aktuellen Entwürfen nicht verwendet, bietet jedoch eine relativ einfach umzusetzende Möglichkeit bei sehr langen Verbindungen. Dabei ist der Zuverlässigkeitsgewinn durch den Längeneffekt gegen die Verringerung der Zuverlässigkeit durch das Einfügen zusätzlicher Vias abzuwagen (siehe Abschnitt 5.6).

5.4 Via-below- und Via-above-Konfigurationen

5.4.1 Grundlagen

Der tatsächliche Nutzen der Längeneffekte hängt von weiteren Randbedingungen ab. Eine dieser Randbedingungen ist der Unterschied zwischen Via-above-, auch *Downstream*, und Via-below-Konfigurationen, die man auch als *Upstream* bezeichnet (Bild 5.12). Die Richtung, aus der ein Segment durch Vias kontaktiert wird, entscheidet mit über die jeweils erlaubte Länge. Dieser Effekt ist am besten zu verstehen, wenn man den Herstellungsprozess integrierter Schaltkreise betrachtet (Abschnitt 2.2.2).

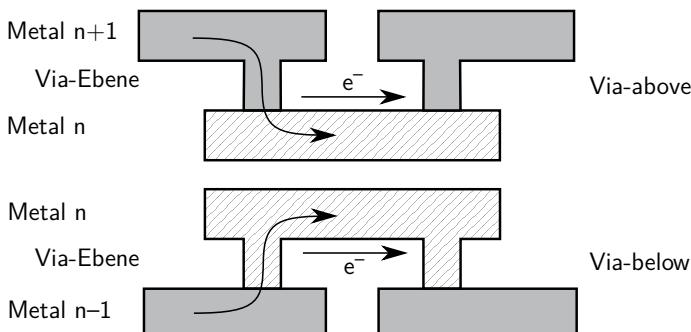


Bild 5.12: Via-above-Konfiguration (*Downstream*, oben) und Via-below-Konfigurationen (*Upstream*, unten) als typische Objekte in der Metallisierung

Beim *Dual-Damascene*-Verfahren [Gup09, Yoo08] wird die abgeschiedene Kupferschicht, welche die Leitbahnebene bildet, durch einen Politurschritt, das CMP-Verfahren, abgetragen. Dabei entstehen an der Oberfläche Defekte im Metall, die auch im weiteren Prozess nicht mehr behoben werden. Daraus resultieren eine hohe Defektdichte und Leerstellenkonzentration an der Oberseite der Leitbahnen. In Kombination mit einer schlechteren Haftung des dielektrischen Verkapselungswerkstoffes neigt die Oberseite stärker zu Elektromigrationsschäden. Deshalb entstehen bevorzugt an der Oberseite einer Leitbahn Voids. Wenn nun eine Leitbahn von oben kontaktiert wird (*Via-above, Downstream*), entsteht das Void oft direkt im Kontaktbereich zwischen Via und Leitbahn. Deshalb sorgt bereits ein kleineres Void für den Ausfall der Verbindung, während die

Upstream-Konfiguration mehr abgetragenes Volumen zulässt, bevor es zu einer Schädigung kommt (Bild 5.13). Die Untersuchung von Leitbahnen, die unter Aus-

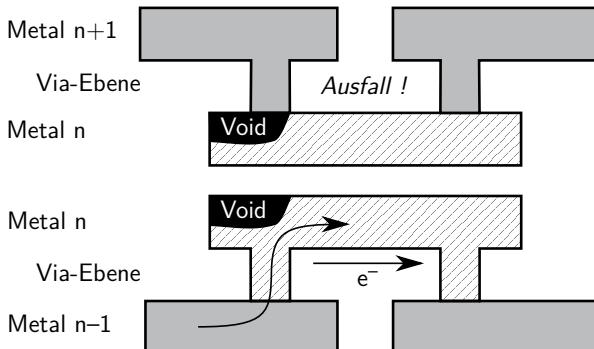


Bild 5.13: Die Voidbildung führt in der Via-above-Konfiguration (*Downstream*, oben) früher zum Ausfall als in der Via-below-Konfiguration (*Upstream*, unten).

nutzung der *Void-Growth-Saturation* (siehe Abschnitt 5.3) gerade nicht zerstört werden, erlaubt eine Quantifizierung des Effekts. Eine Via-below-Konfiguration ermöglicht dabei ein bis zu zehnfaches Stromdichte-Länge-Produkt. Somit nutzt die Via-below-Konfiguration den Längeneffekt optimal aus.

5.4.2 Parameter

Aufgrund der unterschiedlichen kritischen Voidvolumina differieren die kritischen Werte für jL zwischen *Upstream* und *Downstream* teilweise sehr stark. In [Tho08] werden Werte angegeben, die sich um den Faktor zehn unterscheiden. Für die Via-above-Konfiguration sind in [Tho08] für jL lediglich 375 A/cm angegeben, während die Via-below-Konfiguration Werte bis zu 3700 A/cm erreicht. Das entspricht einer Länge von $7,5 \mu\text{m}$ für Via-below- bzw. $74 \mu\text{m}$ für Via-above-Konfigurationen bei typischen Stromdichten von $5 \cdot 10^5 \text{ A/cm}^2$.

Daneben spielt die Auswahl der jeweiligen Werkstoffe (siehe Abschnitt 5.8) eine entscheidende Rolle. Jedoch ist bei aktuellen Technologien weiterhin die höhere Anfälligkeit der Oberseite der Metallisierung für EM-Schäden gegeben.

5.4.3 Vergleich mit aktuellen Technologien

Wenn man die mittlere Verdrahtungslänge heutiger Schaltkreise mit den erreichbaren kritischen Längen von Via-below- und Via-above-Konfigurationen vergleicht (Bild 5.14), ist festzustellen, dass beide kritischen Längenwerte stets größer als die mittlere Länge sind. Jedoch gibt es aufgrund des Unterschiedes und unter Berücksichtigung der Längenverteilung (siehe Bild 5.10) bei der Via-above-Konfiguration wesentlich mehr Netze, die die kritischen Längen potentiell überschreiten. Somit sind die Unterschiede zwischen den Konfigurationen bei der Festlegung zulässiger Stromdichten und Längen unbedingt zu berücksichtigen.

5.4.4 Anwendung

Ausgelöst durch unterschiedliche Aktivierungsenergien für die Elektromigration an den verschiedenen Oberflächen einer Leitbahn entstehen an deren Oberseite bevorzugt Voids [SMS⁺07, HLK09, HGR06]. Dies lässt sich durch die

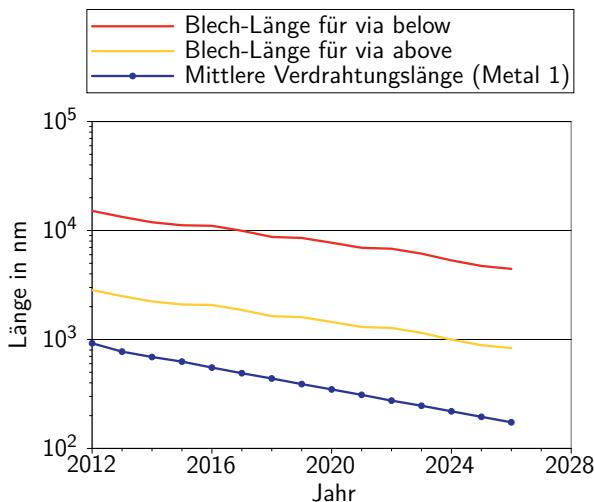


Bild 5.14: Vergleich von tatsächlich auftretenden Segmentlängen mit Grenzwerten bei Via-below- und Via-above-Konfiguration [ITR12]

verschiedenartigen Barrierewerkstoffe sowie die CMP-Prozessierung der Oberseite erklären. In der Praxis sind daher möglichst die kritischen Segmente der Leitbahn in einer Via-below-Konfiguration auszuführen. Auch sind unterschiedliche kritische Produkte *jL* für Via-below und Via-above anzusetzen. Letztlich hat die jeweilige Konfiguration Einfluss auf die kritische Voidgröße. Diese Größe ist die Grenze, bis zu der das Segment noch intakt bleibt. Es ist günstig, wenn diese Grenze für ein Segment durch die geometrische Auslegung möglichst hoch ist. Um die geforderte Lebensdauer einer Leitbahn zu erzielen, muss die tatsächliche Voidgröße möglichst lange unterhalb der kritischen Grenze bleiben oder besser noch eine Sättigung des Wachstums erreichen (siehe Abschnitt 5.3.1).

Bei der Via-above-Konfiguration ist es zudem ratsam, eine Überlappung zwischen den metallischen Barrieren (*Metal Liner*) von Via und darunterliegender Leitbahn herzustellen, um die Widerstandserhöhung durch Voids unter dem Via zu begrenzen [MS13].

5.5 Reservoir

5.5.1 Grundlagen

Reservoir sind Leitbahnsegmente, die mit anderen Segmenten verbunden sind und meistens nicht von Strom durchflossen werden. Sie beeinflussen jedoch die Wirkung der EM auf stromdurchflossene Segmente.

Grundlage für den Effekt von Reservoir sind der in Abschnitt 5.3 beschriebene Längeneffekt und die Wirkung von mechanischen Spannungen. Dabei wird maßgeblich die Sättigung des Void-Wachstums ausgenutzt und das dabei herrschende Gleichgewicht verschoben. Reservoir dienen dazu, Material für die Diffusion zur Verfügung zu stellen, sodass die entstehenden Voids keine Schädigung der Leitbahn bewirken. Es können größere Voidvolumina zugelassen werden, während ausreichend große mechanische Spannungen entstehen, um durch Stressmigration eine Sättigung des Voidwachstums zu erreichen. Dadurch erhöhen sich die durch die Längeneffekte erlaubten Längen bzw. Stromdichten.

Neben der Betrachtung einzelner Segmente ermöglicht die Analyse von Reservoir auch die Berücksichtigung von gesamten Netzen aus mehreren verbundenen Segmenten. Reservoir können als kurze, nicht stromdurchflossene Leitbahnsegmente betrachtet werden (siehe auch [WHRMT08]). Der Einfluss, den Reservoir auf die verbundenen Segmente haben, ist somit ebenso zwischen benachbarten Segmenten eines Verdrahtungsnetzes vorhanden.

5.5.2 Quellen und Senken

Abhängig davon, ob das Reservoir als Quelle oder Senke agiert, ergeben sich unterschiedliche Auswirkungen (Bild 5.15). Als Quelle stellt das Reservoir Material

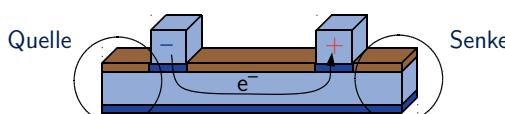


Bild 5.15: Reservoir als Quelle oder Senke

zur Verfügung und ermöglicht die Entstehung von Voids ohne Unterbrechung des Stromflusses. Auch vergrößert es das kritische Void-Volumen, ab dem eine messbare Veränderung der Leitereigenschaften eintritt. Somit erhöht eine Quelle die Lebensdauer des Segments, was auch dazu führen kann, dass das Segment (abhängig vom Strom) unzerstörbar ist.

Im Gegensatz dazu stellt eine Senke in Form von Leerstellen Freiräume für den Transport von Leitbahnmaterial zur Verfügung. Dadurch sinkt einerseits die Wahrscheinlichkeit, dass die kritische mechanische Spannung zur Entstehung von *Hillocks* oder *Whiskern* an der Anode überschritten wird. Hillocks und Whisker entstehen jedoch im Allgemeinen erst bei betragsmäßig höheren mechanischen Spannungen als Voids. Deshalb ist dieser positive Effekt nur begrenzt wirksam. Andererseits verringert sich die ausgebildete mechanische Spannung bei gleicher transportierter Stoffmenge, weil sich das Material auf ein größeres Volumen am Ende der Leitbahn verteilt. Das hat zur Folge, dass die Stoffmenge und damit das Voidvolumen an der Kathode, bei dem sich ein Gleichgewicht zwischen Stressmigration und Elektromigration einstellt, zunimmt. Somit erhöht sich durch eine Senke insgesamt die Wahrscheinlichkeit eines Ausfalls.

Die durch den mechanischen Spannungsgradienten entstehende Stressmigration sorgt wie bei den Längeneffekten (siehe Abschnitt 5.3) für einen stabilen Zustand ohne weiteres Wachstum des Voids. Dieses Gleichgewicht kann aufgrund des Reservoirs noch bei größeren Voidvolumina ohne kritische Schäden an der Leitbahn eintreten.

5.5.3 Erscheinungsformen

Reservoirs können in unterschiedlichen Formen gestaltet werden. Die einfachste Form ist das Endreservoir (*End-of-Line Reservoir*, Bild 5.16). Es weist den geringsten Platzbedarf und die kleinsten Abweichungen vom Layout ohne Reservoirs auf. Es besteht aus einem vergrößerten Überhang (*Overlap*) am Via (siehe Bild 5.15). Dies bietet den Vorteil, dass sich das Layout am vorgegebenen Raster orientiert und kompatibel zu Methoden wie *Double* oder *Triple Patterning*¹ bleibt.

¹Erhöhung der Auflösung durch Aufteilung der Strukturen auf mehrere getrennte Masken und doppelte bzw. dreifache Belichtung pro Ebene

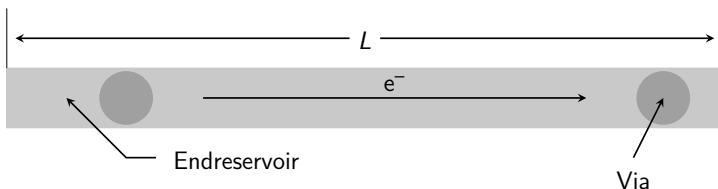


Bild 5.16: Endreservoir an einem Leitbahnssegment in der Draufsicht

Seitenreservoirs (*Side Reservoirs*) entsprechen dagegen nicht in jedem Fall den Vorgaben für das *Double Patterning*. Grundlage der Seitenreservoirs ist, dass zweidimensionale Strukturen entstehen, also Abzweigungen eingefügt werden, da die Reservoirs nicht in der Richtung des Segments liegen (Bild 5.17). Vorteil dieser Strukturen ist, dass Voids, die bereits im Inneren des Segments entstehen, von Seitenreservoirn „aufgefangen“ werden, ohne dass die Verbindung zum Via gefährdet ist [MGL⁺11]. Bei Reservoirs am Leitungsende hingegen würde das „Vorbeiwandern“ eines Voids am Via zum Ausfall führen, bevor das Reservoir erreicht ist.

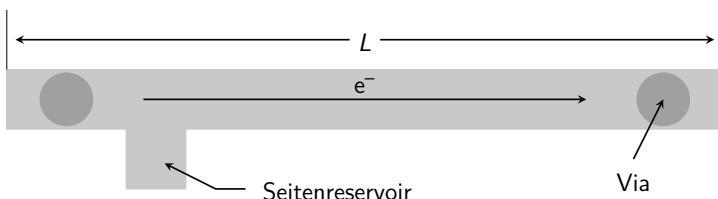


Bild 5.17: Prinzipdarstellung eines Seitenreservoirs in der Draufsicht, nach [MGL⁺11]

Reservoirs ergeben sich auch als Nebenprodukt beim Einsatz mehrerer paralleler Vias in deren Zwischenräumen (siehe auch Abschnitt 5.6). Dabei entstehen zwangsläufig Quellen- und Senken-Reservoirs. Dies ist insbesondere bei Netzen mit Wechselstrombelastung zu beachten.

5.5.4 Anwendung

Wenn Reservoirs ausschließlich als Quelle dienen, verbessern sie die Elektromigrationseigenschaften von Segmenten, in denen Voids entstehen können. Das

kritische Voidvolumen wird vergrößert, da ein Void keinen Schaden bewirkt, wenn es innerhalb des Reservoirs liegt. Ausschließlich als Quelle kann ein Reservoir nur dann wirken, wenn der Strom im Segment stets dieselbe Richtung aufweist. Bei Wechselströmen ist diese Bedingung nicht gegeben, da ein Reservoir je nach momentaner Stromrichtung als Quelle oder als Senke in Erscheinung treten kann. Insbesondere im Zusammenhang mit *Low-k*-Dielektrika, die einen geringeren Elastizitätsmodul haben, steht der positive Quelleneinfluss der Wirkung der Senke nach. Deshalb sind Reservoirs in solchen Fällen zu vermeiden.

Durch Ausnutzung der positiven Wirkungen von Reservoirs lassen sich die zulässigen Stromdichte-Länge-Produkte vergrößern (Bild 5.18). Dabei ist durchschnittlich bei gleicher Stromdichte eine Steigerung der zulässigen Länge, bei der der Blech-Effekt ausnutzbar ist, auf das Fünffache möglich [HRMC08].

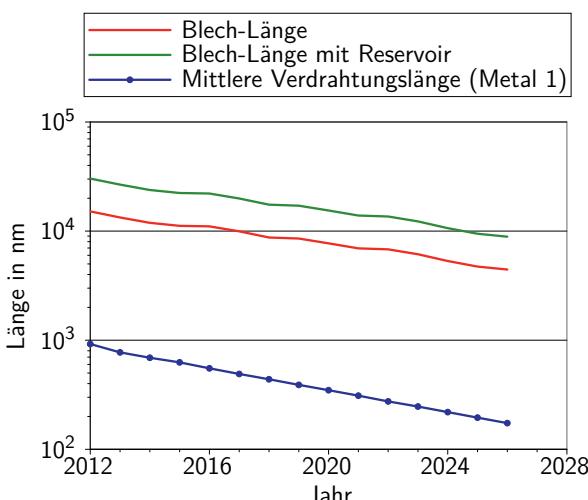


Bild 5.18: Vergleich von tatsächlich auftretenden Segmentlängen mit Grenzwerten mit und ohne Reservoir. Dargestellt sind mittlere Segmentlängen, berechnet aus der Verdrahtungsdichte und Transistordichte. Daten aus [ITR12]

Nach [Tho08] lässt sich dem negativen Einfluss der mechanischen Eigenschaften von *Low-k*-Dielektrika begegnen, indem man Metallstrukturen in der Nähe von Anode und Kathode einsetzt oder das Dielektrikum lokal mechanisch verstärkt.

In [NSMK01] werden Reservoirs modelliert, um die Lebensdauer in Abhängigkeit von der Größe der Reservoirs zu berechnen. Ergebnis dieser Berechnungen ist eine Zunahme der Lebensdauer des Segments mit Erhöhung der Reservoirfläche. Bei der Länge eines Endreservoirs hingegen kann ein Optimum festgestellt werden, das mit einer maximalen Lebensdauer korreliert [LNW10, TF12].

Senken sind ungünstig für die Lebensdauer, da sich geringere mechanische Spannungsgradienten bei gleicher transportierter Stoffmenge aufbauen. Somit sind eventuell entstehende Voids im Gleichgewichtsfall größer. Insbesondere bei *Low-k*-Dielektrika erhöht sich die Wahrscheinlichkeit eines Ausfalls, da hier die mechanischen Spannungen noch weiter reduziert werden. Der Einfluss einer vorhandenen Quelle wird somit überkompensiert und die Senke verringert auch im Fall einer Wechselstrombelastung die Lebensdauer [Tho08].

Bei Wechselströmen ist abzuwägen, ob der positive oder der negative Effekt des Reservoirs überwiegt [HRMC08]. Insbesondere im Zusammenhang mit *Low-k*-Dielektrika haben Reservoirs bei wechselnder Stromrichtung einen negativen Einfluss auf die Lebensdauer [Tho08]. Dieser Effekt wird sich mit immer weiter verringerten Dielektrizitätszahlen und damit einhergehender Verkleinerung der Steifigkeit noch verstärken. Daneben bringen *Low-k*-Dielektrika eine erhöhte Gefahr von Extrusionen mit sich, weshalb der *Void-Growth-Saturation*-Effekt sich in zukünftigen Technologien immer schlechter ausnutzen lässt.

5.6 Mehrfach-Vias

5.6.1 Grundlagen

Vias sind der Teil der Verdrahtung, der am empfindlichsten gegenüber Herstellungsfehlern ist. Zur Steigerung der Zuverlässigkeit setzt man häufig nach erfolgter Verdrahtung (*Routing*) im Layout doppelte Vias ein (Bild 5.19 Mitte). Deren Zuverlässigssteigerung basiert unter anderem darauf, dass mehrere redundante Vias vorhanden sind, die unabhängig voneinander, bedingt durch die Technologie bzw. den Herstellungsprozess, ausfallen können, ohne dass die gesamte Schaltung ausfällt. Durch Redundanz bleibt auch beim Überschreiten bestimmter Toleranzen im Herstellungsprozess die elektrische Verbindung noch intakt. Die Wahrscheinlichkeit eines kompletten Ausfalls einer Verbindung verringert sich mit redundanten Vias.

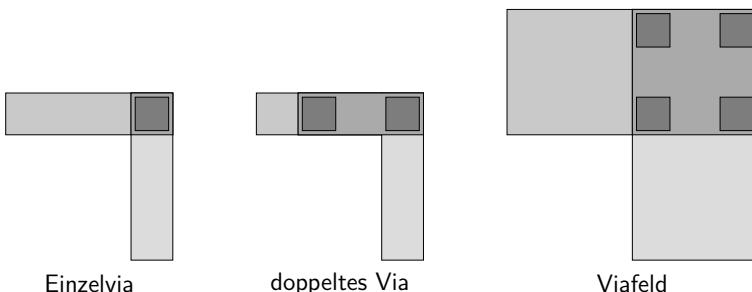


Bild 5.19: Verschiedene Typen von Viaverbindungen zwischen Metal 1 (horizontal) und Metal 2 (vertikal) in der Draufsicht

Zwischen dem Einsatz redundanter Vias und dem Einsatz von größeren Viafeldern (Bild 5.19, rechts), wie sie in Versorgungsnetzen bei hohen Strömen zur Verbindung breiter Leitbahnen eingesetzt werden, ist grundsätzlich zu unterscheiden. Bei letzteren ist die hauptsächliche Motivation eine Verringerung der Stromdichte durch Vergrößern des Querschnitts, ohne dass größere Viaquerschnitte in der jeweiligen Ebene verfügbar sind. Der Einfluss auf die Stromdichte und somit auf die Elektromigrationseigenschaften (siehe unten) gilt jedoch ebenfalls bei redundanten Vias.

Es ist stets zu abzuwegen, ob sich der Einsatz mehrerer Vias gegenüber den einzelnen Vias lohnt. Den Vorteilen, wie höherer Redundanzgrad und größerer Leitbahnquerschnitt, stehen Nachteile wegen größerem Flächenbedarf und eventuellen Problemen durch Reservoirs zwischen den Vias gegenüber, siehe Abschnitt 5.6.3.

Mehrfach-Vias reduzieren durch Redundanz die Anfälligkeit gegenüber Herstellungsfehlern, die durch Fertigungstoleranzen entstehen. Ein Beispiel hierfür ist der Versatz zwischen den Masken für benachbarte Ebenen, so dass sich die Metallstrukturen für Via und Leitbahn verfehlten (Bild 5.20). Daneben treten teilweise Maskenfehler auf. Durch fehlende Polygone oder zusätzliche Objekte (Partikel) auf der Maske können fehlerhafte Abbildungen im Fotoresist entstehen, die zu fehlendem oder überzähligem Metall führen. Somit sind einzelne Vias unter Umständen nicht kontaktiert. Weiterhin können technologische Probleme beim Grabenätzen oder eine ungleichmäßige Metallabscheidung dazu führen, dass einzelne Vias keinen Kontakt liefern. Mögliche auftretende Fehler sind dann nicht komplett geöffnete Kontaktlöcher oder unzureichend mit Metall gefüllte Vias oder Leitbahnen. Verschiedene Fehlerbilder sind in Bild 5.21 zusammengefasst. Die Auswirkung solcher Fehler kann durch den Einsatz redundanter Vias verhindert werden, weil sich die Wahrscheinlichkeit von mindestens einer vorhandenen Verbindung erhöht.

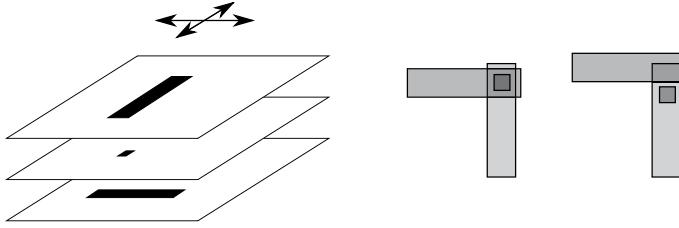


Bild 5.20: Maskenversatz als Ursache für nicht verbundene Vias; links: einzelne Maskenebenen, Mitte: Ergebnis ohne Versatz, rechts: zu großer Versatz

5.6.2 Stromverteilung

Wie im vorangegangenen Abschnitt erläutert, lässt sich die Stromdichte durch den Einsatz mehrerer paralleler Vias reduzieren. Im Idealfall teilt sich der

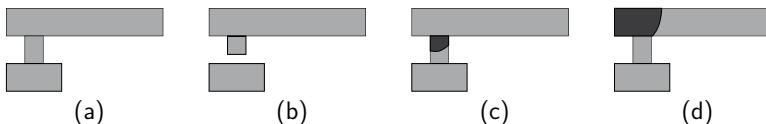


Bild 5.21: Unterschiedliche Fehlerbilder von technologischen Problemen bei der Via-Herstellung: (a) Via-Verbindung wie vorgesehen, (b) keine Verbindung durch zu geringe Ätztiefe des Kontaktloches, (c) unvollständige Metallfüllung des Vias und (d) unvollständige Metallabscheidung in der oberen Leitbahn; grau: Metall, schwarz: Void, weiß: Dielektrikum

Strom gleichmäßig auf die einzelnen Vias und somit eine größere Querschnittsfläche auf. Diese verringerte Stromdichte sorgt für eine kleinere Anfälligkeit für Elektromigrationsschäden. Alternativ lässt sich der Strom durch die Verbindung erhöhen, da eine höhere Stromtragfähigkeit aufgrund des vergrößerten Via-Querschnitts vorhanden ist.

In Bild 5.22 ist dargestellt, wie sich die Stromdichte beim Einsatz mehrerer paralleler Vias verändert. Bei gleichem Strom erhöht sich die Lebensdauer einer solchen Verbindung somit auf das Zwei- bis Vierfache in Bezug auf Elektromigration.

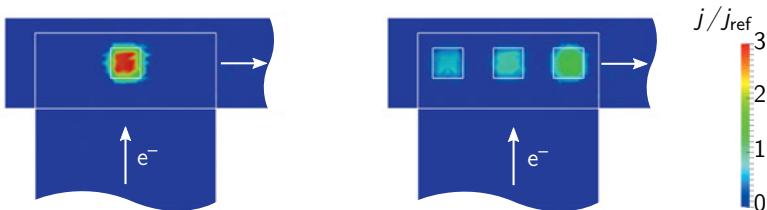


Bild 5.22: Vergleich der Stromdichten bei Einzelvia und redundanten Vias

Vollständig lassen sich die genannten Vorteile nur nutzen, wenn die Stromverteilung durch die geometrische Anordnung (siehe Abschnitt 5.6.4) gewährleistet ist.

5.6.3 Reservoirs

Eine zusätzliche Besonderheit bei der Verwendung redundanter Vias bilden Reservoirs, die die Lebensdauer bei Elektromigration beeinflussen können

[MIM⁺07]. Unter Umständen ergibt sich daraus ein Vorteil für die Elektromigrationsbeständigkeit. Die Reservoirs befinden sich in den Metallebenen zwischen den Vias und in den überlappenden Bereichen der verbundenen Leitbahnen (Bild 5.23).

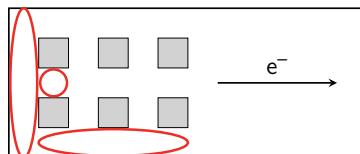


Bild 5.23: Verschiedene Arten von Reservoirs (rot markiert) in Verbindungen mit mehreren Vias (grau)

Wie in Abschnitt 5.5 bereits dargelegt, verändern Reservoirs den durch Stofftransport ausgebildeten mechanischen Spannungszustand. In Fällen, in denen ein Reservoir als Senke für den Stofftransport dient, sinken die für den Rücktransport notwendigen mechanischen Spannungen. Außerdem erhöht sich die Wahrscheinlichkeit von Extrusionen. Somit ist die Wirkung der Reservoirs stromrichtungsabhängig entweder positiv oder negativ für die Lebensdauer der Verbindung. Hingegen ist laut [MIM⁺07] besonders der Reservoir-Effekt für die Steigerung der Lebensdauer bei redundanten Vias verantwortlich. Für die Bewertung der Wirksamkeit von Reservoirs spielt die geometrische Anordnung, ebenso wie bei der Stromdichte, eine entscheidende Rolle.

5.6.4 Bedeutung der geometrischen Anordnung

Die geometrische Anordnung redundanter Vias und Viafelder in Bezug auf die von ihnen verbundenen Leitbahnen ist die wichtigste Eigenschaft zur Bewertung der effektiven Wirkung auf Elektromigration. Wenn sich der Strom ungleichmäßig auf die redundanten Vias verteilt, kommt es zu großen Abweichungen der Stromdichten in den Vias vom Mittelwert. Im Extremfall führt dies zu Überlastungen einzelner Vias.

Hierbei hängt die tatsächliche Stromdichte von der geometrischen Anordnung der Vias im Verhältnis zu den verbundenen Leitbahnen ab. Wenn beispielsweise zwischen den Leitbahnebenen ein Richtungswechsel erfolgt, werden die „kurveninneren“ Vias stärker belastet als die äußeren.

Dieser Effekt tritt bereits bei zwei parallelen Vias auf (Bild 5.24), weshalb darauf zu achten ist, dass die Vias entsprechend so ausgerichtet werden, dass sie in der gleichen Lage bezüglich der Abwinkelung liegen. Dann verteilt sich der Strom nahezu gleichmäßig auf die einzelnen Vias, und die Stromdichte wird optimal gesenkt.

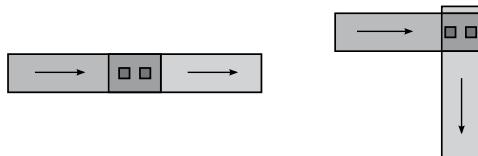


Bild 5.24: Vergleich zwischen Verbindung mit und ohne Richtungsänderung; die Längen der Strompfade durch die beiden Vias unterscheiden sich bei einer Richtungsänderung. Dadurch ist im rechten Bild das linke Via mit einem höheren Strom belastet als das rechte.

Je nach Anzahl der redundanten Vias und der Richtung der verbundenen Leitbahnen führen verschiedene Anordnungen der Vias zu einer optimalen Stromverteilung. Zur Veranschaulichung betrachtet man beispielsweise eine Anordnung mehrerer Vias in einer Reihe entlang der Achse einer Leitbahn mit Anschluss zu einer rechtwinklig verlaufenden Leitbahn auf der anderen Ebene. Dann ist das Via mit dem kürzesten Strompfad am stärksten strombelastet (Bild 5.25). Gleiches gilt auch für zweidimensionale Viasfelder (Bild 5.26 oben).

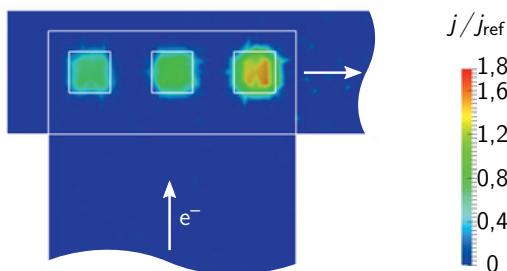


Bild 5.25: Stromdichte in den Einzelvias einer Verbindung mit mehreren redundanten Vias bei Richtungsänderung zwischen den Ebenen, Skalierung der Stromdichte zur Verdeutlichung gegenüber Bild 5.22 geändert

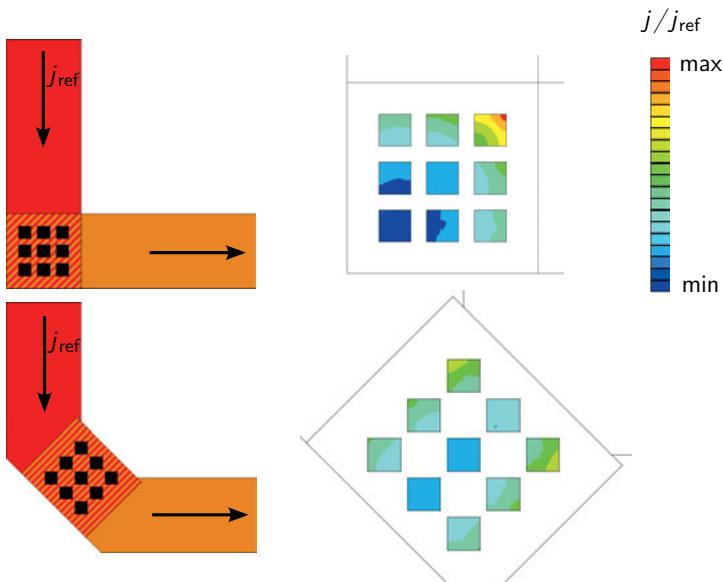


Bild 5.26: Optimierung der Stromdichteverteilung in einem Via-Feld, Anordnung aus [Lie06a]

Neben der Stromdichteverteilung beeinflusst die geometrische Anordnung die Größe der Reservoirs in der Umgebung der Vias (siehe Abschnitt 5.6.3). Die Größe der Reservoirs hängt maßgeblich vom Abstand zwischen den Vias und von deren Größe ab. Der Abstand ist in erster Linie von der Technologie vorgegeben, in Form von minimalen Abständen oder einem festgelegten Raster (*Pitch*). Der maximale Abstand ist begrenzt durch den Flächenbedarf, den die Viaverbindung einnehmen darf. Somit ist ein Zusammenhang zur lokalen Verdrahtungsdichte hergestellt, denn nur bei nicht vollständig ausgeschöpfter Verdrahtungskapazität ist es möglich, redundante Vias einzufügen.

Die Ermittlung eines optimalen Viaabstands, der zur besten Ausnutzung der Reservoirs führt, ist eine Optimierungsaufgabe. Einerseits wächst mit steigendem Abstand der Vias die Größe der Reservoirs, andererseits nimmt gleichzeitig die effektive Steifigkeit des Dielektrikums zwischen den Metalllagen ab. Die Steifigkeit wird jedoch benötigt, um mechanische Spannungen für eine Rückdiffusion aufzubauen (siehe Abschnitt 5.3). Zudem verschlechtert ein zu großer Abstand der Vias meist die Stromverteilung.

5.6.5 Aktuelle Bedeutung redundanter Vias

Zahlreiche Veröffentlichungen beschäftigen sich mit Algorithmen zum optimalen Einfügen redundanter Vias. Meist erfolgt das Einfügen nach dem Routing [LWC06, LW06, WCHX08, CKYR11], jedoch werden auch Methoden untersucht, bei denen Routing und das Einfügen redundanter Vias parallel erfolgen [LLSL10]. Den Einfluss auf EM untersuchen einige aktuellere Veröffentlichungen [DOCCS08, RT08]. Dabei zeigt sich, dass insbesondere in Stromversorgungsnetzen der Einsatz redundanter Vias eine positive Wirkung auf die Lebensdauer bei Elektromigrationsbelastung hat. In Signalnetzen ist beim Einsatz abzuwägen, ob die positiven Eigenschaften unter Berücksichtigung auftretender Reservoirs überwiegen und ob genügend Platz vorhanden ist.

Im Schaltkreisentwurf ist das Einfügen doppelter (redundanter) Vias heute fester Bestandteil der „Post-Layout“-Techniken. Dabei steht die Steigerung der Ausbeute in der Produktion im Vordergrund. Man versucht, an möglichst vielen Positionen im Layout zusätzliche Vias einzufügen, solange sich das Layout dadurch nicht vergrößert und topologisch nicht verändert. Andere Randeffekte, wie die Stromdichteverteilung und Reservoirs, finden derzeit hingegen kaum Berücksichtigung.

In Stromversorgungsnetzen, insbesondere in Bereichen, in denen hohe Ströme zu erwarten sind, werden häufig Via-Felder eingesetzt. Dabei steht im Vordergrund, die Stromdichte und somit den statischen Spannungsabfall zu senken. Hierbei finden erste Ansätze Anwendung, die Anordnung der Vias nach der bestmöglichen Stromverteilung zu optimieren [Lie06a, BL16].

5.6.6 Parameter und Hinweise zur Anwendung bei EM

Beim Einfügen redundanter Vias ist zu berücksichtigen, dass sich Elektromigrationseigenschaften durch Stromverteilung und durch entstehende Reservoirs ändern. Beide Effekte hängen von der geometrischen Anordnung der Vias unter Berücksichtigung der verbundenen Leitbahnen ab.

Simulationen zeigen (siehe Bild 5.25), dass die Vias mit minimal möglichem Abstand auf der Senkrechten zur Winkelhalbierenden zwischen den verbundenen Leitbahnen zu platzieren sind (Bild 5.27). Idealerweise verlaufen jedoch die

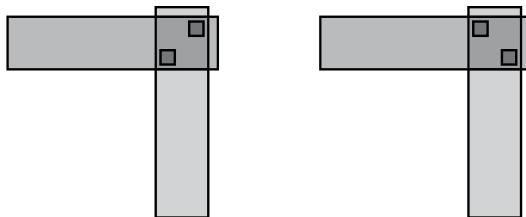


Bild 5.27: Vergleich verschiedener Via-Anordnungen bei Richtungsänderung; im linken Bild ist das Via unten links stärker belastet als oben rechts. Im rechten Bild sind die Vias gleichmäßig belastet.

beiden verbundenen Leiterbahnen in derselben Richtung und Orientierung, sodass alle möglichen Strompfade dieselbe Länge besitzen. Dies lässt sich erreichen, indem eine der verbundenen Leiterbahnen „um die Ecke“ geführt wird (Bild 5.28). Das ist jedoch nur möglich, wenn nicht streng nach Vorzugsrichtungen verdrahtet wird.

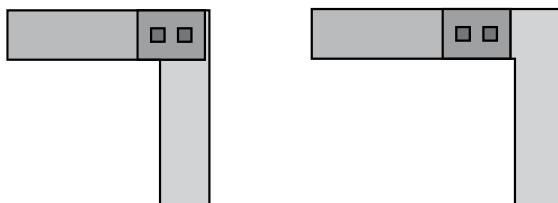


Bild 5.28: Zwei Varianten zur Lösung des Problems der ungleichmäßigen Via-Belastung bei Richtungsänderung der Verdrahtung

Insbesondere ist die Ausbildung von Reservoiren beim EM-gerechten Einfügen redundanter Vias zu beachten, da sie einen besonderen Anteil an der Auswirkung auf die Lebensdauer hat [MIM⁺07].

5.7 Frequenzabhängige Effekte

5.7.1 Selbstheilung und steigende Frequenzen

Wie bereits im Abschnitt 2.2.5 erläutert, ist der größte Teil der Netze digitaler Schaltungen Strömen ausgesetzt, bei denen die Selbstheilung von Bedeutung ist. Der Effekt der Selbstheilung lässt sich durch Modelle zur Berechnung einer äquivalenten Stromdichte berücksichtigen. In der Gleichung (2.12) ist ein Prinzip dieser Berücksichtigung dargestellt. Daneben gibt es verschiedene Ansätze, die Mittel- und Effektivwert des Stroms zur seiner Charakterisierung verwenden [JL10].

Derzeit liegen die Takt- und Signalfrequenzen integrierter Schaltkreise in einem Bereich, in dem bei Signalleitungen die Selbstheilung wirksam ist, der Skin-effekt jedoch noch nicht (Bild 5.29). Deshalb ist die Lebensdauer in aktuellen Frequenzbereichen gegenüber einer Gleichstrombelastung erheblich vergrößert. Allerdings lässt sich die Lebensdauer der Leitbahnen in diesem Frequenzbereich nicht durch Frequenzerhöhung steigern. Insbesondere in Versorgungsnetzen, aber auch in Signalleitungen mit geringer Datenrate, liegt hingegen geringe Selbstheilung vor.

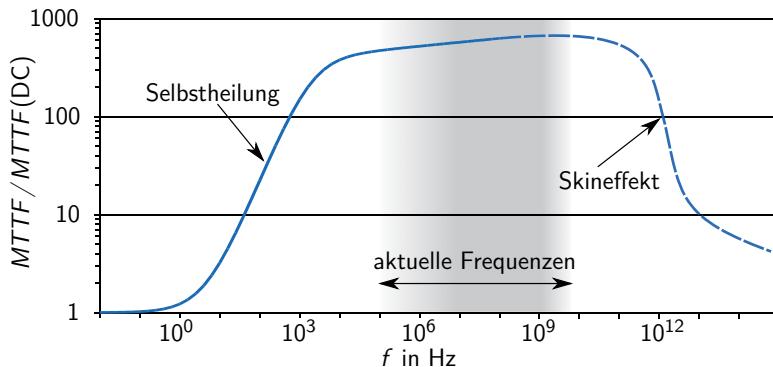


Bild 5.29: Frequenzabhängigkeit der mittleren Lebensdauer nach [TCH93] und [WY02]. Die Lebensdauer steigt im Kilohertz-Bereich durch die Selbstheilung und sinkt im Terahertz-Bereich durch den Skineffekt (siehe Abschnitt 2.2.5)

Der Skineffekt, bei dem der Strom in die äußeren Bereiche der Leitbahn „gedrängt“ wird, hat bei sehr hohen Frequenzen einen Einfluss auf die Stromdich-

te und die Lebensdauer (siehe Abschnitt 2.2.5). Bei den aktuell verwendeten Leitbahnabmessungen liegen diese Frequenzen im Terahertz-Bereich. Aktuelle Taktfrequenzen erreichen maximal 6 GHz, was weit unterhalb der für den Skineffekt kritischen Frequenz liegt (siehe Bild 5.29). Lediglich auf die Hochfrequenzanteile, die bei sehr steilen Signalflanken enthalten sind, kann der Skineffekt eine Auswirkung haben.

Die Lebensdauer der Leitbahnen ist im Bereich der aktuell verwendeten Schaltfrequenzen nahezu unabhängig von der Frequenz f . Einen erhöhten Einfluss auf die Lebensdauer hat im Bereich hoher Frequenzen die Thermomigration. Da der Einfluss des stromrichtungsabhängigen Transports sinkt, während die Erwärmung bei gleichem Effektivwert des Stroms konstant bleibt und der Wärmefluss relativ langsam ist, steigt der Einfluss der Thermomigration bei hohen Frequenzen.

5.7.2 Konsequenzen

In digitalen Schaltkreisen ist die logische Konsequenz aus der Frequenzabhängigkeit der Lebensdauer eine Einteilung der zu untersuchenden Netze in verschiedene Netzklassen. Als in Bezug auf EM empfindlichste Netzkategorie sind die Versorgungsnetze einzuführen, die die geringsten Frequenzen bei gleichzeitig betragsmäßig großen, gleichgerichteten Strömen aufweisen. Als weitere Netzklassen sind Takt- und Signalnetze zu definieren, die hohe Frequenzen und damit Selbstheilung aufweisen. Sie unterscheiden sich hinsichtlich ihres Strombetrags und der Symmetrie des Stromverlaufs.

Verschiedene Maßnahmen aus den anderen Abschnitten sind ebenfalls stromrichtungsabhängig, beispielsweise die Anwendung von Reservoiren (siehe Abschnitt 5.5). Somit ist es ebenfalls möglich, solche Maßnahmen frequenzabhängig zu planen bzw. einzuschränken.

Zur Verbesserung der Lebensdauer, insbesondere von Versorgungsnetzen, ist eine denkbare Lösung, diese durch Wechselstromnetze zu ersetzen. Dadurch lassen sich jedoch nur globale Versorgungsnetze über den gesamten Schaltkreis hinweg ersetzen. Lokal müssen weiter Gleichstromnetze existieren. Aufgrund

des stark erhöhten Schaltungsaufwands und zusätzlicher Probleme durch elektromagnetische Kopplungen ist eine solche Lösung nur für Spezialanwendungen mit sehr hohen Strömen praktikabel.

Die wichtigste Konsequenz aus der Betrachtung der Frequenzen ist, dass die Benutzung einer globalen Stromdichtegrenze für alle Netze zu nicht optimalen Ergebnissen führt. Deshalb ist zu empfehlen, abhängig von Netzklassen unterschiedliche Grenzen anzusetzen. Die Netzklassen ergeben sich aus einer Betrachtung von zu erwartenden Strömen und Frequenzen. Grob lassen sich, ohne Berücksichtigung von Bussen, drei Netzklassen festlegen, Versorgungsnetze, Taktnetze und Signalnetze (Bild 5.30).

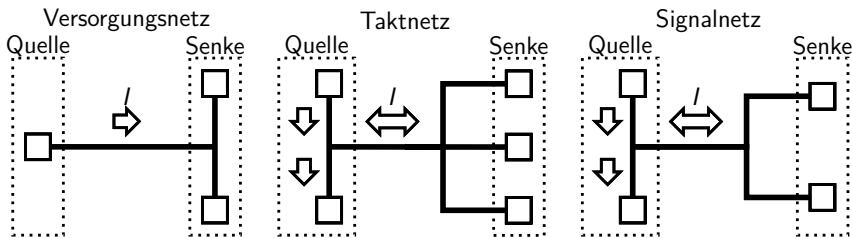


Bild 5.30: Einteilung der Netze in drei Netzklassen

Versorgungsnetze haben die höchste EM-Empfindlichkeit, da hier hauptsächlich Gleichströme auftreten. In Takt- und Signalnetzen überwiegen Wechselströme, außer in kleinen Bereichen innerhalb der Signalquelle. Der hauptsächliche Unterschied zwischen diesen beiden Netzklassen ist die Anzahl der Senken pro Netz. Diese liegt im Allgemeinen bei Taktnetzen höher, was betragsmäßig größere Ströme bewirkt.

Es sind mindestens zwei unterschiedliche Grenzwerte für die EM-Belastung bzw. die Stromdichte einzuführen, einer für Gleichströme bzw. Frequenzen unter 10 kHz und einer für Wechselströme mit höheren Frequenzen. Zusätzlich können weitere Grenzwerte im Übergangsbereich zwischen 10 Hz und 10 kHz ergänzt werden (siehe Bild 5.29).

5.8 Werkstoffe bei klassischer Metallverdrahtung

Entscheidend für die Elektromigration sind alle Werkstoffe, die sich in den Verdrahtungsebenen befinden. Hierzu zählen die Leiterwerkstoffe in den Metall-(Leitbahnen) und Via-Ebenen (Vias), Dielektrika in beiden Ebenentypen sowie Barrieren und Haftsichten zwischen Metall und Metall bzw. Dielektrikum. Die verschiedenen Domänen (Metall, Dielektrikum und Barrieren) sind in Bild 5.31 schematisch dargestellt.

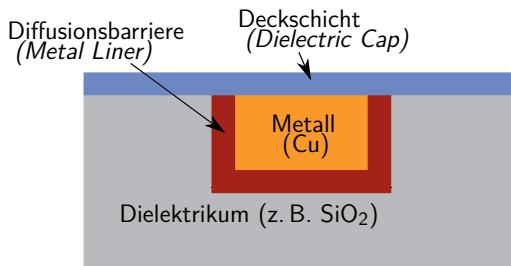


Bild 5.31: Schematischer Querschnitt einer Kupferleitung mit den notwendigen Barriereschichten (nicht maßstäblich)

Zur Verbesserung der Elektromigrationseigenschaften lassen sich in der Leitung, im Dielektrikum und in den Barrieren Modifikationen von Werkstoffen vornehmen. Die folgenden Abschnitte beschäftigen sich deshalb mit den Optionen in allen drei Domänen.

Besondere Bedeutung haben die Barrieren für die Elektromigration (siehe auch Kapitel 2), da sie den bei Kupfermetallisierungen besonders EM-empfindlichen Bereich der Grenzfläche bildet. Aufgabe der Barrieren im Sinne der Elektromigration ist es, freie Oberflächen zu versiegeln und die Aktivierungsenergie für die Diffusion an den Grenzflächen zwischen Kupfer und Dielektrikum zu steigern. Man muss beachten, dass das Unterbinden eines Diffusionsmechanismus stets zur Folge hat, dass ein anderer Mechanismus dominiert, mit zum Teil deutlichen Unterschieden im Schadensbild. Beim Wechsel von Aluminium zu Kupfer wurde zwar die Korngrenzendiffusion verhindert, dafür ist jedoch die Oberflächendiffusion stärker. Wenn nun die Oberflächendiffusion durch geeignete Deck- und Barriereschichten verhindert wird, tritt wieder die Korngrenzendiffusion stärker in den Vordergrund. Letztendlich ist es möglich, dass die Gitterdiffusion

als dominierender Prozess zum Tragen kommt, wenn alle anderen Mechanismen ausgeschaltet sind. Somit genügt es hier nicht, allein die Barriereförderwerkstoffe zu betrachten.

5.8.1 Leiterwerkstoff

Die Wahl des Leiterwerkstoffs hat den größten Einfluss auf die Elektromigration, da der Prozess darin stattfindet. Der Leiterwerkstoff muss folgende Anforderungen erfüllen:

1. Geringer spezifischer Widerstand,
2. gute EM-Beständigkeit und
3. Verträglichkeit mit Halbleiterprozessen.

Die erste Anforderung führte in den späten 1990er Jahren zu einem Wechsel des Verdrahtungswerkstoffs von Aluminium zu Kupfer. Der geringere spezifische Widerstand von Kupfer bewirkt eine Senkung der Zeitkonstante $\tau = RC$. Somit lassen sich höhere Signalfrequenzen erreichen. Dadurch sinken der Spannungsabfall und die Eigenerwärmung in den Leitbahnen. Der Wechsel verbesserte gleichzeitig auch die Elektromigrationsbeständigkeit. Um die Verträglichkeit mit den Halbleiterprozessen und -werkstoffen sicherzustellen, waren hingegen Änderungen der Technologie bei der Metallisierung notwendig. Dies führte zur *Damascene*-Technik (siehe Abschnitt 2.2.2), da die direkte lithographische Strukturierung von Kupfer komplizierter ist als bei Aluminium.

Damit das verwendete Metall beständiger gegen Elektromigrationsschäden wird, kann man beispielsweise Dotierungen mit anderen Stoffen vornehmen. Darauf geht Abschnitt 5.8.3 näher ein. Dieses Verfahren führte bereits bei Aluminiumverdrahtungen mit Kupferdotierung zum Erfolg, da die Diffusionspfade an den Korngrenzen durch Kupfer blockiert werden.

Für einen generellen Wechsel des Metalls gelten die eingangs erwähnten Anforderungen. Die Werte in Tabelle 5.2 verdeutlichen, dass Kupfer bereits ein Optimum im Vergleich der elementaren Metalle mit geringem spezifischen Widerstand darstellt. Ein Wechsel wäre mit einer Erhöhung des Widerstands oder dem Sinken der Aktivierungsenergie verbunden.

Tabelle 5.2: Spezifischer Widerstand und Aktivierungsenergie für die Migration von Leerstellen in Metallen, Widerstandswerte aus [BF82]

Metall	spezifischer Widerstand ρ in $\mu\Omega \cdot \text{cm}$	Aktivierungsenergie E_a in eV	Quelle
Aluminium	2,44	0,61	[EJSU91]
Silber	1,47	0,66	[EJSU91]
Kupfer	1,54	0,70	[EJSU91]
Gold	2,03	0,75	[EJSU91]
Wolfram	4,84	1,89	[MIH ⁺ 90, EJSU91]

Silber hat zwar die höchste Leitfähigkeit aller bekannten elementaren Metalle, besitzt jedoch eine geringere Aktivierungsenergie und darüber hinaus ein schlechteres Elektromigrationsverhalten als Kupfer. Gold wirkt, abgesehen von seiner geringeren Leitfähigkeit als Halbleitergift, indem es die halbleitenden Eigenschaften von Silizium durch das Einfügen zusätzlicher Energieniveaus zerstört. Deshalb wären die Ansprüche, die an die Diffusionsbarrieren zu stellen sind, wesentlich höher. Wolfram wird zwar für Kontakte zwischen Leitbahnen und Polysilizium verwendet und hat eine hohe EM-Beständigkeit [QFX⁺99], bleibt aber aufgrund des hohen Widerstands auf diese Anwendung beschränkt.

Daneben stellt sich der Wechsel von Metallen zu neuartigen Werkstoffen, wie beispielsweise der Klasse der kohlenstoffbasierten Nanowerkstoffe als mögliche Lösung dar. Darauf wird in Abschnitt 5.9 genauer eingegangen. Hier soll zunächst die klassische Metallisierung behandelt werden. Neben dem Leiterwerkstoff ist die Umgebung der Leitbahn, also auch das Dielektrikum, für den EM-Widerstand verantwortlich.

5.8.2 Dielektrikum

Der Einfluss des Dielektrikums auf das Elektromigrationsverhalten ist durch mechanische Randbedingungen begründet. Wie bereits in Abschnitt 5.3 ausgeführt, bewirken mechanische Spannungen eine Stressmigration, die das Wachstum von Voids verlangsamen oder verhindern kann. Die Größe der mechanischen Spannungen und somit auch die Stärke der Rückdiffusion hängt von der Steifigkeit der Umgebung der Leitbahn ab. Diese Steifigkeit wird bei vorgege-

bener geometrischer Anordnung maßgeblich durch den Elastizitätsmodul des Dielektrikums bestimmt.

Siliziumoxid (SiO_2), das sehr gute technologische Eigenschaften besitzt, zeichnet sich durch einen relativ hohen Elastizitätsmodul aus (Tabelle 5.3) und eignet sich deshalb gut für die Sicherstellung der Rückdiffusion. Somit ist eine relativ große Blech-Länge aufgrund der Stressmigration gewährleistet.

Tabelle 5.3: Dielektrizitätszahlen ε_r (bzw. k) und Elastizitätsmoduln E wichtiger Isolatorwerkstoffe

Werkstoff	ε_r	E in GPa
Vakuum oder Luft	1	—
Aerogele	1,1 . . . 2,2	$\approx 0,001$
Polyimid (organisch)	2,7	3,7
Siliziumoxid (SiO_2)	3,9	300
Glasfaser verstärktes Epoxydharz	5	20
Siliziumnitrid (Si_3N_4)	7,5	297
Aluminiumoxid (Al_2O_3)	9,5	264
Silizium	11,7	99

Es gibt jedoch Gründe für die Änderung des Dielektrikums:

1. Die Zeitkonstante $\tau = RC$ muss bei Verkleinerung der Strukturen gesenkt werden, um hohe Frequenzen zu erreichen. Dazu ist eine kleinere Dielektrizitätszahl gewünscht (*Low-k*).
2. Die Kapazität C muss erhöht werden, ohne den Abstand weiter zu verringern. Dazu ist eine höhere Dielektrizitätszahl gefordert (*High-k*).

Die zweite Option trifft nur für das Gate von Feldeffekttransistoren zu. Dabei helfen *High-k*-Werkstoffe, die Verlustleistung des Schaltkreises zu senken, da eine hohe Gatekapazität eines Transistors mit einem geringen Widerstand im eingeschalteten Zustand korreliert.

In der Verdrahtung, als Isolator zwischen den Metallebenen (*Inter Layer Dielectric (ILD)*), sind *Low-k*-Werkstoffe gefordert, um die Kapazitäten zwischen verschiedenen Leitungen zu senken und so die erlaubten Signalfrequenzen zu steigern. Dazu existieren zwei verschiedene Ansätze, die sich auch kombinieren lassen:

1. Teile des Dielektrikums werden durch Luft bzw. Vakuum ersetzt, indem man ein poröses Dielektrikum bzw. Aerogel benutzt oder
2. man verwendet alternative Werkstoffe, beispielsweise organische, die eine geringere Dielektrizitätszahl besitzen.

Beide Varianten haben die Konsequenz, dass der effektive Elastizitätsmodul des Dielektrikums abnimmt und speziell bei porösen Werkstoffen die Gefahr einer Durchdringung durch Metallextrusionen steigt. Eine Kombination beider Methoden bietet die Möglichkeit der Optimierung, um einen Kompromiss zwischen Dielektrizitätszahl und Elastizitätsmodul zu finden.

Das jeweilige Dielektrikum ist deshalb für den Einsatz zu optimieren. Anzustreben sind Dielektrika, die trotz geringer Dielektrizitätszahl einen großen Elastizitätsmodul aufweisen. Das sind beispielsweise poröses SiCOH oder verschiedene organische Dielektrika [ITR14]. Es bieten sich darüber hinaus einige Kompensationsmaßnahmen an. Beispielsweise können an bestimmten Stellen lokale Änderungen des Dielektrikums vorgenommen oder Metallstrukturen zur Erhöhung der Steifigkeit ergänzt werden [Tho08].

In anderen Fällen sind die Grenzwerte für Stromdichten so zu verändern, dass der geringeren Rückdiffusion Rechnung getragen wird.

5.8.3 Barriere

Wie eingangs im Abschnitt 5.8 erwähnt, ist die Barriere zur Verhinderung von Diffusion zwischen Leiter und Dielektrikum notwendig. Ohne Barriere werden bei den in der Herstellung auftretenden hohen Temperaturen die Eigenschaften von Metall und Dielektrikum zu stark verändert [UON⁺96].

Die wichtigsten Anforderungen an die Barriere sind

- eine gute Haftung auf Kupfer und dem Dielektrikum sowie
- eine hohe thermische und mechanische Stabilität bei geringer Schichtdicke (wenige Nanometer).

Als metallische Diffusionsbarriere (*Metal Liner*) sind hauptsächlich die Elemente Tantal (Ta) [MGL⁺11, OLM⁺01, HOG⁺12] und Titan (Ti) [DSTF95, LTCE98, OLM⁺01] sowie Verbindungen dieser Metalle, wie TaN oder TiN, im Einsatz. Die

Diffusionsbarriere lässt sich gut in dünnen Schichten in den für die Leitbahnen geätzten Gräben abscheiden. Durch die metallischen Eigenschaften ergeben sich eine gute Haftung am Leiterwerkstoff und eine Restleitfähigkeit bei Unterbrechung der eigentlichen Leitbahn. Außerdem ist am Übergang zwischen Via und darunterliegender Metallebene eine solche Barriereforschicht vorhanden, die deshalb den Strom leiten muss.

Bei der Elektromigration sorgt die Diffusionsbarriere für relativ hohe Aktivierungsenergien an der Grenzfläche des Kupfers (Tabelle 5.4).

Tabelle 5.4: Aktivierungsenergien der Grenzfläche zwischen Kupfer und verschiedenen Barriereforschichten

Barriere	Aktivierungsenergie E_a in eV	Quellen
Ta	2,1	[Gla05]
Ta/TaN	1,4	[HGR06]
SiN oder $\text{SiC}_x\text{N}_y\text{H}_z$	0,7 . . . 1,1	[Gla05, HGR06]
SiN auf Cu(Ti)	1,3	[HGR06]
CoWP	1,9 . . . 2,4	[HGR06]
SiC_xH_y	0,9	[HGR ⁺⁰³]

Nach dem Materialabtrag im CMP-Schritt ist durch eine Deckschicht eine Barriere zum darüberliegenden Dielektrikum zu schaffen. Die Deckschicht besteht in den meisten Fällen aus einem dielektrischen Werkstoff, wodurch eine weitere Strukturierung der Schicht unnötig wird. Sie muss später lediglich an den Kontaktlöchern wieder geöffnet werden, was während der Grabenerstellung (*Trench*) zu realisieren ist. Hier dominieren Silizium- und Stickstoffhaltige Verbindungen. Wichtige Beispiele für dielektrische Deckschichten sind SiN [OLM⁺⁰¹, MGL⁺¹¹], SiCN [MGL⁺¹¹] und SiCNH. Siliziumnitrid ist bekanntermaßen kompatibel mit Halbleiterprozessen und fand bereits vor dem Einsatz als Deckschicht Verwendung in der Halbleiterherstellung, beispielsweise als Hartmaske, Ätzstopp oder Dielektrikum. An die Deckschicht werden andere Anforderungen gestellt als an die Diffusionsbarriere. Hier muss eine gute Haftung sowohl auf dem Metall als auch am Dielektrikum gewährleistet sein, da der darüber liegende Aufbau der weiteren Verdrahtungsebenen auf der Deckschicht liegt.

Dielektrische Werkstoffe haften jedoch in der Regel nicht so gut auf Kupfer wie metallische. Hinzu kommt, dass die Oberseite der Leitbahnen durch CMP

viele Defekte aufweist. Deshalb tritt eine geringe Aktivierungsenergie an der Grenzfläche zwischen Kupferoberseite und einer dielektrischen Deckschicht auf (siehe dritte Zeile in Tabelle 5.4).

Dieses Problem lässt sich umgehen, indem metallische Barrieren, beispielsweise Wolfram (W), Wolframnitrid (WN, W₂N) [UON⁺96] oder CoWP (siehe Tabelle 5.4) [HGR⁺03], auch an der Oberseite der Leitbahn verwendet werden. Metallische Barrieren erfordern jedoch eine Anpassung der Barrierestruktur auf die Leitbahnstruktur, um Kurzschlüsse zu vermeiden.

Diese Strukturierung lässt sich erreichen durch einen weiteren Lithographie-schritt analog zur darunterliegenden Leitbahnebene oder eine selbstausrichtende Barriere [CLJ08, LG09, VGH⁺12]. Da ein zusätzlicher Lithographieschritt weitere Kosten und mögliche Fehler verursacht, ist der Ansatz der selbstausrichtenden Barriere zu bevorzugen. Die Barriere muss sich hierbei ausschließlich auf der Kupferoberfläche anlagern und das freiliegende Dielektrikum aussparen.

Eine solche Barriere lässt sich am einfachsten erzeugen, indem der Leiterwerkstoff mit dem entsprechenden Barrierefwerkstoff dotiert wird. Durch Diffusion in einem *Annealing*-Prozess gelangt schließlich der Werkstoff an die Grenzfläche des Leiterwerkstoffs und bildet die Barriere [LG09, VGH⁺12]. Hierzu eignen sich nur bestimmte Barrierefwerkstoffe, beispielsweise Mangan (Mn) [YML⁺11, HOG⁺12] oder Ruthenium (Ru) [YML⁺11].

Neben Mangan und Ruthenium befinden sich weitere chemische Elemente als mögliche Dotierstoffe in der Untersuchung. Besonders zu erwähnen als mögliche Kandidaten sind insbesondere Palladium (Pd), Gold (Au), Aluminium (Al), Silber (Ag), Niob (Nb), Chrom (Cr), Bor (B), Titan (Ti) und Indium (In) [BCRH06].

Die Barrieren rufen technologische Herausforderungen hervor, insbesondere bei weiterer Verkleinerung der Strukturen. Da die mit Lithographie hergestellten Strukturen inzwischen Größen im unteren Nanometerbereich aufweisen, müssen die Barrieren zwangsläufig Dicken im sub-nm-Bereich besitzen. Dies führt zu entsprechenden Problemen, da nur wenige Atomlagen für die Funktion zur Verfügung stehen. Zur Bewerkstelligung der Barrierefunktion muss die Barriere langzeitstabil sein. Es dürfen also auch keine Diffusionsvorgänge zwischen Barriere und Kupfer oder Barriere und Dielektrikum stattfinden, welche die Eigenschaften der Barriere oder der Umgebung unzulässig verändern.

Der Aufwand, die oben genannten chemischen Elemente einzusetzen, ist sehr unterschiedlich. Abhängig von den jeweiligen Anforderungen an die Verarbeitung der Werkstoffe lassen sich diese entweder relativ leicht in den Herstellungsprozess integrieren oder verändern den gesamten Prozess. Ebenso sind erhöhte thermische Beanspruchungen durch das Abscheiden bestimmter Barrierefwerkstoffe durch geeignete Maßnahmen zu kompensieren. Beispielsweise ist die Beschränkung der thermischen Belastung in anderen Bearbeitungsschritten gefordert, da ein begrenztes „thermisches Budget“ für die Halbleiterstrukturen in der Produktion existiert.

Viele Werkstoffe befinden sich bereits als Barrieren in der Anwendung, weitere werden erforscht. Es ist bei der Analyse von Elektromigrationserscheinungen stets zu beachten, dass die Technologie- und Strukturparameter stark von der jeweilig eingesetzten Werkstoffkombination abhängen.

Geometriabhängige EM-Regeln, wie sie diese Arbeit liefert, gelten immer nur für eine konkrete Technologie. Zur Berücksichtigung von Besonderheiten, die sich durch Werkstoffe und den zugehörigen Herstellungsprozess ergeben, ist für jede Entwurfsregel eine Verifikation notwendig.

5.9 Neue Werkstoffe und Technologien

Zur weitergehenden Unterdrückung von EM bei sinkenden Strukturgrößen und steigenden Stromdichten ist der Wechsel des Leiterwerkstoffs eine mögliche Alternative. Wie in Abschnitt 5.8 gezeigt, lässt sich in absehbarer Zeit kein geeignetes Metall mit höherer EM-Beständigkeit finden als das zur Zeit eingesetzte Kupfer. Deshalb sollen hier neue Lösungen aufgezeigt werden, die eine Abkehr von der klassischen Metallverdrahtung bedeuten.

5.9.1 Kohlenstoffbasierte Lösungen

Insbesondere bieten sich für diese Aufgabe einige Kohlenstoffmodifikationen an, welche teilweise bereits intensiv untersucht wurden. Dazu zählen

1. Kohlenstoffnanoröhren (CNT, *Carbon Nanotubes*),
2. Graphen (Bild 5.32) und
3. Kohlenstoffnanofasern (CNF, *Carbon Nanofibers*).

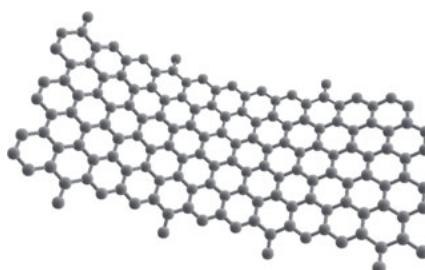


Bild 5.32: Computersimulation einer Graphenstruktur

Kohlenstoffnanoröhren (CNT) sind eines der meist versprechenden Werkstoffe für elektrische Verbindungen in nanoskaligen Aufbauten. Zahlreiche Veröffentlichungen beschreiben CNT als den zukünftigen Leiterwerkstoff [BS06, SB04]. Insbesondere wird dabei die Zuverlässigkeit in hochintegrierten Schaltkreisen in den Vordergrund gestellt [CSX⁺11]. Im direkten Vergleich mit Kupfer schneiden CNT dabei sehr gut ab [AKHA09]. Sie bestehen aus einer oder mehreren Graphen-Schichten, die man sich als zu einer Röhre aufgerollt vorstellen kann. Dementsprechend existieren einwandige (SWCNT, *single walled CNT*)

und mehrwandige (MWCNT, *multi-walled CNT*). Die elektrischen Eigenschaften unterscheiden sich je nach Orientierung der Kohlenstoffebenen in den Röhren. Pauschal lassen sich die einwandigen Röhren in drei Gruppen einteilen, je nach Verlauf der Atombindungen entlang des Umfangs der Röhre (siehe Bild 5.33):

- (a) *armchair*,
- (b) *zig-zag* und
- (c) *chiral*.

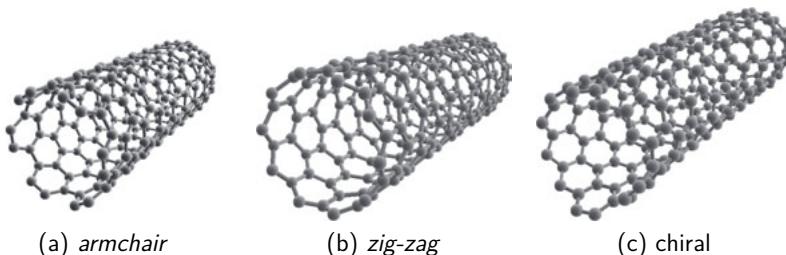


Bild 5.33: Computersimulation verschiedener einwandiger CNT

Es gibt abhängig von der Orientierung halbleitende und metallisch leitende CNT, wobei ein Drittel der möglichen Orientierungen metallisch leitend ist. MWCNT sind fast immer metallisch leitend, weil mit hoher Wahrscheinlichkeit wenigstens eine Wand der Röhre leitfähig ist.

Neben den bekannten dreidimensionalen Strukturen (Kristallgitter) und eindimensionalen Strukturen (z. B. Nanoröhren) waren lange Zeit keine inhärent zweidimensionalen Strukturen bekannt. Dies änderte sich mit der Entdeckung des *Graphens*. Graphen besteht aus den einzelnen Atomlagen des Graphits (siehe Bild 5.32). Die Kohlenstoffatome sind in einem hexagonalen Gitter in der Ebene angeordnet. Aufgrund dieser Struktur ergeben sich außergewöhnliche Eigenschaften, insbesondere mechanische und optische. Gleichzeitig hat Graphen einen sehr geringen elektrischen Widerstand in lateraler Richtung [ST10]. Dieser lässt sich für Verdrahtungen nutzen, indem je nach Größe der Strukturen entweder Leitbahnen aus einzelnen Graphenplättchen zusammengesetzt oder die Graphenschichten strukturiert werden.

Kohlenstoffnanofaser (CNF) sind, ähnlich wie CNT, langgestreckte Objekte. Sie bestehen aus gestapelten Graphenschichten, die eine Platten- oder Kegelform

besitzen. Kohlenstoffnanofasern (CNF) bieten sich deshalb ebenfalls für Verdrahtungen an. CNT können somit als Sonderfall von CNF betrachtet werden, wobei die Graphenebenen parallel zur Längsachse der Faser stehen und die Kegel- in eine Zylinderform übergeht.

Stellvertretend für die verschiedenen Kohlenstoffmodifikationen sollen im Folgenden CNT näher betrachtet werden, da sie neben einer sehr guten Leitfähigkeit auch eine gute Verfügbarkeit haben. Sie sind in vielen Varianten erhältlich, und es liegen bereits anwendungsbezogene Forschungsergebnisse vor.

5.9.2 Eigenschaften der CNT

Metallische CNT besitzen eine hohe thermische und elektrische Leitfähigkeit und gleichzeitig eine große thermische Stabilität, wodurch eine hohe Stromtragfähigkeit erreicht wird (Tabelle 5.5). Gemessen wurden bisher Werte bis zu 10^{10} A/cm^2 für einzelne CNT [BS06].

Tabelle 5.5: Eigenschaften von CNT und Cu im Vergleich [BS06, Bel05, ARW11, MR06, Bei03]

Eigenschaften	CNT	Cu
Mittlere freie Weglänge (nm)	> 1000	40
Maximale Stromdichte (A/cm^2)	$\approx 1 \cdot 10^{10}$	$\approx 1 \cdot 10^6$
Wärmeleitfähigkeit ($\text{W}/(\text{m}\cdot\text{K})$)	5800	385
Wärmeausdehnungskoeffizient ($1/\text{K}$)	$5 \cdot 10^{-6}$	$17 \cdot 10^{-6}$
Elastizitätsmodul (GPa)	940	129
Zugfestigkeit (GPa)	≈ 100	0,2

Theoretisch sind CNT in allen für Leitbahnen relevanten Eigenschaften Kupfer überlegen. Hürden entstehen in der Anwendung, die starke Abweichungen von bisherigen Technologien erfordert. Darüber hinaus weisen die tatsächlich anwendbaren CNT-Strukturen meist deutlich schlechtere Eigenschaften auf. Der theoretische elektrische Widerstand einzelner CNT erhöht sich in CNT-Arrays durch den Kontaktwiderstand deutlich [LYC⁺03, CSX⁺11].

CNT haben einen geringen thermischen Ausdehnungskoeffizienten bei gleichzeitig hoher mechanischer Belastbarkeit auf Zug [MR06]. Diese Eigenschaft kann

dazu genutzt werden, Unterschiede in der thermischen Ausdehnung auszugleichen. Beispielsweise lässt sich durch die Herstellung von Kompositwerkstoffen aus Kupfer und CNT [ARW11] der thermische Ausdehnungskoeffizient an Silizium oder Siliziumoxid angeleichen. In anderen Gebieten, wie bei Lotwerkstoffen zur Kontaktierung von integrierten Schaltkreisen auf Substraten, ist der Zusatz von CNT ebenfalls aus diesem Grund Gegenstand der Forschung [XZK⁺12].

5.9.3 Auswirkungen auf den zukünftigen Layoutentwurf

Die Anwendung von Kohlenstoffnanoröhren im Layoutentwurf lässt sich in Form von Einzel-CNT, CNT-Kompositen [CC08, Cha09] und CNT-Arrays realisieren. Dabei sind teilweise neue Wege bei der Gestaltung von Verdrahtungen notwendig. Während bei der Verwendung von CNT-Kompositen weitgehend mit herkömmlichen Techniken, wie Metallabscheidung und CMP, gearbeitet werden kann, erfordern CNT-Arrays und Einzel-CNT neue technologische Prozesse. Dabei bieten sich CNT-Arrays insbesondere für vertikale Verbindungen (Vias) an. Hier kommen chemische Gasabscheideverfahren, *Chemical Vapor Deposition (CVD)*, zum Einsatz, die meist mit sehr hohen Temperaturen verbunden sind. Hierfür müssen noch Prozesse entwickelt werden, mit denen sich CNT bei geringen Temperaturen erzeugen lassen. Die Leitbahnen sind weiterhin aus Metall oder aus Kompositwerkstoff herzustellen.

Beim Einsatz von CNT entsteht generell das Problem der Anschlüsse an die Umgebung und der Verbindung zu anderen Strukturen sowie untereinander. Werden die Anschlüsse aus Metall gefertigt, besteht die Gefahr eines hohen Kontaktwiderstands. Somit sind die Vorteile des geringen Leitungswiderstands und der hohen Stromtragfähigkeit aufgehoben. Um dieses Problem zu vermeiden, befinden sich zum Teil dotierte CNT und verschiedene Funktionalisierungen und Beschichtungen in Erforschung [CHT⁺12, SBK05].

Es muss unterschieden werden, ob die Verdrahtung vollständig oder nur teilweise mit CNT realisiert wird. Praktisch denkbar wäre der Einsatz von vertikalen parallelen CNT für Vias in Kombination mit Leitbahnen aus Kompositwerkstoff.

Leitbahnen lassen sich derzeit nur schwer aus ausgerichteten CNT herstellen. Hier bringen ungeordnet eingebettete CNT in Metall jedoch den Vorteil

einer Kompensation der thermischen Ausdehnung. Hohe Leitfähigkeit und Beständigkeit gegen Elektromigration sind jedoch nur mit ausgerichteten CNT erreichbar.

Theoretisch ist innerhalb von CNT keine EM möglich, da die Aktivierungsenergie bzw. Bindungsenergie mit mindestens 3,6 eV sehr groß ist. Im Vergleich dazu liegt die Aktivierungsenergie von Kupfer bei ungefähr 1 eV. Außerdem beeinträchtigt jede Fehlstelle in der CNT den ballistischen Stromtransport stark, was zu einer extremen Steigerung der Eigenerwärmung führt. Somit erfolgt bei Überschreitung des maximal zulässigen Stroms eine sofortige Zerstörung der CNT.

5.10 Zusammenfassung

In diesem Kapitel wurden verschiedene Methoden zur Bekämpfung von Elektromigration in zukünftigen integrierten Schaltkreisen vorgestellt. Dazu gehören die Ausnutzung des Bambus-Effekts, der Längen- und Reservoir-Effekte, Anordnungen von Vias, Selbstheilung sowie der Einsatz geeigneter Werkstoffe als Leiter, Dielektrikum und Barriere.

Der Bambuseffekt kann die Lebensdauer einer Leitbahn stark erhöhen, ist jedoch auf zahlreiche Randbedingungen angewiesen. Bevor der Effekt in Kupferleitbahnen wirken kann, muss die Oberflächendiffusion ausgeschaltet sein. Dazu sind geeignete Werkstoffe zu wählen. Hierbei liegt der Fokus auf besonders stabilen Barriereschichten, die die Aktivierungsenergien auf eine hohes Niveau steigern. Außerdem erhöht sich der Leitbahnwiderstand in massiv verkleinerten Technologien durch *Wire Slotting* aufgrund von Streueffekten. Dadurch hebt sich der Vorteil der Bambusstruktur durch Eigenerwärmung wieder auf.

Die Längeneffekte in Kombination mit Via-Effekten (Via-below- und Via-above-Konfiguration) sowie Reservoireffekten haben in nächster Zeit größere Bedeutung. Durch gezielte Steuerung der Verdrahtung mit Bevorzugung kurzer Segmente und Berücksichtigung unterschiedlicher Grenzwerte für das Stromdichte-Länge-Produkt lässt sich die Zuverlässigkeit voraussichtlich stark verbessern. Zusätzlich sind Reservoirs in geeigneten Fällen einzusetzen.

Die Vianordnung bei redundanten Vias oder Viafeldern muss stets beachtet werden, um das Entstehen neuer EM-gefährdeter Stellen im Layout zu vermeiden. Insbesondere treten Viafelder in den stark EM-empfindlichen Versorgungsnetzen auf, weshalb diese für den digitalen Entwurf besonders wichtig sind. Dabei ist die Anordnung der Vias auch im Hinblick auf Reservoirs zwischen den Vias zu optimieren, um eine maximale Lebensdauer bei geringem Flächenbedarf zu erreichen. Aufgrund der konstanten Stromrichtung lassen sich gerade in Versorgungsnetzen Reservoirs anwenden.

Frequenzeffekte, also Selbstheilung und Skineffekt, sind nur zur Klassifizierung von Netzen und Zuordnung von Stromdichtegrenzwerten nutzbar. Dies ist sowohl für die Verdrahtung als auch für die Verifikation von Bedeutung, da für die Netzklassen jeweils unterschiedliche Stromdichtegrenzwerte anzusetzen sind. Bei einem allgemeinen Grenzwert für das gesamte Layout werden

Verdrahtungsressourcen durch Überdimensionierung verschwendet. Der Skineffekt ist in digitalen Schaltungen derzeit und in naher Zukunft nicht wirksam, weil die Frequenzen im Vergleich zur Strukturverkleinerung nur sehr langsam steigen. In analogen Hochfrequenzschaltungen kann der Skineffekt hingegen zukünftig bei Frequenzen über 45 GHz Einfluss auf die Zuverlässigkeit haben [YZZM11].

Neben den bisher genannten Methoden wurde in diesem Kapitel ein Blick in die weitere Zukunft gerichtet. Dabei steht der generelle Wechsel des Leiterwerkstoffs, möglicherweise zu CNT, im Mittelpunkt der Forschung. CNT haben nach bisherigen Erkenntnissen ein großes Potential als Leitbahnwerkstoff. Weitere, anwendungsorientierte Forschung ist notwendig, um sie in den Herstellungsprozess integrierter Schaltkreise einzubinden. Eine weitergehende Charakterisierung von CNT durch Messungen findet im nachfolgenden Kapitel statt.

Insbesondere die hier vorgestellten Längeneffekte (siehe Abschnitt 5.3) und Reservoirs (siehe Abschnitt 5.5) werden im Kapitel 6 einer Simulation und Verifikation unterzogen, um ihre Anwendbarkeit genauer zu untersuchen.

6 Ausgewählte Untersuchungen

Nachfolgend werden einige der im vorangegangenen Kapitel vorgestellten Methoden praktisch untersucht. Sie stützen sich hauptsächlich auf Simulationen, welche teilweise experimentell validiert wurden. Abschnitt 6.1 stellt die Methoden zur Simulation von EM vor und gibt einen Einblick in die verwendeten Modelle. Der Abschnitt 6.2 erläutert die experimentellen Validierungsmethoden, bevor Abschnitt 6.3 die Ergebnisse der Untersuchungen, gegliedert nach den einzelnen Methoden aus Kapitel 5, darstellt.

6.1 Simulationsmethoden

EM ist ein stochastischer Prozess. Alle Ergebnisse, die man aus (deterministischen) Simulationen erhält, sind deshalb als Zufallsgrößen zu betrachten. Diese können nur gemeinsam mit Variablen, die ihre Verteilung beschreiben, sinnvoll zur EM-gerechten Auslegung eines Schaltkreislayouts verwendet werden. Es sind deshalb bei der Modellierung, Simulation und Auswertung Methoden zu benutzen, die die Erfassung der statistischen Verteilung der Ergebnisse erlauben. Alternativ sind Sicherheitsfaktoren anzusetzen, um die Robustheit mit einer bestimmten Wahrscheinlichkeit zu garantieren.

Für die Simulation von EM sind unterschiedliche Abstraktionsebenen möglich. Am nächsten an der physikalischen Gegebenheit ist die Simulation der Bewegung von einzelnen Atomen. Bei Leitbahnmessungen von wenigen Nanometern ist eine relativ geringe Anzahl von Atomen am Prozess beteiligt. In einem Würfel von 5 nm Kantenlänge befinden sich ca. 10 000 Atome. In diesem Fall ist ein solches Modell in angemessener Zeit berechenbar. Allerdings kann es nur Aussagen über eine konkrete Atomanordnung liefern und ist von vielen zufallsbehafteten Größen abhängig. Um eine sinnvolle Aussage für die Zuverlässigkeit zu erhalten, ist deshalb die wiederholte Simulation dieses Modells unter

veränderten Ausgangs- und Randbedingungen notwendig. Die Simulationsergebnisse sind anschließend einer statistischen Auswertung zu unterziehen.

Um die mehrfache Simulation und die nachfolgende Auswertung zu begrenzen, sind Modellvereinfachungen so durchzuführen, dass die statistischen Be trachtungen bereits in die Modellierung einfließen. Eine Möglichkeit, diese Vereinfachungen umzusetzen, ist der Übergang vom Einzelatom zum Kontinuum, das eine Mittelwertbildung über die Einzelatome darstellt. Hierbei kann durch Zerlegung des Volumens in einzelne Elemente ein ähnlicher Effekt erzielt werden wie bei den Atomen (Simulation des Voidentstehungsprozesses), nur dass die Elemente eine statistische Mittelung über mehrere Atome beinhalten [WZDY03].

Zur weiteren Abstraktion wird die Leitbahn insgesamt als homogen angenommen. Dann sind Anomalien, die durch Korngrenzen entstehen, und Randeffekte durch eine statistische Änderung der Werkstoffeigenschaften nachzubilden. Durch diese Abstraktion lässt sich der Rechenaufwand bei der Simulation verringern. Es sind nur die Gleichungen zur Berechnung der Diffusionsvorgänge zu lösen. Dabei kann als Ergebnis lediglich die Ausgangssituation zu Beginn der Voidentstehung erfasst werden. Zur Bestimmung der Lebensdauer ist ein weiteres Modell erforderlich, das aus der anfänglichen Flussdivergenz den Verlauf der Voidentstehung und des Voidwachstums abschätzt.

Wenn der Rechenaufwand noch weiter zu reduzieren ist, lässt sich mit der Diffusionsgleichung auch nur die für die EM verantwortliche Stromdichte bestimmen. Für die Berechnung der Lebensdauer aus der Stromdichte existiert mit der Black'schen Gleichung (siehe Abschnitt 2.1.2) ein relativ einfaches Modell. Dieses Modell hat jedoch starke Einschränkungen. Es ist z.B. nur für gerade Leitbahnsegmente gültig (siehe Abschnitt 2.1.2). Deshalb muss es, insbesondere für die Anwendung in zukünftigen Schaltkreislayouts, angepasst und erweitert werden. Die Berechnung der Lebensdauer ist zu diesem Zweck unter Berücksichtigung von Geometrie und Technologie durchzuführen. Dies kann die Black'sche Gleichung allein nicht leisten.

Zusammengefasst ergeben sich vier Abstraktionsebenen der mathematischen Modellierung von EM:

1. Bewegung von Einzelatomen,
2. transientes Modell der Diffusion,

3. quasistatisches Modell der Diffusion und
4. quasistatische Berechnung der Stromdichte.

Für die zweite bis vierte Abstraktionsebene ist die Diffusions- oder Wärmeleitungsgleichung (siehe auch Abschnitt 2.2.1) in einem kontinuierlichen geometrischen Modell zu lösen. Eine analytische Lösung ist für die in einem Layout auftretenden Geometrien in der Regel nicht möglich. Dies gilt bereits, falls nur die Stromdichte zu berechnen ist. Wenn zusätzlich Besonderheiten wie Fertigungstoleranzen, Randeffekte und der Skineffekt berücksichtigt werden sollen, ist eine analytische Lösung nahezu ausgeschlossen. Deshalb ist ein numerischer Ansatz zu wählen. Hierzu gibt es verschiedene Möglichkeiten. Um das Modell zu diskretisieren, können Finite-Differenzen- (FDM), Finite-Volumen- (FVM) oder Finite-Elemente-Methoden (FEM) eingesetzt werden. Speziell für die Diffusionsgleichung bietet sich das Finite-Elemente- oder das Finite-Differenzen-Verfahren an. Moderne Werkzeuge für die FEM ermöglichen einen Multi-Physik-Ansatz, sodass sie sich für verschiedene Abstraktionsebenen einsetzen lassen [Bro04, Elm16]. Um den Temperaturgradienten oder mechanische Spannungen zu berechnen, ist dieser Multi-Physik-Ansatz hilfreich. Aufgrund der guten Verfügbarkeit und Eignung für die hier benötigten Berechnungen wurde auf die FEM zurückgegriffen.

6.1.1 Stromdichtesimulation mit Finiten Elementen

Bereits für die Berechnung der Stromdichte (vierte Abstraktionsebene) sind für viele geometrische Anordnungen numerische Verfahren nötig. Dabei lassen sich in manchen Fällen zweidimensionale (2D) Modelle nutzen. In der Mehrzahl der Fälle sind jedoch dreidimensionale (3D) Modelle erforderlich. Zwischenlösungen, wie sogenannte Quasi-3D- oder 2,5D-Modelle wurden in der Vergangenheit untersucht und angewendet [JL04]. Diese erlauben aber nur bei relativ großen Metallstrukturen eine ausreichende Präzision der Simulationsergebnisse.

Um dennoch die Modellgröße und somit die Rechenzeit zu beschränken, lassen sich Symmetrien ausnutzen, sodass nur eine Hälfte, ein Viertel oder sogar nur ein Achtel der gesamten Struktur modelliert werden muss. Die in dieser Arbeit betrachteten Strukturen können im günstigsten Fall halbiert werden, da es

sich um asymmetrische Anordnungen in der Ebene oder um Via-Verbindungen handelt.

Als mathematisches Modell findet die Diffusions- oder Wärmeleitungsgleichung zur Berechnung der Stromdichte Anwendung. Dabei dienen ein elektrisches Potential und eine eingeprägte Stromdichte an jeweils einer Begrenzungsfläche des Modells als Randbedingungen (Bild 6.1).

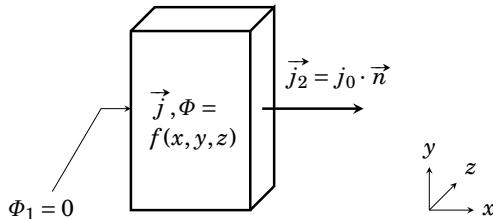


Bild 6.1: Modell zur Stromdichteberechnung mit Randbedingungen an den Begrenzungsflächen ($\Phi_1 = 0$ und $\vec{j}_2 = j_0 \cdot \vec{n}$)

Die inneren Größen (Freiheitsgrade) der Knotenpunkte bzw. Elemente sind das elektrische Potential und die Stromdichte. Grundsätzlich basiert die Berechnung auf dem Ohmschen Gesetz

$$\vec{j} = \sigma \cdot \vec{E}. \quad (6.1)$$

Dabei ist \vec{j} die Stromdichte, σ die elektrische Leitfähigkeit und \vec{E} die elektrische Feldstärke mit

$$\vec{E} = -\text{grad } \Phi, \quad (6.2)$$

wobei Φ das elektrische Potential ist.

Das zu lösende Gleichungssystem ist ein lineares Differentialgleichungssystem erster Ordnung mit einer schwach besetzten Matrix, da nur benachbarte Elemente des vernetzten Modells miteinander in Beziehung stehen.

Für die Bestimmung der Stromdichte und der anderen Triebkräfte (Temperaturgradient und mechanischer Spannungsgradient) genügt eine stationäre Lösung des Gleichungssystems, wobei für jede Triebkraft die Lösung eines neuen Gleichungssystems mit veränderten Randbedingungen erforderlich ist. Im Einzelnen bedeutet dies die Berechnung der Stromdichte, der Wärmeleitung und der mechanischen Verformung. Wenn auch der zeitliche Verlauf der Voidentstehung

simuliert werden soll, ist ein iteratives, transientes Vorgehen notwendig, wobei das Modell in jedem Iterationsschritt zu verändern ist [WZDY03, WCCS05].

Man erhält durch die Simulation das Stromdichte-, das Temperatur- und das mechanische Spannungsfeld der Leitbahn. Aus diesen Feldern lassen sich Aussagen zu Orten mit hohem Risiko der Voidentstehung ableiten. Die Verknüpfung der drei Felder zum atomaren Diffusionsfluss erlaubt eine Aussage zur Geschwindigkeit von Void- und Hillockwachstum. Diese Geschwindigkeit bestimmt wiederum die Lebensdauer der Leitbahn. Dazu muss das kritische Voidvolumen oder ein äquivalenter Parameter bekannt sein.

6.1.2 Besonderheiten herkömmlicher Technologien

Die FEM erlaubt es, mit komplexen Geometrien zu rechnen. Dadurch ist auch die Berücksichtigung von Toleranzen möglich, indem beispielsweise abgerundete Kanten (Bild 6.2) der Leitbahnen oder veränderliche Breiten aufgrund der Lithographie nachgebildet werden. Die letztendlich erstellten Geometriemodelle

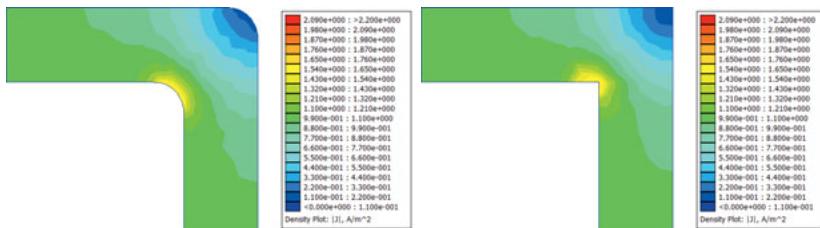


Bild 6.2: Vergleich der Stromdichten mit (links, $|j_{\max}| = 1,8 \cdot j_0$) und ohne Berücksichtigung der Kantenverrundung (rechts, $|j_{\max}| = 2,2 \cdot j_0$)

können nur die mittleren Abweichungen von der in der Maske vorgegebenen Geometrie erfassen. Zusätzlich ist der Einfluss der stochastischen Verteilung der Abweichungen auf das Simulationsergebnis zu untersuchen.

Ein anderes Vorgehen ermöglicht es, Randeffekte und Korngrenzen zu berücksichtigen. Dabei lassen sich die Werkstoffeigenschaften anpassen, um die gesamten Veränderungen einzubeziehen. Die Leitfähigkeit der Leitbahnen wird beispielsweise durch Streuungen der Elektronen an Korngrenzen und in den

Randbereichen vermindert [ITR14, Aro03]. Somit ist die spezifische Leitfähigkeit des Kupfers abhängig vom Leitbahnquerschnitt. Die durch diese Vereinfachung einfließenden Modellfehler sind zu untersuchen, um den Einfluss auf die abgeleiteten Aussagen abzuschätzen.

6.1.3 Simulation neuer Technologien

Aufgrund des Aufbaus von CNT mit sehr stabilen kovalenten Bindungen (Atombindungen) ist EM wie in Metallen nicht möglich. Das Herauslösen einzelner Atome aus dem sehr stabilen Bindungsverhältnis führt in der Regel zur sofortigen Zerstörung der gesamten CNT. Neben ihrer langgestreckten Form besitzen sie eine anisotrope Leitfähigkeit, wodurch die Modellierung anspruchsvoller wird. Interessant im Sinne der EM ist hauptsächlich der Einfluss der Nanostrukturen auf die Stromverteilung in der umgebenden Matrix bzw. in den kontaktierten Metallen. Da man im Normalfall mehrere parallele CNT einsetzt, ist daneben der Einfluss des Versagens einzelner Nanostrukturen zu untersuchen.

Die Simulation kann entweder mit der FEM und ergänzten eindimensionalen Elementen für die CNT oder mit alternativen Simulationsverfahren durchgeführt werden. Dazu ist in der Regel eine zufällige Anordnung der CNT zu erzeugen und in das Modell zu überführen. Die Stromdichteverteilung lässt sich durch Überlagerung des Netzes der isotropen Matrix und des anisotropen CNT-Netzes berechnen.

6.2 Versuchsmethoden der experimentellen Validierung

Da es sich bei der EM um eine Langzeitausfallscheinung handelt, sind Langzeituntersuchungen zur Messung erforderlich. Unter realistischen Einsatzbedingungen würden diese Langzeitversuche so lange dauern wie die gewünschte Lebensdauer. Aufgrund der angestrebten Lebensdauer integrierter Schaltkreise von mehreren Jahren lassen sich diese Messungen nicht in den Entwurfsprozess integrieren. Um die Messzeit zu verkürzen, sind deshalb Änderungen an den

Versuchsbedingungen vorzunehmen. Für einige Prozesse sind die Abhängigkeiten von den Versuchsbedingungen bekannt. Beispielsweise hängt die Diffusion von der Temperatur ab. Der Zusammenhang ist dabei ähnlich der Arrhenius-Gleichung für chemische Reaktionen [AB98]:

$$\ln k_v = \ln A - \frac{E_a}{RT}. \quad (6.3)$$

Hier bezeichnen k_v den Geschwindigkeitskoeffizienten, A und E_a die Arrhenius-Parameter, wobei A der Frequenzfaktor und E_a die Aktivierungsenergie der Reaktion sind, R die Gaskonstante und T die Temperatur. Die Gaskonstante ist das Produkt aus der Avogadrokonstante N_A und der Boltzmannkonstante k . Für die Diffusion und somit auch für die EM gilt die Temperaturabhängigkeit

$$D = D_0 \cdot \exp\left(-\frac{E_a}{RT}\right), \quad (6.4)$$

(siehe auch Gleichung (2.11)), wobei D die Diffusionskonstante, D_0 eine werkstoffabhängige Konstante und E_a die Energiebarriere für die Diffusion ist. Durch eine Temperaturerhöhung lässt sich die Diffusion beschleunigen und somit die Messzeit verkürzen.

Außerdem ist durch die Black'sche Gleichung (siehe Abschnitt 2.1.2) ein Zusammenhang zwischen Stromdichte und Lebensdauer hergestellt. Deshalb kann auch durch Erhöhung der Stromdichte bzw. des Stroms eine zeitliche Beschleunigung der Messung erreicht werden. Allerdings ist dabei zu beachten, dass sich durch Verändern der Stromdichte auch der Ausfallmechanismus ändern kann. Das ist insbesondere unter Beachtung der Längeneffekte (siehe Abschnitt 5.3) der Fall, weil durch das Produkt jL eine Grenze zwischen unbegrenzt haltbaren und durch EM zerstörbaren Segmenten definiert ist. Darüber hinaus kann sich das Ausfallverhalten bei hohen Stromdichten durch Eigenerwärmung verändern. Deshalb lässt sich der Strom nur begrenzt zur Beschleunigung der Messungen verwenden. Generell ist für die Bestimmung des tatsächlichen Beschleunigungsfaktors entscheidend, wie einzelne Teilprozesse (EM, mechanische Spannungsausbildung, Eigenerwärmung, Voidentstehung und Voidwachstum) auf die Erhöhung der Temperatur reagieren.

Zusammenfassend sind vorrangig Temperatur, Strom und Zeit für die experimentelle Validierung von Bedeutung. Außerdem wird ein Kriterium für die

Bewertung des Zustands der Teststruktur benötigt. Dies ist in der Regel der elektrische Widerstand. Der Messaufbau muss deshalb Folgendes ermöglichen:

1. Einstellung und Messung der Temperatur des Messobjektes,
2. Vorgabe eines konstanten Stroms und
3. Messung der Spannung in Abhängigkeit von der Zeit.

Die Anforderungen werden durch einen geeigneten Messaufbau (Bild 6.3) realisiert. Dieser besteht aus einer temperaturgeregelten beheizbaren Versuchskammer, zwei Strom- und Spannungsquellen und einem mehrkanaligen Spannungs- und Temperaturmessgerät. Die Kontaktierung der Teststrukturen erfolgt durch Bonddrähte auf ein Substrat (z. B. eine Leiterplatte, Bild 6.4).

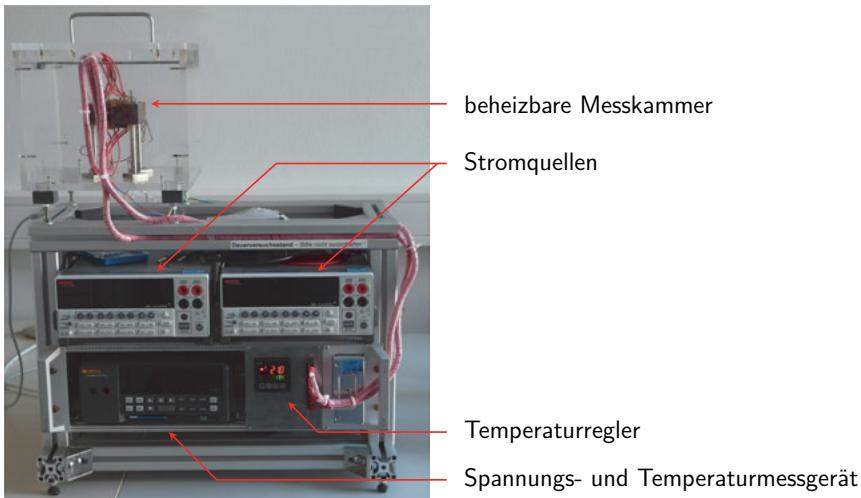


Bild 6.3: EM-Versuchsstand am Institut für Feinwerktechnik und Elektronik-Design (IFTE) der TU Dresden

Für die Messung an EM-Teststrukturen sind mehrere Szenarien möglich. Die einfachste, aber auch zeitaufwendigste Variante ist die Messung der Zeit, bis ein vorher definierter Fehler (Leitbahnunterbrechung oder konkrete Widerstandserhöhung) eintritt [LDP⁺09, FMC⁺12]. Dabei lässt sich die Lebensdauer des Testobjekts unter beschleunigten Bedingungen direkt messen. Daneben kann ein Strom für eine vorgegebene Zeit eingeprägt werden, anschließend ist die

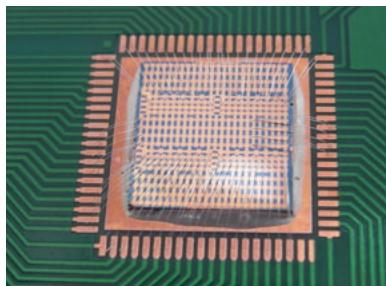


Bild 6.4: EM-Teststrukturen (Kupfer auf Silizium) auf eine Leiterplatte geklebt und durch Kupferbonddrähte kontaktiert

Veränderung der Struktur festzustellen. Dazu sind meist aufwendigere Analyseverfahren, z. B. die Raster-Elektronen-Mikroskopie (REM), notwendig. Als Ergebnis erhält man nur eingeschränkte Aussagen zur Lebensdauer, jedoch ist die Lage der Schäden messbar.

Eine allen Messungen unter erhöhten Temperaturen gemeinsame Herausforderung, ist die korrekte Bestimmung der Temperatur des Messobjektes. Die Temperatur der Leitbahn wird von der Temperatur der Heizung, der Eigenerwärmung und der Wärmeabgabe an die Umgebung beeinflusst. Verschiedene Ansätze existieren dazu, darunter die Messung des Widerstands in benachbarten Leitbahnen, die Integration eines Thermoelements in der Umgebung der Leitbahn und die Messung per Halbleiter-Temperatursensor im Substrat. Die beiden letztgenannten Varianten konnten aufgrund fehlender technologischer Möglichkeiten nicht umgesetzt werden, die Widerstandsmessung ergab nicht die erforderliche Präzision. Aus diesem Grund greift diese Arbeit auf ein modellbasiertes Verfahren zurück oder vernachlässigt die Eigenerwärmung.

Die Validierung von Simulationen zur EM durch Lebensdaueruntersuchungen ist kompliziert. Die Triebkräfte der Diffusion, Stromdichte, Temperaturgradient und mechanischer Spannungsgradient, lassen sich nicht direkt messen. Auch sind der Prozess der Voidentstehung und die Lebensdauer aufgrund der akkumulierenden Fehler bei der iterativen Berechnung und großer stochastischer Unsicherheiten nur schlecht simulierbar. In dreidimensionalen Strukturen lassen sich keine Stromdichten messen, sondern nur die Wirkungen (Schäden). Es müssen deshalb entweder umfangreiche Messungen durchgeführt und statistisch ausgewertet werden oder einfache Korrelationen zwischen Simulation

und Messung sind heranzuziehen. Eine mögliche Korrelation ist der Ort der Voidentstehung und der Ort der maximalen Divergenz des atomaren Flusses. Die Prüfung der Korrektheit der Stromdichte kann durch Messung der Potentialdifferenz zwischen verschiedenen Punkten einer stromdurchflossenen ebenen Leitbahn erfolgen. Dabei finden die Gleichungen (6.1) und (6.2) zur Bestimmung der Stromdichte aus der Potentialdifferenz Anwendung.

6.3 Ergebnisse der Untersuchungen

6.3.1 Längeneffekte

Die Messungen zu Längeneffekten finden häufig an Blech-Teststrukturen (siehe Bild 5.9) statt. Diese bestehen aus einer Reihenschaltung unterschiedlich langer Streifen des zu untersuchenden Metalls auf einer Leitbahn aus einem Werkstoff mit geringerer Leitfähigkeit. Die Streifen sind dabei in der Länge gestaffelt, so dass beobachtet werden kann, ab welchem Stromdichte-Länge-Produkt Schäden entstehen.

Die Messung des Produkts jL gilt stets nur für eine konkrete Technologie und Leitbahnbreite, wobei die Unterschiede innerhalb einer Technologie gering sind.

Um diesen Versuch zu simulieren, ist neben der Simulation der Stromdichte eine mechanische Simulation zur Ermittlung der mechanischen Spannungen notwendig. In dieser Arbeit wird die Stromdichte in eine Kraft übersetzt, die auf die Atome der Leitbahn wirkt. Diese Kraft dient als Randbedingung für die (linear elastische) mechanische Berechnung. Von Interesse ist dabei der hydrostatische Druck p , der sich aus der *Spur*, also der Hauptdiagonalen, des Spannungstensors

$$T = \begin{pmatrix} \sigma_x & \tau_{yx} & \tau_{zx} \\ \tau_{xy} & \sigma_y & \tau_{zy} \\ \tau_{xz} & \tau_{yz} & \sigma_z \end{pmatrix} \quad (6.5)$$

ergibt, wobei σ_i die Normalspannungen und τ_{ij} die Schubspannungen bezeichnen. Somit ist der Druck

$$p = -\frac{1}{3} \cdot \text{Spur } T = -\frac{1}{3} \cdot (\sigma_x + \sigma_y + \sigma_z). \quad (6.6)$$

Für die Simulation wurden mehrere Modelle mit unterschiedlichen Streifenlängen erstellt. Im Bild 6.5 ist das vernetzte Modell für eine ausgewählte Länge dargestellt. Neben dem Substrat ist im Modell eine dielektrische Umhüllung der Struktur berücksichtigt, die das Bild nicht zeigt.

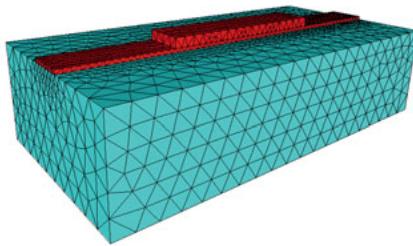


Bild 6.5: FE-Modell einer Blech-Struktur auf einem Substrat, Teststruktur in roter Farbe, Dielektrikum nicht dargestellt

In den Simulationen kann in Abhängigkeit von der Länge ein veränderlicher Gradient der mechanischen Spannung bzw. des hydrostatischen Drucks festgestellt werden (Bild 6.6). Den Gleichungen (2.6) und (2.8) zufolge ist der Gradient des Drucks mit der Stromdichte zu vergleichen, um eine Aussage über die Netto-Diffusion zu bekommen. Bei einem Gleichgewicht zwischen EM und Stressmigration sind Stromdichte und Gradient des Drucks bis auf konstante Faktoren indentisch. Die Segmentlänge, bei der der Blech-Effekt wirkt, ist dann erreicht, wenn das Gleichgewicht eintritt. Ist der berechnete mechanische Spannungsgradient größer als die durch die Stromdichte induzierte Diffusion, stoppt die Diffusion tatsächlich schon bevor die berechnete mechanische Spannung erreicht ist. Durch Gleichsetzen der Gleichungen (2.6) und (2.8) für die beiden Migrationsarten EM und Stressmigration erhält man

$$-\frac{Dc}{kT} \cdot \varrho \cdot \vec{j} \cdot z^* \cdot e = \frac{Dc}{kT} \cdot \Omega \cdot \text{grad} \sigma \quad (6.7)$$

$$-\varrho \cdot \vec{j} \cdot z^* \cdot e = \Omega \cdot \text{grad} \sigma. \quad (6.8)$$

Für die konkrete Berechnung von Zahlenwerten werden die Parameter c , k , T , D_0 , z^* , e , ϱ , \vec{j} , Ω und $\text{grad} \sigma$ benötigt. Davon sind k und e Naturkonstanten. Die Variablen c , T und D_0 sowie der temperaturabhängige Term $\exp(-E_a/kT)$ kürzt

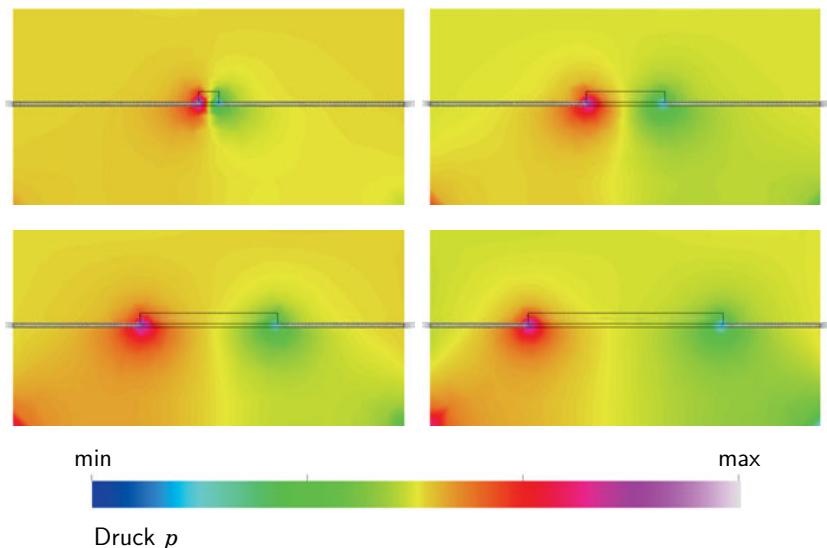


Bild 6.6: Darstellung des hydrostatischen Drucks bei Erreichen der maximal zulässigen mechanischen Spannung für die Längen 10 (links oben), 40 (rechts oben), 70 (links unten) und 100 μm (rechts unten). Sichtbar ist der sinkende Druckgradient mit zunehmender Länge, der für die verminderte Beständigkeit gegen EM verantwortlich ist, da eine geringere Stressmigration zur Kompensation zur Verfügung steht.

sich beim Gleichsetzen heraus, sodass nur noch z^* , ρ und Ω als zu ermittelnde Parameter verbleiben. Die Größen \vec{j} und $\text{grad} \sigma$ sind in der Simulation zu berechnen.

Die Konstanten und Variablen lassen sich folgendermaßen bestimmen:

- $z^* = -5$ für Kupfer, gemessen bei $0,9 \cdot T_S$ (T_S ist die Schmelztemperatur) [CS11],
- ρ aus [ITR14], siehe Tabelle 6.1,
- Ω ist das atomare Volumen von Kupfer [Tho08]. Man kann es nach [SW96] berechnen:
 - Atomradius $r = 1,28 \text{\AA}$
 - Kantenlänge der Elementarzelle $a_{\text{kffz}} = 4 \cdot r / \sqrt{2}$
 - Das kubisch flächenzentrierte Gitter (kffz) von Kupfer besitzt 4 Atome pro Elementarzelle.

- Dann ist $\Omega = 1/4 \cdot (4 \cdot r/\sqrt{2})^3 = 4\sqrt{2} \cdot r^3 = 11,863 \text{ Å}^3 = 1,1863 \cdot 10^{-29} \text{ m}^3 = 1,1863 \cdot 10^{-23} \text{ cm}^3$.
- Zum Vergleich: Die Ladungsträgerdichte im Metall (ca. ein Elektron pro Atom) liegt in der Größenordnung $10^{23}/\text{cm}^3$, was näherungsweise dem Kehrwert von Ω entspricht [HG61].
- $e = 1,602\,177\,33 \cdot 10^{-19} \text{ As}$ [Kuc95]
- $k = 1,380\,658 \cdot 10^{-23} \text{ J/K}$ [Kuc95].

Tabelle 6.1: Entwicklung des spezifischen elektrischen Widerstands ρ und des erforderlichen Druckgradienten $|grad p|$ normiert auf die Leitbahnbreite W von Leitbahnen der Ebenen Metal 1 bis 6 durch Elektronenstreuung und den Einfluss von Barrieren, aus [ITR14]. Bei gleichbleibender erlaubter mechanischer Spannung sinkt die Blech-Länge stärker als die Segmentlängen (siehe Abschnitt 5.3.2) in den Schaltkreisen.

Jahr	2014	2016	2018	2020	2022	2024	2026	2028
Metal Raster in nm	64	57	45	36	28	22	18	14
ρ in $\mu\Omega \cdot \text{cm}$	4,62	4,77	5,41	6,35	7,43	8,75	10,10	11,41
$ grad p \cdot W$ in MPa	1,69	1,67	1,89	2,01	2,08	2,46	2,78	2,90

Zur Analyse des Blech-Effekts sind die Stromdichte und der aufgrund des Stofftransports hervorgerufene mechanische Spannungs- bzw. Druckgradient zu bestimmen. Der Ursprung der mechanischen Spannung ist dabei der Stofftransport zwischen den Orten in der Leitbahn, an denen die Divergenz des Diffusionsflusses ungleich Null ist. Der Diffusionsfluss ist in homogenen Medien proportional zur Stromdichte. Weil das Stromdichtefeld keine Divergenz aufweist, liegen die Orte mit Divergenz an den Übergängen zwischen verschiedenen Werkstoffen bzw. an Inhomogenitäten innerhalb der Leitbahn, wie beispielsweise Änderungen der Korngröße. In gradlinigen, homogenen Leitbahnen ist keine aufwendige Simulation notwendig, da Stromdichte und Druckgradient im Gleichgewichtsfall über die gesamte Länge der Leitbahn näherungsweise konstant sind. Es lässt sich daher die bekannte Gleichung (5.1) für den Blech-Effekt nutzen. Die wichtigste Unbekannte ist dabei die zulässige mechanische Spannung, bei der gerade noch kein Void entsteht. Sie ist stark werkstoff- und technologieabhängig und muss experimentell bestimmt werden.

In Bild 6.7 ist technologieabhängig dargestellt, welche EM-robusten Segmentlängen allein durch den Längeneffekt erreichbar sind. Dabei ist die ITRS die Basis der Berechnungen. Die darin maximal prognostizierte Stromdichte wird hierbei

angenommen. Es lässt sich erkennen, dass die absolute Länge stark sinkt. Wenn man diese Länge ins Verhältnis zum Raster der Verdrahtung setzt, kann man erkennen, dass die kritische Länge stärker sinkt als die Segmentlänge. Das Raster der Verdrahtung ist nahezu proportional zur mittleren Segmentlänge, weil die Längen der überwiegenden kurzen Segmente vom Abstand der Transistoren zueinander abhängen. Daraus folgt, dass die Anzahl der Netze, die vom Längeneffekt profitieren, mit sinkenden Strukturgrößen abnehmen. Bei größeren Längen oder Stromdichten (bei bis zu 5 % der Netze, siehe Bild 5.11) sind weitere Maßnahmen zu ergreifen. Beispielsweise sind Reservoirs einzusetzen (siehe nachfolgender Abschnitt 6.3.2).

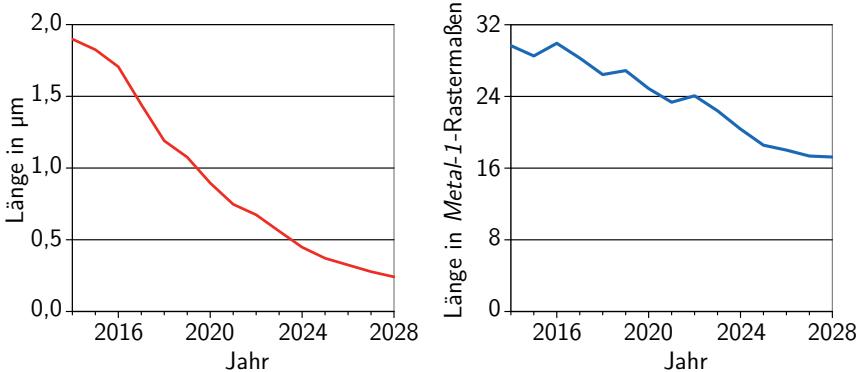


Bild 6.7: Segmentlänge, bis zu der der Längeneffekt allein für die EM-Robustheit ausreicht; absolut in Mikrometer (links) und relativ in Vielfachen des Verdrahtungsrasters (rechts) abhängig von der jeweils aktuellen Technologie, berechnet aus Werten der ITRS [ITR14] und unter der Annahme einer maximalen mechanischen Spannung von 100 MPa. Für größere Längen oder Stromdichten sind weitere Maßnahmen notwendig.

Vom Verhalten linearer Segmente lässt sich nicht pauschal auf das Zusammenspiel verbundener Segmente in einem Verdrahtungsnetz einer Metallisierungsebene schlussfolgern. Studien, wie die von Chang u. a. [CCT⁺06] legen nahe, dass im Gegenteil das Verhalten von verknüpften Segmenten sehr stark von dem einzelner abweichen kann. Dazu sind sowohl die Stromdichten als auch die mechanischen Spannungen an den Verknüpfungspunkten der Segmente zu berücksichtigen. Wei u. a. [WHRMT08] untersuchen die Effekte durch das Verbinden mehrerer Segmente. In [HGZ⁺06] wird darüber hinaus versucht, die Betrachtung der Längeneffekte mit Hilfe des hydrostatischen Stresses auf ganze

Netze und schließlich auf den gesamten Schaltkreis auszudehnen. Die Betrachtung verknüpfter Segmente steht in engem Zusammenhang zu der Wirkung von Reservoiren (siehe Abschnitt 6.3.2). Zur Untersuchung des Effekts werden zwei verbundene Segmente mit unterschiedlichen Strömen beaufschlagt, um die gegenseitige Beeinflussung der Segmente in Bezug auf die prognostizierte Lebensdauer zu bestimmen. Wichtige Randbedingungen für diese Untersuchung sind

- die Länge des betrachteten Segments,
- die Länge des verknüpften Segments,
- das Verhältnis der beiden Ströme in den Segmenten,
- die mechanische Einspannung des Segments in das Dielektrikum und
- die vorhandenen mechanischen Randbedingungen, d. h. die äußeren Spannungen.

In der Veröffentlichung [HRMC08] wird das Prinzip vorgestellt, äquivalente Segmentlängen für Segmente mit verbundenen Reservoiren oder Verbindungen zu anderen Segmenten zu bestimmen.

Im Gegensatz zur Stromdichte als treibende Kraft für die EM breitet sich der Druck, die treibende Kraft der Stressmigration (SM), auch im umgebenden Isolator aus. Im stationären Zustand gleichen sich EM und SM aus, sodass die Summe des Diffusionsflusses Null ist. Dazu muss sich eine Druckverteilung in der Umgebung des Leitbahnsegments einstellen, die diese Bedingung erfüllt. Wenn ein stationärer Zustand existiert, bei dem keine Verletzung der mechanischen Randbedingungen (maximale Zug- oder Druckspannung im Werkstoff oder in einer Grenzfläche) auftritt, so kann die angenommene Stromdichte in diesem Segment wahrscheinlich nicht zu einem Ausfall führen; „wahrscheinlich“ deshalb, weil Randbedingungen, die in diesem Modell nicht berücksichtigt sind, einen Ausfall begünstigen können. Außerdem ist in dem stationären Modell nicht garantiert, dass dieser Zustand allein durch EM und SM erreicht werden kann.

Ein transientes Modell, welches den gesamten Prozess vom Ausgangszustand bis zum stationären Zustand berechnet, kann die Robustheit eines Segments mit etwas größerer Sicherheit garantieren. Aufgrund der wesentlich längeren Rechenzeit und der großen verbleibenden Unsicherheiten durch den Einfluss

von Anfangsbedingungen und statistischen Abweichungen im Aufbau der Metallstrukturen ist der Einsatz eines solchen Modells in der Schaltungsanalyse jedoch nicht angebracht bzw. ökonomisch nicht sinnvoll.

Zusammenfassend ist festzustellen, dass die bisher vorhandenen Modelle für die Elektromigration nicht ausreichend sind, um die in Zukunft bedeutender werdenden Längeneffekte abzubilden.

6.3.2 Reservoirs

Die Wirkung von Reservoiren lässt sich simulieren, indem zunächst das jeweils zulässige Voidvolumen (siehe Abschnitt 5.5) bestimmt wird. Dazu ist abhängig von der geometrischen Anordnung des Reservoirs das mittlere Volumen zu berechnen, bei dem ein ausreichender Restquerschnitt der Leitbahn erhalten bleibt. Dieses Volumen ist stark von stochastischen Prozessen abhängig, da das konkrete Voidwachstum von vielen Parametern, wie beispielsweise dem Verlauf von Korngrenzen oder der Werkstoffzusammensetzung an der Grenzfläche, beeinflusst wird. Außerdem ist die Diffusion selbst ein stochastischer Prozess.

Um die Wirkung von Reservoiren zu verstehen, ist die Kenntnis der Triebkräfte für EM und Stressmigration notwendig. Die Stromdichte als Triebkraft der EM lässt sich mit der FEM berechnen. In [WGT⁺08] wird die Berechnung der mechanischen Spannungen in verbundenen Segmenten und somit auch in Reservoiren dargestellt. Die Veröffentlichung [WHRMT08] beschreibt einige Versuche, die Lebensdauer verschiedener Anordnungen zu messen. Dabei sind neben Reservoiren auch stromdurchflossene Segmente berücksichtigt.

Die Simulation selbst von Strukturen mit Reservoiren (Bild 6.8) kann analog zu den Strukturen für Längeneffekte durchgeführt werden, wobei die Simulation von Stromdichte und mechanischen Spannungen simultan erfolgt. Weitere



Bild 6.8: FE-Modelle mit unterschiedlich großen Reservoiren in der oberen Metall-ebene

Randbedingungen sind zu berücksichtigen, da die Wirkung von Reservoiren insbesondere dann zum Tragen kommt, wenn durch EM bereits Voids erzeugt wurden. Dabei ist an den Orten größter Zugspannung der hydrostatische Druck auf Null zu setzen, um ein Void im Modell nachzubilden. Zusätzlich ist jedoch eine Abschätzung notwendig, welche geometrische Gestalt und Größe das Void hat. Unterschiedliche Voidgeometrien verändern den Restquerschnitt der Leitbahn verschieden stark. Dementsprechend führen sie zu unterschiedlichen Grenzvolumina. Im Bild 6.9 sind verschiedene Modelle zur Void-Gestalt dargestellt.

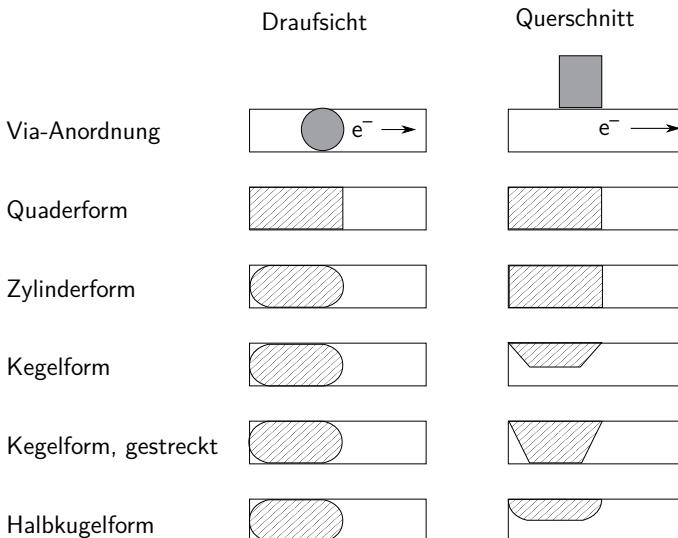


Bild 6.9: Verschiedene vereinfachte Voidformen im Modell mit unterschiedlichen Volumina beim Ausfall der elektrischen Verbindung zum (zylindrischen) Via. Die Bezeichnungen stehen für die Grundform des Voids, das ohne Reservoir direkt unter dem Via entstünde.

In einigen dieser Gestaltmodelle nimmt das Void weniger als die Hälfte des verfügbaren Reservoirvolumens ein, wenn die elektrische Verbindung bereits unterbrochen wird. Dieser Fall kann insbesondere dann eintreten, wenn die Voidsentstehung bevorzugt an der Metalloberfläche abläuft, siehe Abschnitt 5.8.

Zur Vereinfachung kann eine Mittelwert- oder eine Worst-Case-Betrachtung erfolgen, um eine Annahme der Voidgestalt zu treffen. Somit ist die Dimensio-

nierung der Reservoir mit einer bestimmten Sicherheit robust, wenn in den Simulationsergebnissen keine unzulässig hohen mechanischen Belastungen im stationären Zustand auftreten. Als Näherung für das Voidvolumen kann die Größe des Reservoirs dienen, wobei sich das tatsächliche Voidvolumen V durch einen Faktor s vom Volumen des Reservoirs unterscheidet. Somit ist

$$V = s \cdot W \cdot L_{\text{Reservoir}} \cdot t \quad (6.9)$$

und das kritische Voidvolumen

$$V_{\text{krit}} = s_{\text{krit}} \cdot W \cdot L_{\text{Reservoir}} \cdot t, \quad (6.10)$$

wobei W die Leitbahnbreite, $L_{\text{Reservoir}}$ die Länge des Reservoirs und t die Schichtdicke der Metallebene ist. Für $s_{\text{krit}} = 1$ ist die maximal erlaubte Größe ohne Beanspruchung des Segments angenommen, das heißt, das gesamte Volumen des Reservoirs wird vom Void beansprucht. Somit verringert jeder weitere Stofftransport den verfügbaren Querschnitt des Leitbahnsegments, was bis zu einem bestimmten Maß noch zulässig sein kann. Demnach ist die Bedingung $s_{\text{krit}} > 1$ in einigen Fällen erlaubt. Da jedoch zunächst ein einfaches Ausfallkriterium angesetzt werden soll, ist in dieser Betrachtung die Grenze bei $s = 1$, d. h. das Void nimmt genau das Volumen des Reservoirs ein.

In der Simulation wird davon ausgegangen, dass sämtliche Atome, die sich vor der EM-Belastung im Voidvolumen befanden, über das verbliebene Leitbahnvolumen verteilt sind. Somit werden zunächst die Leerstellen im Atomgitter besetzt, und letztendlich findet eine Volumenzunahme statt. Dadurch bildet sich ein erhöhter Druck an dem dem Void gegenüberliegenden Ende des Segments aus. Der sich ausbildende Druck hängt also von dem Verhältnis zwischen Voidgröße und Segmentlänge ab. Abhängig von der Defektdichte bzw. der Dichte der Leerstellen im Leiterwerkstoff kann ein unterschiedlich großes Voidvolumen durch Besetzung von Leerstellen kompensiert werden. Die sich einstellende mechanische Spannung hängt schließlich noch zusätzlich von der mechanischen Nachgiebigkeit der Umgebung des Segments ab. Je geringer die Nachgiebigkeit ist, desto kleiner ist das Voidvolumen, bei dem sich bereits eine ausreichende Rückdiffusion in Gang setzt. Da die Diffusion durch EM direkt proportional zur Stromdichte und die Rückdiffusion proportional zum Druckgradienten ist, lässt sich der resultierende Druck durch Anwenden der Randbedingungen durch das Void ($p = 0$) und Integration des Druckgradienten bestimmen.

Entscheidend für die Stabilität des Segments sind dabei die Maxima des Drucks jeweils in den Gebieten unterschiedlich zulässiger Zugspannungen (Bild 6.10). Beispielsweise ist der Grenzwert an einer Grenzfläche zwischen unterschiedlichen Werkstoffen, zwischen Metall und Diffusionsbarriere oder Dielektrikum, in der Regel geringer als innerhalb des Metalls, an Korngrenzen oder gar innerhalb eines Kristallits. Nur wenn in keiner der Domänen eine Überschreitung des Grenzwertes festzustellen ist, kann die Anordnung als EM-robust angesehen werden. Als Ergebnis der Simulation bekommt man eine Aussage darüber, für welche Stromdichte eine bestimmte Reservoirgröße ausreichende Robustheit gewährleistet, weil ohne Überschreitung von Grenzwerten der mechanischen Spannungen ein stabiles Gleichgewicht des atomaren Flusses eintritt. Lässt sich das Gleichgewicht nicht unter diesen Bedingungen erreichen, so ist das Voidvolumen zu verändern bzw. es sind weitere Randbedingungen einzuführen.

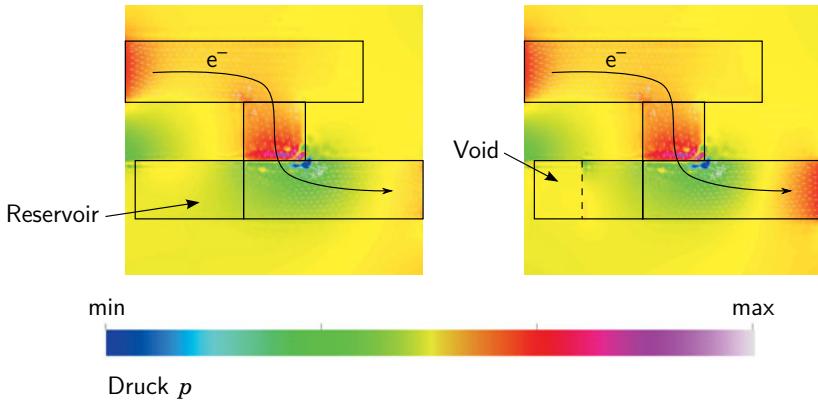


Bild 6.10: FE-Simulationsergebnis für den Druck in der Nähe eines Reservoirs ohne (links) und mit Voidbildung (rechts). Die mechanischen Zugspannungen werden durch die Voidbildung und die Druckspannung von der Anodenseite (roter Bereich ganz rechts im Bild) vermindert.

Idealerweise wird jedoch nur eine Simulation pro Struktur durchgeführt, an der abgelesen werden kann, ob diese unter den ungünstigsten Bedingungen noch ausreichend robust ist. Da die Simulation nur für eine bestimmte Stromdichte erfolgt, variiert die Gleichgewichtslage normalerweise im Betrieb der Schaltung. Durch stochastische Prozesse kann deshalb trotz in der Simulation gezeigter Robustheit ein dauerhafter Betrieb ohne Lebensdauerbegrenzung des Segments nicht garantiert werden. Zusätzlich ist aufgrund der Stromrichtungs-

abhängigkeit der Reservoir eine Untersuchung des Verhaltens bei umgekehrter Stromrichtung oder eine vorgegebene Stromrichtung im Betrieb des Schaltkreises sicherzustellen.

6.3.3 Kohlenstoffnanoröhren

Wie bereits in Abschnitt 5.9 erwähnt, handelt es sich bei Kohlenstoffnanoröhren (CNT) um neue Werkstoffe, die in Zukunft metallische Leitbahnen ersetzen können. Dazu ist eine teilweise Abkehr von den bewährten Technologien notwendig. Die Untersuchungen an CNT sollen einen Ausblick auf eine mögliche Technologieentwicklung geben.

Zum Vergleich der Fähigkeiten von CNT mit herkömmlichen Kupferleitbahnen konnten einige Messungen an Teststrukturen durchgeführt werden. Die dazu verwendete Struktur besteht aus mehreren Einzel-CNT, die per Dielektrophorese¹ zwischen zwei Elektroden (Bild 6.11) eingebracht wurden. Dabei ist der Abstand zwischen den Elektroden größer als die Länge einzelner CNT. An der elektrischen Verbindung sind somit mehrere CNT an der Stromleitung beteiligt. Der Übergangswiderstand zwischen ihnen ist nicht vernachlässigbar.

Die Messergebnisse in Bild 6.12 zeigen das Ausfallverhalten unter Überlastung. Da mehrere CNT zwischen den Elektronen liegen (auch parallel), kann der Strom nach einem Ausfall durch die verbliebenen bei höherem Gesamtwiderstand übernommen werden. In der Messung mit linear steigender Spannung zeigt sich, dass der Widerstand bei Überschreiten eines bestimmten Stroms plötzlich abfällt. Dieses Verhalten lässt sich nur durch das plötzliche „Durchbrennen“ einzelner CNT erklären. Dabei erfolgt ein Sprung von durchschnittlich $6,5 \mu\text{A}$. Demnach floss mindestens ein Strom in dieser Größe durch die ausgefallene CNT. Bei einem mittleren Durchmesser von 1 nm für eine einwandige CNT entspricht dies einer Stromdichte von $8,3 \cdot 10^8 \text{ A/cm}^2$. In der Literatur sind vergleichbare Werte (10^9 A/cm^2) angeführt [SB04]. Kupfer zeigt bereits ab 10^6 A/cm^2 EM-Schäden.

Die Lücke zwischen den Elektroden ist $3 \mu\text{m}$ breit. Bei einem gemessenen minimalen Widerstand von $890 \text{ k}\Omega$ und einer angenommenen Anzahl (aus dem

¹ein Verfahren zur gezielten Anlagerung und Ausrichtung von CNT durch ein inhomogenes elektrisches Feld unter Ausnutzung des Dipolmoments

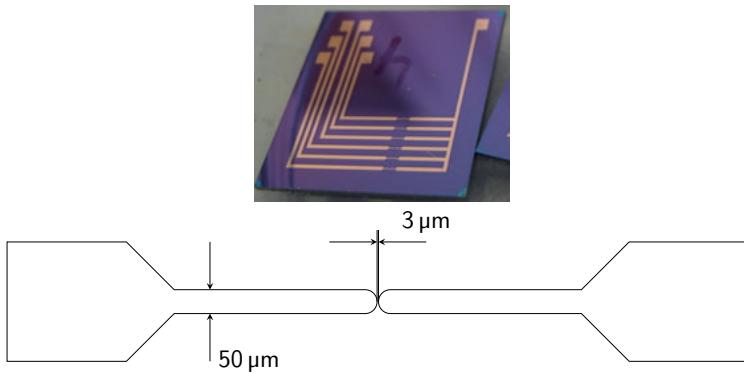


Bild 6.11: Chip (oben) und Elektrodenanordnung (unten) für die Messung der CNT. Letztere liegen auf der Substratoberfläche zwischen den Elektroden und werden durch Adhäsion festgehalten. Radius der Elektroden: 25 μm , Abstand der Elektroden: 3 μm . Durch Anlegen einer Spannung mit einer Source Measure Unit (SMU) an den Pads kann die Strom-Spannungs-Kennlinie gemessen werden.

Ausfallverhalten) von fünf parallelen Strompfaden ergibt sich ein mittlerer spezifischer Widerstand von $1,2 \cdot 10^{-6} \Omega \cdot \text{m}$ bzw. $120 \mu\Omega \cdot \text{cm}$.

Der gemessene spezifische Widerstand ist somit fast zwei Größenordnungen höher als der von Kupfer. Die Ursache für diesen großen Wert liegt in der konkreten Messanordnung. Da die CNT lediglich zwischen den Elektroden angelagert wurden, ohne eine zusätzliche Kontaktierung durch einen nachfolgenden Metallisierungsprozess, ist der Kontaktwiderstand zwischen Elektroden und CNT sowie untereinander relativ groß.

Da die Kennlinie nichtlinear ist, handelt es sich offenbar nicht ausschließlich um metallisch leitende CNT. Mögliche Erklärungen für diese Charakteristik sind außerdem Schottky-Übergänge zwischen Metall und CNT bzw. ein Heißleiterverhalten der CNT. Laut [SB04] ist der Temperaturkoeffizient des elektrischen Widerstands bei CNT negativ ($-1,5 \cdot 10^{-3}/\text{K}$).

CNT weisen zwar in der hier verwendeten Messanordnung einen höheren spezifischen Widerstand als Metalle auf, zeigen jedoch ihre Stärke durch die hohe Strombelastbarkeit. Die zulässige Stromdichte übersteigt jene für Kupfer um drei Größenordnungen. Durch die Anwendung von CNT-Feldern und -Kompositen, die im Rahmen dieser Arbeit nicht untersucht werden konnten,

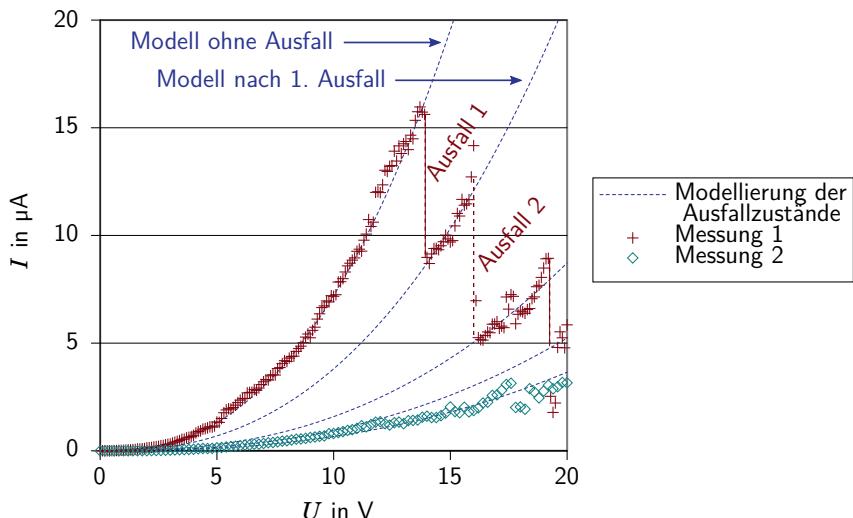


Bild 6.12: Messung des Ausfallverhaltens einer CNT-Verbindung durch Erhöhen der Spannung von 0 auf 20V. Der Ausfall von mindestens drei Strompfaden ist während der ersten Messung (rote Kreuze) zu beobachten. Jeweils einzelne CNT werden thermisch überlastet, was zu einer sprunghaften Stromänderung führt, im ersten Schadensfall zunächst von $16 \mu\text{A}$ auf ca. $8 \mu\text{A}$. Bei der zweiten Messung (grüne Rauten) am selben Messobjekt, die wieder bei 0V beginnt, ist der Anfangswiderstand bereits größer. Die Modellierungskurven (blaue Striche) verdeutlichen die theoretischen Spannungsverläufe für die einzelnen Ausfallzustände ohne Berücksichtigung eines weiteren Schadens.

lässt sich der spezifische Widerstand senken. Somit erhält man elektrische Verbindungen, die eine hohe Strombelastbarkeit bei gleichzeitig geringem Widerstand aufweisen.

6.4 Zusammenfassung

In diesem Kapitel wurden die verwendeten Untersuchungsmethoden mit ihren Ergebnissen vorgestellt. Dabei kommen die FEM für die Simulation und Langzeitmessungen für die experimentelle Validierung zum Einsatz. Die Ergebnisse beider Verfahren lassen sich jedoch nicht direkt vergleichen. Dazu sind weitere Messungen oder Modelle notwendig. Zur messtechnischen Erfassung ist beispielsweise der Ort der Schadensentstehung durch Elektronenmikroskopie zu erfassen. Modellmäßig kann eine Extrapolation des Voidwachstums zu einer Aussage zur Lebensdauer führen.

Längeneffekte wurden in der Simulation durch ein quasi-statisches kombiniertes elektrisch-mechanisches FE-Modell nachgebildet. Es konnte gezeigt werden, dass langfristig die Längen, bis zu denen diese Effekte nutzbar sind, schneller sinken als die auftretenden Segmentlängen (siehe Bild 6.7). Maßgeblich verantwortlich dafür sind neben steigenden Stromdichten wachsende Anforderungen an die maximal zulässige mechanische Spannung. Diese lässt sich jedoch mit herkömmlichen Werkstoffen nicht ohne andere Nachteile (wie z. B. eine steigende Dielektrizitätszahl) steigern.

Bei der Analyse des Reservoir-Effekts kommen ähnliche Modelle wie bei den Längeneffekten zum Einsatz. Hierbei stellt jedoch der stochastische Prozess des Void-Wachstums zusätzliche Hürden, da das kritische Voidvolumen und die mechanische Spannung von der Gestalt abhängen. Es sind deshalb sinnvolle Annahmen zu treffen.

Messungen an CNT bescheinigen diesen eine außerordentlich hohe zulässige Stromdichte in der Größenordnung von 10^9 A/cm^2 . Da sie keiner EM unterliegen und lediglich thermisch versagen, kann diese Grenze nahezu ausgenutzt werden. CNT bieten sich deshalb bei kleinen Strukturabmessungen als Ergänzung zu konventioneller Metallverdrahtung an. Insbesondere Kompositwerkstoffe mit Metall und Felder aus CNT können den in dieser Arbeit gemessenen, relativ hohen spezifischen Widerstand noch senken.

7 Gesamtzusammenfassung und Ausblick

7.1 Zusammenfassung der Arbeit

In diesem Kapitel sollen die wichtigsten Erkenntnisse und Ergebnisse der Arbeit zusammengefasst und ein Ausblick auf die weitere Forschung gegeben werden. Ziel dieser Arbeit war es, die verfügbaren Maßnahmen zur Erstellung eines EM-gerechten Layouts zu analysieren und gegenüberzustellen, um sinnvolle Ansätze zur Vermeidung von Schäden durch EM in zukünftigen Technologien aufzuzeigen.

Aufgrund der stetigen Weiterentwicklung der Technologien für die Herstellung integrierter Schaltkreise sinken die Strukturgrößen und somit auch die Abmessungen von Leitbahnen immer weiter. Die daraus resultierenden abnehmenden Leiterquerschnitte haben verminderte Stromdichtegrenzwerte bei gleichzeitig steigenden für den Betrieb erforderlichen Stromdichten zur Folge. Dieser Trend führt zu einer Zunahme von EM-bedingten Problemen, auch bei digitalen Signalleitungen. Dabei ist die *benötigte* Stromdichte der maßgebliche Parameter zur Beschreibung des EM-Risikos, während die *erlaubte* Stromdichte durch geeignete Maßnahmen zu steigern ist. Da sich die Stromdichte innerhalb von Leitbahnen nicht direkt ortsaufgelöst messen lässt, müssen modellbasierte Messverfahren oder Simulationen eingesetzt werden. Neben der Stromdichte lassen sich dadurch auch weitere zuverlässigskeitsrelevante Größen ermitteln.

Durch sinkende Strukturgrößen verändern sich mehrere für die EM entscheidende Parameter. Außer der Stromdichte sind das beispielsweise die sich zeitgleich verringernden mittleren Segmentlängen der Leitbahnen. Diese begünstigen den Blech-Effekt, der eine höhere Beständigkeit kurzer Leitbahnsegmente bewirkt. Der Effekt ist allerdings nicht ausreichend, um die EM-Problematik generell zu entkräften. Die direkte Gegenüberstellung der Entwicklung von Segmentlängen und erwarteten Blechlängen (siehe Abschnitt 6.3.1) zeigt eine ungünstige

Tendenz, mit Blechlängen, die stärker sinken als die typischen Segmentlängen. Dabei sind die Blechlängen die maximalen Segmentlängen, bei denen aufgrund von EM keine langfristigen Schäden zu erwarten sind. Das heißt, dass sich die EM-Risiken mit der Zeit weiterhin erhöhen. Das bedeutet, die Zuverlässigkeit-relevanten Anforderungen an die Werkstoff- und Technologieparameter steigen. Hierbei stehen im Vordergrund eine hohe mechanische Steifigkeit der Verdrahtungsebenen, eine niedrige Dielektrizitätszahl des Dielektrikums und eine hohe Aktivierungsenergie des Leiterwerkstoffs. Wenn diese Parameter nicht mit den Anforderungen Schritt halten kann, verschlechtern sich Zuverlässigkeit und Lebensdauer.

Um die Auswirkungen von EM bei immer kleineren Strukturen wirksam zu verhindern, sind in dieser Arbeit verschiedene Maßnahmen untersucht worden. Alle betrachteten Maßnahmen und Effekte haben das Ziel, die auftretenden Schäden in der Verdrahtung gering zu halten, sodass sich die elektrischen Parameter der Verdrahtung innerhalb einer vorgegebenen Lebensdauer möglichst wenig ändern. Die EM selbst lässt sich in metallischen Verdrahtungen nicht verhindern, sondern nur kompensieren oder in ihrer Wirkung begrenzen. Das kann entweder durch Beschränken des Stofftransports oder durch Erhöhen der erlaubten Grenzwerte geschehen. Zu den betrachteten Maßnahmen zählen die Nutzung des Bambus-Effekts, die gezielte Erzeugung kleiner Segmentlängen, Via-Anordnungen mit größerer EM-Beständigkeit, das Anlegen von Reservoiren, der Einsatz redundanter Vias, frequenzabhängige Planung von Layoutänderungen und der gezielte Werkstoffeinsatz.

Nachfolgend sollen die untersuchten Maßnahmen und Effekte noch einmal kurz erläutert werden:

1. Der Bambus-Effekt basiert auf dem Gefüge des Metalls und der Ausrichtung der Korngrenzen senkrecht zur Diffusionsrichtung. Die Diffusion findet innerhalb der Leitbahn hauptsächlich entlang der Korngrenzen statt. Dabei kann durch geringe Leiterquerschnitte und somit weniger Korngrenzen in Diffusionsrichtung eine hohe EM-Beständigkeit erreicht werden.
2. Die Beständigkeit von Leitbahnen unterscheidet sich bei der Dual-Damascene-Technologie abhängig davon, ob die Kontaktierung durch Vias von „oben“ (via-above) oder „unten“ (via-below) erfolgt. Via-above-Konfiguratio-

nen sind gegenüber Via-below-Konfigurationen zu bevorzugen, denn sie erlauben größere durch zulässige Voidvolumen höhere Stromdichten.

3. Reservoirs steigern die maximal zulässige Stromdichte durch Verstärken der Wirkung der Stressmigration, welche darin besteht, die EM teilweise zu kompensieren. In Netzen mit Stromrichtungsumkehr können Reservoirs jedoch nachteilig sein, weil die Stressmigration richtungsabhängig verhindert wird.
4. Redundante Vias steigern die Beständigkeit gegen EM-Schäden, wenn sie beispielsweise abseits einer Richtungsänderung der Leitbahn angeordnet werden (siehe Bild 5.28), sodass keine lokale Erhöhung der Stromdichte eintritt.
5. Im Allgemeinen verringern die hohen Frequenzen in Signalnetzen EM-Schäden unter ansonsten gleichen Bedingungen gegenüber Versorgungsnetzen oder sehr langsam geschalteten Netzen. Somit sind Signalnetze und Versorgungsnetze mit unterschiedlichen Stromdichtegrenzwerten bei der EM-Analyse zu berücksichtigen.
6. Die alternative Werkstoffgruppe, die in dieser Arbeit betrachtet wurde, sind Werkstoffe, die auf Kohlenstoffnanoröhren (CNT) basieren. Diese eignen sich grundsätzlich zum Transport hoher Stromdichten ohne Entstehen von EM-Schäden. Im Zusammenwirken mit der Umgebung, also im Verbund von mehreren Röhren oder in einem anderen Matrixwerkstoff, haben CNT eine geringere Stromtragfähigkeit als allein. Beim Einsatz von CNT sind jedoch verschiedene Verfahren, wie CNT-Arrays oder Komposite einsetzbar, wobei je nach Anwendungsgebiet unterschiedliche Technologien zu optimaler EM-Beständigkeit führen.

Nur durch die Analyse der hier genannten Maßnahmen lässt sich ein allgemeingültiges Regelwerk zur Vermeidung von EM-Schäden entwickeln. Mit Hilfe der FEM kann man die Stromdichte und weitere Einflussgrößen auf die Diffusionsprozesse ortsaufgelöst darstellen. Somit sind die Effekte und Maßnahmen durch Simulation analysierbar. Insbesondere die Stressmigration spielt als Gegenspieler der EM für mehrere Maßnahmen, wie Längeneffekt, Reservoirs und Art der Leitbahnkontaktierung eine wichtige Rolle. Zur Einhaltung eines EM-robusten Layouts bei gleichzeitig geringen Einschränkungen der Leistungsfähigkeit der Schaltung muss der darauf basierende Längeneffekt ausgenutzt werden. Weitere Maßnahmen gegen EM-Schäden sind in Abhängigkeit von der verwendeten Technologie und den Leistungsparametern des Schaltkreises zu planen.

Folgende neuartige Erkenntnisse wurden im Rahmen dieser Arbeit erzielt:

- Durch den Einsatz der FEM lassen sich Effekte, die die EM beeinflussen, analysieren. Diese sind insbesondere der Längeneffekt und der Reservoir-Effekt.
- Erstmals wurden die Maßnahmen zur EM-Vermeidung in herkömmlichen Metallverdrahtungen mit neuen Technologien unter Verwendung von CNT verglichen.
- Der Einfluss von Maßnahmen, wie Einfügen von Reservoiren oder Ausnutzen der Blechlänge, auf die zulässige Stromdichte lässt sich zum ersten Mal quantisierbar angeben.
- Es werden Hinweise für zukünftige EM-Berücksichtigung in digitalen Schaltkreisen gegeben (siehe unten).

Die folgenden Richtlinien lassen sich aus den Untersuchungen ableiten:

- Es ist grundsätzlich die Blech-Länge zu beachten, um zu einer erhöhten Lebensdauer zu gelangen.
- In Versorgungsnetzen können Reservoirs vorgesehen werden. Bei Signallnetzen haben sie aufgrund der veränderlichen Stromrichtung nur geringen Nutzen oder können sich abhängig vom verwendeten Herstellungsprozess sogar negativ auswirken.
- Eine Via-below-Anordnung, bei der die Vias das kritische Segment von unten kontaktieren, ist in der Dual-Damascene-Technologie zu bevorzugen, wenn dies im Layout möglich ist.
- In den übrigen Segmenten muss das Produkt aus Länge und Stromdichte stärker begrenzt werden, um die hier höhere EM-Anfälligkeit zu kompensieren.
- Mehrfache Vias bedürfen besonderer Beachtung, da sich die geometrische Anordnung auf die Lebensdauer auswirkt. Die Ausführung als redundante Viaverbindung ist generell von Vorteil gegenüber einem einzelnen Via. In Bezug auf EM ist die Ausnutzung der Vorteile jedoch von der Anordnung der Vias untereinander und in Bezug auf die verbundenen Leitbahnsegmente abhängig (siehe Bild 5.26), da unter Umständen lokal erhöhte Stromdichten zuverlässigkeitssmindernd wirken.

Insbesondere die Ausnutzung der Längeneffekte lässt sich gut im heutigen Layoutentwurf umsetzen. Ebenso ist die Berücksichtigung von Via-Anordnungen

und Signalfrequenzen mit geringem Aufwand integrierbar. Durch das Zusammenspiel der aufgezeigten technologischen, geometrischen und werkstofftechnischen Maßnahmen lässt sich die erlaubte Stromdichte teilweise um den Faktor 10 in aktuellen Halbleitertechnologien steigern. Die tatsächliche Steigerung hängt dabei von zahlreichen Randbedingungen der Schaltung ab.

7.2 Ausblick: Bibliothek robuster Layoutelemente

Aus den in dieser Arbeit getroffenen Konsequenzen sind anwendbare Techniken für den Layoutentwurf abzuleiten. Diese Techniken sollen in Form von Algorithmen die automatisierte Erzeugung EM-robuster Schaltkreise erlauben.

Ein möglicher Weg zu diesem Ziel besteht in der Umsetzung eines *Pattern-Generators*, der für eine vorgegebene Herstellungstechnologie Verdrahtungselemente erstellt, die unter Belastung mit einer festgelegten Stromdichte EM-robust sind. Diese Verdrahtungselemente können in einer Bibliothek abgelegt werden, aus der das Verdrahtungslayout später ausschließlich zusammengesetzt ist. Somit ist die Verdrahtung stark reglementiert, da nur Bibliotheks-elemente verwendet werden dürfen. Andererseits lässt sich dadurch die Verifikation der EM-Eigenschaften erheblich vereinfachen, weil die Robustheit der einzelnen Elemente bereits beim Erstellen der Bibliothek nachweisbar ist. Im vollständigen Layout muss lediglich die gegenseitige Beeinflussung durch das Verbinden der Elemente betrachtet werden. Dadurch reduziert sich die Komplexität der EM-Prüfung um einige Größenordnungen. Es sind dann beispielsweise auch bei komplizierten geometrischen Anordnungen in der Verdrahtung keine FE-Rechnungen notwendig, um den Robustheitsnachweis zu erbringen. Die Resultate solcher Analysen lassen sich in der Bibliothek parametrisiert hinterlegen, um den Nachweis mit einem vereinfachten Modell der Verdrahtung zu führen.

7.3 Ausblick: Nutzung von neuen Technologien

In weiterer Zukunft ist eine teilweise Abkehr von Kupferleitern vorstellbar. Hier bieten die in dieser Arbeit betrachteten CNT eine Alternative, da sie keine EM

aufweisen. Sie werden erst bei Stromdichten ab 10^9 A/cm^2 thermisch zerstört. In Form von Einzel-CNT, Feldern und verschiedenen gefüllten Kompositwerkstoffen existiert eine Vielzahl von Anwendungsvarianten. Für die jeweiligen Anwendungsgebiete (Leitbahn, Via, Kontaktstrukturen) sind die geeigneten Varianten zu evaluieren.

Grundsätzlich lässt sich eine hohe Stromtragfähigkeit für CNT nachweisen, wie in dieser Arbeit und zahlreichen anderen Veröffentlichungen gezeigt wird. Die praktisch nutzbare Stromdichte hängt jedoch von der tatsächlich realisierten, anwendungsbereiten Technologie ab. Bei Kompositen ist die realisierbare Stromdichte beispielsweise vom Matrixwerkstoff, den Längen und der Orientierung der CNT abhängig. In einem Kupfer-CNT-Komposit kann weiterhin EM dort auftreten, wo das Metall an der Stromleitung beteiligt ist. Wenn hingegen ein Polymer verwendet wird, beschränkt dieses den minimal erreichbaren elektrischen Widerstand. Für Felder vom CNT sinkt ebenfalls die maximale Stromdichte aufgrund der gegenseitigen Beeinflussung.

Diese vielfältigen Abhängigkeiten sorgen dafür, dass bis zu einer Realisierung der Schaltkreisverdrahtung mit CNT zahlreiche Herausforderungen zu bewältigen sind. Nicht zuletzt muss der Layoutentwurf an diese Technologien angepasst werden, was zu einer großen Anzahl neuer Randbedingungen in der Verdrahtung führt.

7.4 Zukünftige Nutzung der Ergebnisse

Aufgrund der stetigen Strukturverkleinerungen treten ständig neue Hürden für den Schaltkreisentwurf auf. Der Layoutentwurf ist aufgrund dieser Hürden einer steigenden Anzahl immer komplexerer Randbedingungen unterworfen. Diese schränken die Freiheiten im Entwurf stetig weiter ein und bestimmen die Grenzen des kleiner werdenden Lösungsraums. Deshalb führt die Entwicklung zunehmend vom randbedingungsgerechten hin zum randbedingungsgeführten Entwurf.

Eine dieser Hürden ist die Elektromigration (EM). Somit erzeugt die Berücksichtigung von EM zusätzliche Randbedingungen im Entwurf, die sich mit fortschreitender Strukturverkleinerung zu den dominierenden Limitierungen entwickeln.

Die Verkleinerung des verfügbaren Lösungsraums für den Schaltkreis- bzw. Verdrahtungsentwurf veranschaulicht Bild 7.1. Es muss daher zukünftig zwischen EM-robusten und auszuschließenden Verdrahtungselementen unterschieden werden, wobei allein mit EM-robusten Elementen zu verdrahten ist. Somit kann man erwarten, dass zukünftig eine randbedingungsgeführte Verdrahtung überwiegen wird.

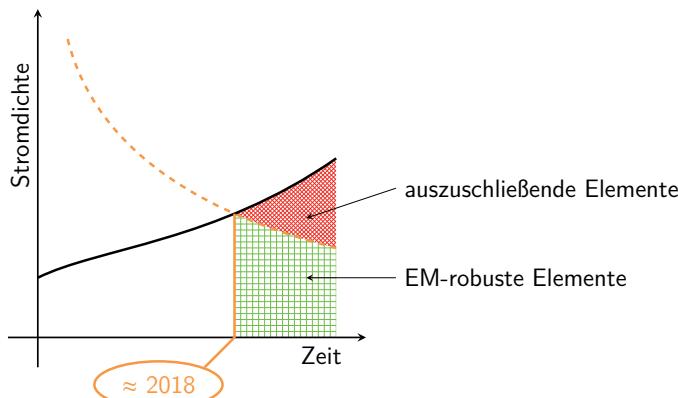


Bild 7.1: Zeitliche Entwicklung des Lösungsraums für Verdrahtungen durch sinkende Stromdichtegrenzen (gestrichelt) und steigende geforderte Stromdichten (dick); schematischer Kurvenverlauf. Der Lösungsraum der erlaubten Verdrahtungselemente wird zunehmend beschnitten; die randbedingungsgerechte Verdrahtung geht in die randbedingungsgeführte über.

Diese Arbeit untersucht die zugrundeliegenden EM-verhindernden Effekte und liefert somit die Vorgaben zum Erstellen EM-robuster Verdrahtungselemente. Daraus ergeben sich die Ansätze zum Erstellen der Regeln für die randbedingungsgeführte Verdrahtungsmethode.

Nur durch diese EM-geführte Verdrahtung wird es in Zukunft möglich sein, die erforderlichen Lebensdauern bei integrierten Schaltungen mit minimalen Strukturgrößen und hoher Verarbeitungsgeschwindigkeit zu erreichen.

Glossar

Aktivierungsenergie E_a in eV; Angabe der notwendigen Energie, um Prozesse auf atomarer Ebene, wie Gitterplatzwechsel oder Diffusion in Gang zu setzen; Größenordnung: $1\text{eV} = 1,602\,177\,33 \cdot 10^{-19}\text{ J}$, $1\text{eV} \cdot N_A = 96,4853\text{ kJ/mol}$

Barriere Schicht zur Trennung von metallischer Leitbahn und Dielektrikum, um Diffusion zwischen beiden zu verhindern. Beispielsweise soll Sauerstoff aus dem Dielektrikum nicht in Kupfer eindringen und Kupfer nicht in das Dielektrikum.

Chemical Mechanical Polishing (CMP) Chemisch-mechanisches Polieren, ein Herstellungsschritt zum Abtragen von Kupfer beim Damascene-Prozess, der eine hoch planare Oberfläche erzeugt

Damascene-Prozess Herstellungsverfahren für die (Kupfer-)Verdrahtungsebenen integrierter Schaltkreise, bei dem in das zuvor abgeschiedene Dielektrikum Vertiefungen (z. B. Trenches) geätzt werden. Anschließend scheidet man das Metall vollflächig ab, das Vias oder Leitbahnen bildet. Überschüssiges Metall wird durch CMP abgetragen.

Dual-Damascene-Prozess Variante des Damascene-Prozesses, bei dem eine Leitbahnebene und die darunterliegende Viaebene in einem Schritt durch eine gemeinsame Metallabscheidung hergestellt wird

Elektromigration (EM) Diffusionsprozess, der durch hohe elektrische Stromdichten ausgelöst wird

Heuristik Verfahren oder Regelwerk, das mit geringem Aufwand zu einer möglichst guten (nicht zwingend optimalen) Lösung führt

High- k Bezeichnung für dielektrische Werkstoffe mit hoher relativer Dielektrizitätszahl ϵ_r . Verwendung als Gate-Isolator in Feldeffekttransistoren

- ILD** Inter Layer Dielectric – Dielektrikum zwischen den Metallagen, vorzugsweise aus Low- k -Werkstoff zur Reduktion der parasitären Kapazitäten
- Layout** Geometrische Anordnung von Leitbahnen, Vias, Transistoren (allg. Polygone) auf der Chipfläche
- Low- k** Bezeichnung für dielektrische Werkstoffe mit geringer relativer Dielektrizitätszahl ϵ_r , in der amerikanischen Literatur mit k bezeichnet; Verwendung als ILD
- Reservoir** Geometrische Anordnung an einer Leitbahn, die i. d. R. keinen Strom führt, da sie sich von einem Terminal zu einem anschlusslosen Ende (Sackgasse) erstreckt und nur dazu dient, Leitermaterial für die Diffusion (z. B. EM) bereitzustellen. Daher ist es kein Segment (keine zwei Terminals), wird aber teilweise als inaktives Segment bezeichnet. Abgrenzung zu Via-Overlap notwendig: letzterer nur für Toleranzausgleich beim Masken-Ausrichten
- Scanned Laser Anneal (SLA)** ein Verfahren, bei dem Leitbahnen durch einen bewegten Laserstrahl erhitzt werden, um ein vordefiniertes Temperaturprofil zu erreichen
- Segment** Abschnitt einer Leitbahn zwischen zwei Terminals (Anschlüssen), also Vias oder Abzweigen. Ein Segment kann auch die Funktion eines Reservoirs übernehmen, wenn es mit einem zweiten Segment direkt verbunden ist.
- Stressmigration (SM)** Diffusionsprozess, der durch mechanische Spannungsgradienten ausgelöst wird
- Thermomigration (TM)** Diffusionsprozess, der durch Temperaturgradienten ausgelöst wird
- Trench** Geätzter Graben im Dielektrikum, in dem Metall für die Leitbahnen abgeschieden wird
- Via** *Vertical interconnect access* – Vertikale elektrische Verbindung zwischen den Leitbahnebenen der Verdrahtung integrierter Schaltkreise

Literaturverzeichnis

- [AB98] P. W. Atkins, J. A. Beran: *Chemie / einfach alles*. VCH Verlagsges., 2., korrigierte Aufl., 1998. ISBN 3527292594.
- [AKHA09] N. Alam, A. K. Kureshi, M. Hasan, T. Arslan: Analysis of Carbon Nanotube Interconnects and their Comparison with Cu Interconnects. *IMPACT '09*, pp. 124–127. 2009.
- [AN91] E. Arzt, W. D. Nix: A Model for the Effect of Line Width and Mechanical Strength on Electromigration Failure of Interconnects with “Near-Bamboo” Grain Structures. *Journal of Materials Research*, 6 (4): pp. 731–736, 1991.
- [Apa13] Apache Design, Inc.: Totem-MMX, 2013. <http://www.apache-da.com/>, zuletzt abgerufen am 04.01.2013.
- [AR70] M. J. Attardo, R. Rosenberg: Electromigration Damage in Aluminum Film Conductors. *Journal of Applied Physics*, 41 (6): pp. 2381–2386, 1970. DOI: 10.1063/1.1659233.
- [Aro03] N. Arora: Modeling and characterization of copper interconnects for SoC design. *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 1–6. September 2003. DOI: 10.1109/SISPAD.2003.1233622.
- [ARW11] L. Aryasomayajula, R. Rieske, K. Wolter: Application of copper-Carbon Nanotubes composite in packaging interconnects. *34th International Spring Seminar on Electronics Technology (ISSE)*, pp. 531–536. May 2011. DOI: 10.1109/ISSE.2011.6053943.
- [BCRH06] K. Barmak, C. Cabral, K. P. Rodbell, J. M. E. Harper: On the use of alloying elements for Cu interconnect applications. *Journal of Vacuum Science & Technology B*, 24 (6): pp. 2485–2498, 2006. DOI: 10.1116/1.2357744.

- [Bei03] P. Beiss: Non ferrous materials. P. Beiss, R. Ruthardt, H. Warlimont (Editors), *Powder Metallurgy Data*, vol. 2A1 of *Landolt-Börnstein - Group VIII Advanced Materials and Technologies*, pp. 460–470. Springer Berlin Heidelberg, 2003. ISBN 978-3-540-42942-5. DOI: 10.1007/10689123_23.
- [Bel05] S. Bellucci: Carbon nanotubes: physics and applications. *physica status solidi (c)*, 2 (1): pp. 34–47, 2005. DOI: 10.1002/pssc.200460105.
- [BF82] J. Bass, K. H. Fischer: Metals: Electronic Transport Phenomena. J. L. Olsen, K.-H. Hellwege (Editors), *Landolt-Börnstein – Numerical Data and Functional Relationships in Science and Technology*, vol. 15a of *Group III Condensed Matter*. Springer-Verlag, 1982. DOI: 10.1007/b29240.
- [BL16] S. Bigalke, J. Lienig: Load-Aware Redundant Via Insertion for Electromigration Avoidance. *Proc. of the ACM International Symposium on Physical Design (ISPD)*, pp. 99–106. April 2016. DOI: 10.1145/2872334.2872355.
- [Bla69] J. R. Black: Electromigration—A Brief Survey and Some Recent Results. *IEEE Transactions on Electron Devices*, 16 (4): pp. 338–347, April 1969. DOI: 10.1109/T-ED.1969.16754.
- [Ble76] I. A. Blech: Electromigration in Thin Aluminum Films on Titanium Nitride. *Journal of Applied Physics*, 47 (4): pp. 1203–1208, April 1976. DOI: 10.1063/1.322842.
- [BLK04] W. G. Breiland, S. R. Lee, D. D. Koleske: Effect of diffraction and film-thickness gradients on wafer-curvature measurements of thin-film stress. *Journal of Applied Physics*, 95 (7): pp. 3453–3465, 2004. DOI: 10.1063/1.1650882.
- [Bro04] H. F. Brocke: *Finite-Elemente-Analyse von modernen Leitbahnsystemen*. Ph.D. thesis, Universität Hannover, 2004.
- [BS06] K. Banerjee, N. Srivastava: Are carbon nanotubes the future of VLSI interconnections? *Proceedings of the 43rd annual Design Automation Conference*, DAC '06, pp. 809–814. ACM, New York,

- NY, USA, 2006. ISBN 1-59593-381-6. DOI: 10.1145/1146909.1147116.
- [Cad13] Cadence Design Systems, Inc.: Virtuoso Power System; Encounter Power System, 2013. <http://www.cadence.com/>, zuletzt abgerufen am 04.01.2013.
- [CC08] Y. Chai, P. C. H. Chan: High electromigration-resistant copper/carbon nanotube composite for interconnect application. *IEEE International Electron Devices Meeting (IEDM)*, pp. 1–4. Institute of Electrical and Electronics Engineers, December 2008. ISBN 978-1-4244-2377-4. DOI: 10.1109/IEDM.2008.4796764.
- [CCT⁺06] C. W. Chang, Z.-S. Choi, C. V. Thompson, et al.: Electromigration resistance in a short three-contact interconnect tree. *Journal of Applied Physics*, 99 (9): p. 094505, 2006. DOI: 10.1063/1.2196114.
- [Cha09] Y. Chai: *Fabrication and Characterization of Carbon Nanotubes for Interconnect Applications*. Ph.D. thesis, Hong Kong University of Science and Technology, Hong Kong, January 2009.
- [CHT⁺12] Y. Chai, A. Hazeghi, K. Takei, et al.: Low-Resistance Electrical Contact to Carbon Nanotubes With Graphitic Interfacial Layer. *IEEE Transactions on Electron Devices*, 59 (1): pp. 12–19, Jan 2012. DOI: 10.1109/TED.2011.2170216.
- [CKYR11] T.-F. Chang, T.-C. Kan, S.-H. Yang, S.-J. Ruan: Enhanced Redundant via Insertion with Multi-via Mechanisms. *IEEE Computer Society Annual Symposium on VLSI (ISVLSI)*, pp. 218–223. July 2011. DOI: 10.1109/ISVLSI.2011.50.
- [CLJ08] H. Chang, Y.-C. Lu, S.-M. Jang: Self-aligned dielectric cap, November 2008. US Patent App. 11/747,105.
- [CS11] H. Ceric, S. Selberherr: Electromigration in submicron interconnect features of integrated circuits. *Materials Science and Engineering, R: Reports*, 71 (5–6): pp. 53–86, 2011. DOI: 10.1016/j.mser.2010.09.001.

- [CSX⁺11] Y. Chai, M. Sun, Z. Xiao, et al.: Pursuit of Future Interconnect Technology with Aligned Carbon Nanotube Arrays [Nanopackaging]. *IEEE Nanotechnology Magazine*, 5 (1): pp. 22–26, March 2011. DOI: 10.1109/MNANO.2010.939831.
- [DDM96] J. A. Davis, V. K. De, J. D. Meindl: A priori wiring estimations and optimal multilevel wiring networks for portable ULSI systems. *46th Electronic Components and Technology Conference, Proceedings*, pp. 1002–1008. May 1996. DOI: 10.1109/ECTC.1996.550516.
- [DFN06] L. Doyen, X. Federspiel, D. Ney: Improved Bipolar Electromigration Model. *44th Annual IEEE International Reliability Physics Symposium, Proceedings*, pp. 683–684. March 2006. DOI: 10.1109/RELPHY.2006.251323.
- [DOCCS08] R. De Orio, H. Ceric, S. Carniello, S. Selberherr: Analysis of electromigration in redundant vias. *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 237–240. Sept 2008. DOI: 10.1109/SISPAD.2008.4648281.
- [DSTF95] I. De Munari, A. Scorzoni, F. Tamarri, F. Fantini: Activation energy in the early stage of electromigration in Al–1% Si/TiN/Ti bamboo lines. *Semicond. Sci. Technol.*, 10: pp. 255–259, 1995.
- [EJSU91] P. Ehrhart, P. Jung, H. Schultz, H. Ullmaier: Atomic Defects in Metals. H. Ullmaier (Editor), *Landolt-Börnstein, Numerical Data and Functional Relationships in Science and Technology*, vol. 25 of *Group III: Crystal and Solid State Physics*. Springer-Verlag, Berlin, Heidelberg, New York, London, Paris, Tokyo, Hong Kong, Barcelona, Budapest, new series, 1991. DOI: 10.1007/b37800.
- [Elm16] Elmer, 2016. <https://www.csc.fi/web/elmer>, zuletzt abgerufen am 09. 11. 2016.
- [FMC⁺12] T. Frank, S. Moreau, C. Chappaz, et al.: Electromigration Behavior of 3D-IC TSV Interconnects. *IEEE 62nd Electronic Components and Technology Conference (ECTC)*, pp. 326–330. 29 2012-june 1 2012. DOI: 10.1109/ECTC.2012.6248850.

- [FWB⁺09] R. G. Filippi, P. C. Wang, A. Brendler, et al.: The effect of a threshold failure time and bimodal behavior on the electromigration lifetime of copper interconnects. *IEEE International Reliability Physics Symposium*, pp. 444–451. April 2009. DOI: 10.1109/IRPS.2009.5173295.
- [Gla05] A. von Glasow: *Zuverlässigkeitssaspekte von Kupfermetallisierungen in Integrierten Schaltungen*. Ph.D. thesis, TU München, 2005.
- [Gup09] T. Gupta: *Copper interconnect technology*. Springer, Dordrecht u.a., 2009. ISBN 9781441900753. DOI: 10.1007/978-1-4419-0076-0.
- [HC08] M. S. Hefeida, M. H. Chowdhury: Interconnect wire length estimation for stochastic wiring distributions. *International Conference on Microelectronics (ICM)*, pp. 369–372. Dec 2008. DOI: 10.1109/ICM.2008.5393767.
- [HG61] H. B. Huntington, A. R. Grone: Current-induced marker motion in gold wires. *Journal of Physics and Chemistry of Solids*, 20 (1–2): pp. 76 – 87, 1961. DOI: 10.1016/0022-3697(61)90138-X.
- [HGR⁺03] C.-K. Hu, L. Gignac, R. Rosenberg, et al.: Reduced Cu interface diffusion by CoWP surface coating. *Microelectronic Engineering*, 70 (2–4): pp. 406–411, 2003. DOI: 10.1016/S0167-9317(03)00286-7.
- [HGR06] C.-K. Hu, L. Gignac, R. Rosenberg: Electromigration of Cu/low dielectric constant interconnects. *Microelectronics and Reliability*, 46 (2-4): pp. 213–231, 2006. DOI: 10.1016/j.microrel.2005.05.015.
- [HGZ⁺06] H. Haznedar, M. Gall, V. Zolotov, et al.: Impact of stress-induced backflow on full-chip electromigration risk assessment. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 25 (6): pp. 1038–1046, 2006. DOI: 10.1109/TCAD.2005.855941.
- [HLK09] J. Hohage, M. Lehr, V. Kahlert: A copper-dielectric cap interface with high resistance to electromigration for high performance

- semiconductor devices. *Microelectronic Engineering*, 86 (3): pp. 408–413, 2009. DOI: 10.1016/j.mee.2008.12.012.
- [Hoa88] H. Hoang: Effects of annealing temperature on electromigration performance of multilayer metallization systems. *26th Annual International Reliability Physics Symposium, Proceedings*, pp. 173–178. 1988. DOI: 10.1109/RELPHY.1988.23446.
- [HOG⁺12] C. K. Hu, J. Ohm, L. M. Gignac, et al.: Electromigration in Cu(Al) and Cu(Mn) damascene lines. *Journal of Applied Physics*, 111 (9): pp. 093722–093722–6, 2012. DOI: 10.1063/1.4711070.
- [HRL99] C.-K. Hu, R. Rosenberg, K. Y. Lee: Electromigration path in Cu thin-film lines. *Applied Physics Letters*, 74 (20): pp. 2945–2947, 1999. DOI: 10.1063/1.123974.
- [HRMC08] C. S. Hau-Riege, A. Marathe, Z.-S. Choi: The effect of current direction on the electromigration in short-lines with reservoirs. *IEEE International Reliability Physics Symposium (IRPS)*, pp. 381–384. April 2008. DOI: 10.1109/RELPHY.2008.4558916.
- [HRT01] C. S. Hau-Riege, C. V. Thompson: Electromigration in Cu interconnects with very different grain structures. *Applied Physics Letters*, 78 (22): pp. 3451–3453, May 2001. DOI: 10.1063/1.1355304.
- [ITR12] International Technology Roadmap for Semiconductors (ITRS), 2011 Edition, 2012. <http://www.itrs.net/reports.html>, zuletzt abgerufen am 03. 01. 2013.
- [ITR14] International Technology Roadmap for Semiconductors (ITRS), 2013 Edition, 2014. <http://www.itrs.net/reports.html>, zuletzt abgerufen am 06. 11. 2014.
- [JJ11] P. Jain, A. Jain: Accurate Estimation of Signal Currents for Reliability Analysis Considering Advanced Waveform-Shape Effects. *24th International Conference on VLSI Design (VLSI Design)*, pp. 118–123. January 2011. DOI: 10.1109/VLSID.2011.61.

- [JL04] G. Jerke, J. Lienig: Hierarchical Current-Density Verification in Arbitrarily Shaped Metallization Patterns of Analog Circuits. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 23 (1): pp. 80–90, January 2004. DOI: 10.1109/TCAD.2003.819899.
- [JL10] G. Jerke, J. Lienig: Early-Stage Determination of Current-Density Criticality in Interconnects. *ISQED*, pp. 667–774. San Jose, CA, March 2010.
- [JT97] Y.-C. Joo, C. V. Thompson: Electromigration-induced transgranular failure mechanisms in single-crystal aluminum interconnects. *Journal of Applied Physics*, 81 (9): pp. 6062–6072, 1997. DOI: 10.1063/1.364454.
- [KCT97] B. D. Knowlton, J. J. Clement, C. V. Thompson: Simulation of the effects of grain structure and grain growth on electromigration and the reliability of interconnects. *Journal of Applied Physics*, 81 (9): pp. 6073–6080, 1997. DOI: 10.1063/1.364446.
- [KLMH11] A. B. Kahng, J. Lienig, I. L. Markov, J. Hu: *VLSI Physical Design / From Graph Partitioning to Timing Closure*. Springer, 2011. ISBN 9789048195909.
- [KMR13] K. Küpfmüller, W. Mathis, A. Reibiger: *Theoretische Elektrotechnik / Eine Einführung*. Springer Vieweg, 19., aktual. Aufl., 2013. ISBN 9783642379406.
- [KRS⁺97] A. B. Kahng, G. Robins, A. Singh, et al.: Filling and Scotting: Analysis and Algorithms. Tech. Rep., UCLA Department of Computer Science, Charlottesville, VA, USA, 1997.
- [Kuc95] H. Kuchling: *Taschenbuch der Physik*. Fachbuchverlag, Leipzig; Köln, 15., verb. Aufl., 1995. ISBN 3343008842.
- [KWZAH13] J. Kludt, K. Weide-Zaage, M. Ackermann, V. Hein: Characterization of a New Designed Octahedron Slotted Metal Track by Simulations. *14th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in*

- Microelectronics and Microsystems (EuroSimE)*, pp. 1–5. 2013.
DOI: 10.1109/EuroSimE.2013.6529907.
- [LDP⁺09] P. Lamontagne, L. Doyen, E. Petitprez, et al.: CU interconnect immortality criterion based on electromigration void growth saturation. *IEEE International Integrated Reliability Workshop Final Report (IRW)*, pp. 56–59. 2009. DOI: 10.1109/IRWS.2009.5383034.
- [LG09] A. R. Lavoie, F. Gstrein: Self-aligned cap and barrier, December 2009. US Patent App. 12/165,016.
- [Lie06a] J. Lienig: Introduction to Electromigration-Aware Physical Design. L. Scheffer (Editor), *ISPD*, pp. 39–46. ACM, San Jose, California, USA, April 2006. ISBN 1-59593-299-2. DOI: 10.1145/1123008.1123017.
- [Lie06b] J. Lienig: *Layoutsynthese elektronischer Schaltungen*. Springer, Berlin u.a., 2006. ISBN 978-3-540-29627-0.
- [LJ03] J. Lienig, G. Jerke: Current-Driven Wire Planning for Electromigration Avoidance in Analog Circuits. *ASP-DAC*, pp. 783–788. 2003.
- [LKL⁺12] C.-H. Liu, S.-Y. Kuo, D. Lee, et al.: Obstacle-Avoiding Rectilinear Steiner Tree Construction: A Steiner-Point-Based Algorithm. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 31 (7): pp. 1050–1060, July 2012. DOI: 10.1109/TCAD.2012.2185050.
- [LLSL10] Y.-H. Lin, Y.-H. Lin, G.-C. Su, Y.-L. Li: Dead Via Minimization by Simultaneous Routing and Redundant Via Insertion. *15th Asia and South Pacific Design Automation Conference (ASP-DAC)*, pp. 657–662. January 2010. DOI: 10.1109/ASPDAC.2010.5419806.
- [LM06] J. Li, H. Miyashita: Post-placement Thermal Via Planning for 3D Integrated Circuit. *IEEE Asia Pacific Conference on Circuits and Systems (APCCAS)*, pp. 808–811. Dec 2006. DOI: 10.1109/APCCAS.2006.342144.

- [LNW10] P. Lamontagne, D. Ney, Y. Wouters: Effect of reservoir on electromigration of short interconnects. *IEEE International Integrated Reliability Workshop Final Report (IRW)*, pp. 46–50. Oct 2010. DOI: 10.1109/IIRW.2010.5706484.
- [LR71] B. S. Landman, R. L. Russo: On a Pin Versus Block Relationship For Partitions of Logic Graphs. *IEEE Transactions on Computers*, C-20 (12): pp. 1469–1479, December 1971. DOI: 10.1109/T-C.1971.223159.
- [LT11] W. Li, C. M. Tan: Black’s equation for Today’s ULSI interconnect Electromigration reliability – A revisit. *International Conference of Electron Devices and Solid-State Circuits (EDSSC)*, pp. 1–2. November 2011. DOI: 10.1109/EDSSC.2011.6117717.
- [LTCE98] W. Loh, M. Tse, L. Chan, K. Eo: Wafer-level electromigration reliability test for deep-submicron interconnect metallization. *IEEE Hong Kong Electron Devices Meeting, Proceedings*, pp. 157–160. aug. 1998. DOI: 10.1109/HKEDM.1998.740210.
- [LW06] K.-Y. Lee, T.-C. Wang: Post-routing Redundant via Insertion for Yield/Reliability Improvement. *Proceedings of the Asia and South Pacific Design Automation Conference*, ASP-DAC ’06, pp. 303–308. IEEE Press, Piscataway, NJ, USA, 2006. ISBN 0-7803-9451-8. DOI: 10.1145/1118299.1118376.
- [LWC06] K.-Y. Lee, T.-C. Wang, K.-Y. Chao: Post-Routing Redundant Via Insertion and Line End Extension with Via Density Consideration. *IEEE/ACM International Conference on Computer-Aided Design (ICCAD)*, pp. 633–640. November 2006. DOI: 10.1109/ICCAD.2006.320027.
- [LWW⁺99] Z. Li, G. Wu, Y. Wang, et al.: Numerical calculation of electromigration under pulse current with Joule heating. *IEEE Transactions on Electron Devices*, 46 (1): pp. 70–77, January 1999. DOI: 10.1109/16.737443.
- [LYC⁺03] J. Li, Q. Ye, A. Cassell, et al.: Bottom-Up Approach for Carbon Nanotube Interconnects. *Applied Physics Letters*, 82 (15): pp. 2491–2493, 2003. DOI: 10.1063/1.1566791.

- [Men13] Mentor Graphics: Calibre PERC, 2013. <http://www.mentor.com/>, zuletzt abgerufen am 04. 01. 2013.
- [MGL⁺11] H. Mario, C. L. Gan, Y. K. Lim, et al.: Effects of side reservoirs on the electromigration lifetime of copper interconnects. *18th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA)*, pp. 1–4. July 2011. DOI: 10.1109/IPFA.2011.5992779.
- [MIH⁺90] F. Matsuoka, H. Iwai, K. Hama, et al.: Electromigration reliability for a tungsten-filled via hole structure. *IEEE Transactions on Electron Devices*, 37 (3): pp. 562–568, March 1990. DOI: 10.1109/16.47758.
- [MIM⁺07] A. Marras, M. Impronta, I. D. Munari, et al.: Reliability assessment of multi-via Cu-damascene structures by wafer-level isothermal electromigration tests. *Microelectronics Reliability*, 47 (9–11): pp. 1492–1496, 2007. DOI: 10.1016/j.microrel.2007.07.002. 18th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis.
- [MLY11] H. Mizunuma, Y.-C. Lu, C.-L. Yang: Thermal Modeling and Analysis for 3-D ICs With Integrated Microchannel Cooling. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 30 (9): pp. 1293–1306, September 2011. DOI: 10.1109/TCAD.2011.2144596.
- [Moo65] G. E. Moore: Cramming more components onto integrated circuits. *Electronics*, 38 (8): p. 114 ff, April 1965.
- [MR06] M. Meo, M. Rossi: Prediction of Young’s modulus of single wall carbon nanotubes by molecular-mechanics based finite element modelling. *Composites Science and Technology*, 66 (11–12): pp. 1597–1605, 2006. DOI: 10.1016/j.compscitech.2005.11.015.
- [MS13] V. Mishra, S. Sapatnekar: The impact of electromigration in copper interconnects on power grid integrity. *50th ACM / EDAC / IEEE Design Automation Conference (DAC)*, pp. 1–6. May 2013.

- [NSMK01] H. V. Nguyen, C. Salm, T. J. Moutahaan, F. G. Kuper: Modeling of the Reservoir Effect on Electromigration Lifetime. *Proceedings of the International Symposium on the Physical & Failure Analysis of Integrated Circuits*, pp. 169–173. IEEE, 2001. DOI: 10.1109/IPFA.2001.941479.
- [OLM⁺01] E. Ogawa, K.-D. Lee, H. Matsuhashi, et al.: Statistics of electromigration early failures in Cu/oxide dual-damascene interconnects. *39th Annual IEEE International Reliability Physics Symposium, Proceedings*, pp. 341–349. 2001. DOI: 10.1109/RELPHY.2001.922925.
- [PAT99] Y.-J. Park, V. K. Andleigh, C. V. Thompson: Simulations of stress evolution and the current density scaling of electromigration-induced failure times in pure and alloyed interconnects. *Journal of Applied Physics*, 85 (7): pp. 3546–3555, 1999. DOI: 10.1063/1.369714.
- [PPLP11] J. Pak, M. Pathak, S. K. Lim, D. Pan: Modeling of Electromigration in Through-Silicon-Via Based 3D IC. *61st IEEE Electronic Components and Technology Conference (ECTC)*, pp. 1420–1427. June 2011. DOI: 10.1109/ECTC.2011.5898698.
- [PPPL11] M. Pathak, J. Pak, D. Pan, S. K. Lim: Electromigration Modeling and Full-chip Reliability Analysis for BEOL Interconnect in TSV-based 3D ICs. *IEEE/ACM International Conference on Computer-Aided Design (ICCAD)*, pp. 555–562. November 2011. DOI: 10.1109/ICCAD.2011.6105385.
- [QFX⁺99] G. Qiang, L. K. Foo, Z. Xu, et al.: Step like degradation profile of electromigration of W-plug contact. *IEEE International Interconnect Technology Conference*, pp. 44–46. 1999. DOI: 10.1109/IITC.1999.787073.
- [RT08] N. Raghavan, C. M. Tan: Statistical modeling of via redundancy effects on interconnect reliability. *15th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA)*, pp. 1–5. July 2008. DOI: 10.1109/IPFA.2008.4588156.

- [SB04] N. Srivastava, K. Banerjee: A comparative scaling analysis of metallic and carbon nanotube interconnections for nanometer scale VLSI technologies. *VMIC*, pp. 393–398. 2004.
- [SBK05] T. Smorodin, U. Beierlein, J. P. Kotthaus: Contacting gold nanoparticles with carbon nanotubes by self-assembly. *Nanotechnology*, 16 (8): p. 1123, 2005. DOI: 10.1088/0957-4484/16/8/023.
- [Sch85] H.-U. Schreiber: Electromigration threshold in aluminum films. *Solid-State Electronics*, 28 (6): pp. 617–626, 1985. DOI: 10.1016/0038-1101(85)90134-0.
- [Set09] A. Seth: Electromigration in Integrated Circuits. slides, December 2009. <http://www.masamb.com/EM-IITD.pdf>, zuletzt abgerufen am 17.09.2011.
- [SHK⁺11] R. Shaviv, G. J. Harm, S. Kumari, et al.: Electromigration of Cu interconnects under AC, pulsed-DC and DC test conditions. *IEEE International Reliability Physics Symposium (IRPS)*, pp. EM.3.1–EM.3.6. April 2011. DOI: 10.1109/IRPS.2011.5784570.
- [SKSY90] K. Shono, T. Kuroki, H. Sekiya, N. Yamada: Mechanism of AC electromigration. *Seventh International IEEE VLSI Multilevel Interconnection Conference, Proceedings*, pp. 99–105. June 1990. DOI: 10.1109/VMIC.1990.127851.
- [SMS⁺07] W. Shao, S. G. Mhaisalkar, T. Sritharan, et al.: Direct evidence of Cu/cap/liner edge being the dominant electromigration path in dual damascene Cu interconnects. *Applied Physics Letters*, 90 (5): 052106 (pages 3), 2007. DOI: 10.1063/1.2437689.
- [SNS⁺07] D. Sekar, A. Naeemi, R. Sarvari, et al.: Intsim: A CAD tool for Optimization of Multilevel Interconnect Networks. *IEEE/ACM International Conference on Computer-Aided Design (ICCAD)*, pp. 560–567. November 2007. DOI: 10.1109/ICCAD.2007.4397324.
- [ST10] A. Sinitskii, J. M. Tour: Graphene Electronics, Unzipped. *Spectrum, IEEE*, 47 (11): pp. 28–33, 2010. DOI: 10.1109/MSPEC.2010.5605889.

- [SW96] W. Schatt, H. Worch (Editors): *Werkstoffwissenschaft*. Dt. Verl. für Grundstoffindustrie, Stuttgart, 8., neu bearb. Aufl., 1996. ISBN 3342006757.
- [Syn13] Synopsys, Inc.: CustomSim Reliability Analysis; IC Compiler, 2013. <http://www.synopsys.com/>, zuletzt abgerufen am 04. 01. 2013.
- [Tan13] Tanner EDA: HiPer Verify, 2013. <http://www.tannereda.com/hiperverify>, zuletzt abgerufen am 04. 01. 2013.
- [TCCH96] J. Tao, J. F. Chen, N. W. Cheung, C. Hu: Modeling and characterization of electromigration failures under bidirectional current stress. *IEEE Transactions on Electron Devices*, 43 (5): pp. 800–808, May 1996. DOI: 10.1109/16.491258.
- [TCH93] J. Tao, N. Cheung, C. Hu: Metal Electromigration Damage Healing under Bidirectional Current Stress. *IEEE Electron Device Letters*, 14 (12): pp. 554–556, December 1993. DOI: 10.1109/55.260787.
- [TF12] C. M. Tan, C. Fu: Effectiveness of reservoir length on electromigration lifetime enhancement for ULSI interconnects with advanced technology nodes. *11th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, pp. 1–4. October 2012. DOI: 10.1109/ICSICT.2012.6467816.
- [Tho08] C. Thompson: Using Line-Length Effects to Optimize Circuit-Level Reliability. *15th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA)*, pp. 1–4. July 2008. DOI: 10.1109/IPFA.2008.4588155.
- [UON⁺96] M. Uekubo, T. Oku, K. Nii, et al.: WN_x diffusion barriers between Si and Cu. *Thin Solid Films*, 286 (1–2): pp. 170–175, 1996. DOI: 10.1016/S0040-6090(96)08553-7.
- [VGH⁺12] S. Van Nguyen, A. Grill, T. J. Haigh, JR., et al.: Self-aligned composite M-MO_x/dielectric cap for Cu interconnect structures, October 2012. US Patent 8,299,365.

- [VS81] S. Vaidya, A. Sinha: Effect of texture and grain structure on electromigration in Al-0.5%Cu thin films. *Thin Solid Films*, 75 (3): pp. 253–259, 1981. DOI: 10.1016/0040-6090(81)90404-1.
- [WCCS05] W. Wessner, H. Ceric, J. Cervenka, S. Selberherr: Dynamic Mesh Adaptation for Three-Dimensional Electromigration Simulation. *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 147–150. September 2005. DOI: 10.1109/SISPAD.2005.201494.
- [WCHX08] L.-C. Wei, H.-M. Chen, L.-D. Huang, S. S. Xu: Efficient and Optimal Post-layout Double-cut via Insertion by Network Relaxation and Min-cost Maximum Flow. *Proceedings of the 18th ACM Great Lakes Symposium on VLSI, GLSVLSI '08*, pp. 359–362. ACM, New York, NY, USA, 2008. ISBN 978-1-59593-999-9. DOI: 10.1145/1366110.1366195.
- [WGT⁺08] F. L. Wei, C. L. Gan, T. L. Tan, et al.: Electromigration-induced extrusion failures in Cu/low-k interconnects. *Journal of Applied Physics*, 104 (2): pp. 023529–023529–10, July 2008. DOI: 10.1063/1.2957057.
- [WHRMT08] F. L. Wei, C. S. Hau-Riege, A. P. Marathe, C. V. Thompson: Effects of Active Atomic Sinks and Reservoirs on the Reliability of Cu/low-k Interconnects. *Journal of Applied Physics*, 103 (8): article 084513 (pages 11), 2008. DOI: 10.1063/1.2907962.
- [WY02] W. Wu, J. Yuan: Skin effect of on-chip copper interconnects on electromigration. *Solid-State Electronics*, 46 (12): pp. 2269–2272, 2002. DOI: 10.1016/S0038-1101(02)00232-0.
- [WZDY03] K. Weide-Zaage, D. Dalleau, X. Yu: Static and dynamic analysis of failure locations and void formation in interconnects due to various migration mechanisms. *Materials Science in Semiconductor Processing*, 6 (1–3): pp. 85–92, 2003. DOI: 10.1016/S1369-8001(03)00075-1.
- [XZK⁺12] S. Xu, X. Zhu, H. Kotadia, et al.: Remedies to control electromigration: Effects of CNT doped Sn-Ag-Cu interconnects. *62nd IE-*

- EE Electronic Components and Technology Conference (ECTC)*, pp. 1899–1904. May 2012. DOI: 10.1109/ECTC.2012.6249097.
- [YML⁺11] C.-C. Yang, F. R. McFeely, B. Li, et al.: Low-Temperature Reflow Anneals of Cu on Ru. *IEEE Electron Device Letters*, 32 (6): pp. 806–808, June 2011. DOI: 10.1109/LED.2011.2132691.
- [Yoo08] C. S. Yoo: *Semiconductor manufacturing technology*. World Scientific, New Jersey, NJ [u.a.], 2008. ISBN 9789812568236.
- [YW97] X. Yu, K. Weide: A study of the thermal-electrical- and mechanical influence on degradation in an aluminum-pad structure. *Microelectronics and Reliability*, 37 (10-11): pp. 1545–1548, 1997. DOI: 10.1016/S0026-2714(97)00105-4.
- [YZZM11] M. Yao, X. Zhang, C. Zhao, J. Ma: Self-consistent design issues for high frequency Cu interconnect reliability incorporating skin effect. *Microelectronics Reliability*, 51 (5): pp. 1003–1010, 2011. DOI: 10.1016/j.microrel.2010.12.011.
- [ZHDM00] P. Zarkesh-Ha, J. Davis, J. Meindl: Prediction of net-length distribution for global interconnects in a heterogeneous system-on-a-chip. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 8 (6): pp. 649–659, December 2000. DOI: 10.1109/92.902259.
- [ZYB⁺04] C. Zhai, H. W. Yao, P. R. Besser, et al.: Stress modeling of Cu/low-k BEoL - application to stress migration. *42nd Annual IEEE International Reliability Physics Symposium, Proceedings*, pp. 234–239. 2004. DOI: 10.1109/RELPHY.2004.1315329.

Online-Buchshop für Ingenieure

■■■ VDI nachrichten

Online-Shops



Fachliteratur und mehr -
jetzt bequem online recher-
chieren & bestellen unter:
www.vdi-nachrichten.com/
Der-Shop-im-Ueberblick



Täglich aktualisiert:
Neuerscheinungen
VDI-Schriftenreihen



BUCHSHOP

Im Buchshop von vdi-nachrichten.com finden Ingenieure und Techniker ein speziell auf sie zugeschnittenes, umfassendes Literaturangebot.

Mit der komfortablen Schnellsuche werden Sie in den VDI-Schriftenreihen und im Verzeichnis lieferbarer Bücher unter 1.000.000 Titeln garantiert fündig.

Im Buchshop stehen für Sie bereit:

VDI-Berichte und die Reihe **Kunststofftechnik**:

Berichte nationaler und internationaler technischer Fachtagungen der VDI-Fachgliederungen

Fortschritt-Berichte VDI:

Dissertationen, Habilitationen und Forschungsberichte aus sämtlichen ingenieurwissenschaftlichen Fachrichtungen

Newsletter „Neuerscheinungen“:

Kostenfreie Infos zu aktuellen Titeln der VDI-Schriftenreihen bequem per E-Mail

Autoren-Service:

Umfassende Betreuung bei der Veröffentlichung Ihrer Arbeit in der Reihe Fortschritt-Berichte VDI

Buch- und Medien-Service:

Beschaffung aller am Markt verfügbaren Zeitschriften, Zeitungen, Fortsetzungsreihen, Handbücher, Technische Regelwerke, elektronische Medien und vieles mehr – einzeln oder im Abo und mit weltweitem Lieferservice

VDI nachrichten

BUCHSHOP

www.vdi-nachrichten.com/Der-Shop-im-Ueberblick

Die Reihen der Fortschritt-Berichte VDI:

- 1 Konstruktionstechnik/Maschinenelemente
- 2 Fertigungstechnik
- 3 Verfahrenstechnik
- 4 Bauingenieurwesen
- 5 Grund- und Werkstoffe/Kunststoffe
- 6 Energietechnik
- 7 Strömungstechnik
- 8 Mess-, Steuerungs- und Regelungstechnik
- 9 Elektronik/Mikro- und Nanotechnik
- 10 Informatik/Kommunikation
- 11 Schwingungstechnik
- 12 Verkehrstechnik/Fahrzeugtechnik
- 13 Fördertechnik/Logistik
- 14 Landtechnik/Lebensmitteltechnik
- 15 Umwelttechnik
- 16 Technik und Wirtschaft
- 17 Biotechnik/Medizintechnik
- 18 Mechanik/Bruchmechanik
- 19 Wärmetechnik/Kältetechnik
- 20 Rechnerunterstützte Verfahren (CAD, CAM, CAE CAQ, CIM ...)
- 21 Elektrotechnik
- 22 Mensch-Maschine-Systeme
- 23 Technische Gebäudeausrüstung

ISBN 978-3-18-3**39509**-5